

T.
(043)620
2021
Ar 612

TESIS CARRERA DE DOCTORADO EN CIENCIAS DE
LA INGENIERÍA

**TÉCNICAS AVANZADAS DE PROCESAMIENTO
DIGITAL CON APLICACIONES EN
MICRORESONADORES SUPERCONDUCTORES
MULTIPÍXELES**

Luis Horacio Arnaldi
Doctorando

Dr. Damián Dellavale-Clara
Director

Dr. José Lipovetzky
Co-director

Miembros del Jurado

Dr. Pablo Constanzo Caso (Instituto Balseiro)
Dr. Gustavo Cancelo (Fermi National Laboratory)
Dr. Javier Briático (Unité Mixte de Physique CNRS/Thales)
Dra. Luciana De Micco (Univ. Nac. de Mar del Plata)

Septiembre de 2021

Laboratorio Detección de Partículas y Radiación
Centro Atómico Bariloche

Instituto Balseiro
Universidad Nacional de Cuyo
Comisión Nacional de Energía Atómica
Argentina

INVENTARIO: 24194

05.10.21

Biblioteca Leo Falicov

Dedicado a mis chicas, Laura, Martina, Delfina, Regina y Catalina.
A mis padres, Hugo y Yiya.

Índice de contenidos

Índice de contenidos	v
Resumen	xi
Abstract	xv
1. Introducción	1
1.1. Introducción	1
1.2. El fondo de microondas	3
1.3. QUBIC	5
1.4. Detector de inductancia cinética de microondas	7
1.4.1. Modelo eléctrico de los detectores de inductancia cinética	11
1.5. Sumario	17
2. Especificaciones del hardware para el sistema de excitación y lectura	19
2.1. Introducción	19
2.2. Especificaciones generales del sistema	20
2.2.1. Resumen de la electrónica	21
2.2.2. Firmware de la FPGA	23
2.2.3. Requerimientos de la FPGA	26
2.2.4. Ruido del amplificador criogénico	27
2.2.5. Ruido del convertidor A/D	28
2.2.6. Ruido del convertidor D/A	29
2.2.7. Ruido del sintetizador de microondas	29
2.2.8. Niveles de señal	29
2.3. Generación y optimización de los tonos	31
2.3.1. Optimización de las fases para minimizar el factor de cresta	31
2.3.2. Generación de portadoras con fases de Newman	36
2.4. Placas electrónicas de desarrollo	38
2.4.1. Placa electrónica <i>fMESSI</i>	39
2.4.2. Placa electrónica RFSoc ZCU111	40

2.4.3. Red Pitaya	41
2.4.4. Caracterización de las interfaces de entrada/salida	43
2.5. Comparación de características	44
2.6. Sumario	44
3. Desarrollo del firmware para la FPGA	47
3.1. Introducción	47
3.2. Procedimiento general de diseño del sistema multitasa	48
3.3. El filtro prototipo	49
3.3.1. Consideraciones de diseño para el filtro prototipo	50
3.3.2. Diseño del prototipo en Python	52
3.3.3. El prototipo para el caso sobremuestreado ($K = MI$)	55
3.3.4. Comparación de características: muestreo crítico y sobremuestreo	58
3.4. Implementación en FPGA del banco BF-DFT	60
3.4.1. Asignación de coeficientes	60
3.4.2. Procesamiento de señales complejas en la FPGA	61
3.5. Implementación en FPGA del banco BF-DFTG	62
3.5.1. Modulación compleja de los coeficientes del prototipo	62
3.5.2. Máquina de estados de cambio de frecuencia	65
3.6. Implementación en FPGA del banco BF-DFTG-SM	66
3.6.1. Descomposición polifásica sobremuestreada ($K = MI$)	67
3.6.2. Filtros para el sistema BF-DFTG-SM	67
3.6.3. Máquina de estados y reorganización de las muestras para el sistema sobremuestreado	69
3.7. Evaluación de las implementaciones en FPGA	71
3.7.1. Especificación de la implementación	71
3.7.2. Verificación del sistema BF-DFTG	72
3.7.3. Prueba de ruido en configuración realimentada	75
3.7.4. Evaluación y resultados	76
3.7.5. Evaluación del filtro con coeficientes complejos	78
3.7.6. Utilización de recursos hardware	78
3.8. Sumario	82
4. Optimización de los bancos de filtros	83
4.1. Introducción	83
4.2. Cambio de la tasa de muestreo en etapas	84
4.2.1. Diezmado en etapas	84
4.2.2. Requerimientos de los filtros para las etapas individuales	85
4.3. Determinación del número óptimo de etapas requeridas	89

4.3.1. Algoritmo de búsqueda del número de etapas	90
4.4. Evaluación de implementaciones utilizando el algoritmo de búsqueda	90
4.4.1. Banco de filtros críticamente muestreado $K = M = 16$	91
4.4.2. Banco de filtros sobremuestreado $K = MI = 16$	94
4.5. Análisis para $K \geq 10.000$ canales	96
4.5.1. Banco de filtros críticamente muestreado $M = 256$	97
4.5.2. Banco de filtros sobremuestreado $K = MI = 256$	98
4.6. Bancos de filtros basados en realizaciones en cascada y estructuras de árbol	99
4.6.1. Estructuras de árbol y filtros QMF	100
4.6.2. Descomposición del filtro en subbandas	103
4.7. Bancos de filtros con estructura de árbol y su realización paralela equivalente	105
4.8. Bancos de filtros con estructura de árbol y su representación polifásica equivalente	106
4.8.1. Conversión paralela	106
4.8.2. Generalización	110
4.9. Sumario	111
5. Caracterización de MKIDs	113
5.1. Introducción	113
5.1.1. Diseño de la Universidad de California en Santa Bárbara	114
5.2. Arreglo experimental	116
5.2.1. Electrónica fría y de control	117
5.2.2. Amplificador de bajo ruido	117
5.3. Estudio de la fracción de inductancia cinética α	119
5.3.1. Medición de la temperatura crítica y la fracción de inductancia cinética	120
5.4. Dependencia de la frecuencia de resonancia con la temperatura	122
5.5. Estudio del factor de calidad como función de la potencia de lectura	124
5.6. Sumario	126
6. Conclusiones y trabajo futuro	127
6.1. Conclusiones	127
6.2. Trabajo futuro	130
6.2.1. Optimización en la longitud de los filtros	130
6.2.2. Algoritmo de búsqueda de componentes espectrales	130
6.2.3. Utilización de filtros IIR	131

A. Teoría de sistemas multitasas	133
A.1. Introducción	133
A.2. Representación de señales discretas	134
A.2.1. Muestreo discreto	135
A.2.2. Representación polifásica	136
A.2.3. Descripción en forma de modulación	139
A.3. Preliminares sobre sistemas multitasas	140
A.3.1. Operaciones básicas multitasas	140
A.4. Bancos de filtros digitales	143
A.4.1. Definiciones y consideraciones generales	145
A.5. Bancos de filtros DFT uniformes	148
A.5.1. Modelo basado en el modulador complejo	148
A.5.2. Interpretación basada en el filtro pasabanda complejo	150
A.5.3. Modelo de conmutador para bancos de filtros	152
A.6. Estructura polifásica para el banco de filtros DFT uniforme	153
A.6.1. Estructuras de bancos polifásicos para $K = MI$	155
A.7. Banco de filtros DFT generalizado (BF-DFTG)	158
A.7.1. Implementación eficiente de bancos de filtros DFTG sobremuestreados	161
A.8. Criterios de diseño de filtros para bancos de filtros	164
A.8.1. Caso no solapado	165
A.8.2. Caso solapado	166
B. Definiciones generales	169
B.1. Factor de cresta	169
B.2. Eficiencia computacional de un sistema multitasas	170
B.2.1. Tasa de multiplicación	170
B.3. Ruido de frecuencia	172
B.4. Relación señal a ruido	172
C. Las identidades nobles	175
C.1. Primera identidad	175
C.2. Segunda identidad	176
C.3. Tercera identidad	176
C.4. Cuarta identidad	177
C.5. Quinta identidad	177
C.6. Sexta identidad	177
Bibliografía	179

Publicaciones asociadas	193
--------------------------------	------------

Agradecimientos	195
------------------------	------------

Resumen

Los detectores de baja temperatura han sido un tema de gran interés para la comunidad científica durante los últimos años. La temperatura extremadamente baja a la que trabajan conduce a detectores ultrasensibles que operan en un amplio rango de longitudes de onda. En cosmología, en particular, los experimentos que estudiaron el fondo cósmico de microondas (CMB) permitieron una exploración y comprensión más profundas del cosmos, utilizando para ello detectores criogénicos tales como los bolómetros. Estos detectores criogénicos son ultrasensibles porque su ruido es comparable a las fluctuaciones intrínsecas de la radiación en estudio. Sin embargo, se necesita una ganancia adicional en la sensibilidad para sondear el Universo temprano, estudiando, por ejemplo, la señal de polarización del CMB. Tal ganancia tiene que surgir de planos focales más grandes, con arreglos de miles de detectores independientes que brindan una velocidad de mapeo sin precedentes.

En este sentido, los microresonadores superconductores, como los detectores de inductancia cinética de microondas (MKIDs), tienen el potencial de jugar un papel clave en futuros experimentos, ya que tienen muchas características que los hacen ideales para matrices de detectores muy grandes.

El desafío actual es fabricar matrices de imágenes en un formato extremadamente grande (≥ 10.000 píxeles), para lograr amplios campos de visión en los instrumentos, y colocar matrices de imágenes en el espacio. Asociado a los desafíos mencionados, está el desafío de lograr la fabricación de sistemas electrónicos de excitación y lectura capaces de trabajar con estos grandes arreglos de detectores. Los sistemas electrónicos dedicados a la excitación y lectura de los detectores superconductores deben tener gran capacidad computacional y deben poder procesar grandes cantidades de datos en tiempos relativamente cortos.

El aporte original de este trabajo de tesis consiste en el estudio, comparación y desarrollo de técnicas digitales de optimización en el uso de hardware, para la implementación de sistemas de excitación y lectura de matrices de detectores superconductores. Se investigan de manera exhaustiva las implementaciones de bancos de filtros polifásicos. Se consideran las estructuras de ramas en paralelo y las estructuras de árbol, tanto en una etapa como multietapas, como opciones para los sistemas de lectura de grandes arreglos de detectores.

Por otra parte, el trabajo presentado incluye también la optimización de las señales que sirven de excitación a los detectores resonadores, gracias al desarrollo de algoritmos eficientes para la generación de fases en señales multifrecuencia. Se presenta un análisis de niveles de señal y de hardware necesario para el armado de un sistema completo de excitación y lectura para detectores resonadores superconductores.

Además, se incluye un capítulo de caracterizaciones en detectores reales. Se muestra el arreglo experimental necesario para hacer funcionar estos detectores a baja temperatura y se analiza la respuesta de un subgrupo de detectores para determinar características intrínsecas de los resonadores.

La tesis está organizada de la siguiente manera:

- El **Capítulo 1** presenta una introducción a la cosmología, a los detectores superconductores y al marco científico general que sirve para entender la necesidad de desarrollar sistemas electrónicos cuya utilización de hardware esté optimizada. Son de interés, en particular, los experimentos que utilizan microresonadores superconductores como elementos de detección de fotones y estudios de caracterización de la polarización del fondo cósmico de microondas, porque es uno de los campos que más ha avanzado el desarrollo de la tecnología de detección en los últimos años, en las áreas de física de partículas y astronomía. Además, se presentan las principales características, así como el modelo eléctrico, de los detectores MKID, para comprender las necesidades de la electrónica desarrollada para su excitación y lectura.
- En el **Capítulo 2** se describen las placas electrónicas con las que se trabajó en el desarrollo de esta tesis. Se presentan las necesidades generales con las que debe contar un sistema digital de excitación y lectura para detectores de bajas temperaturas. El capítulo cuenta con un análisis completo de los niveles de señal esperados en las diferentes etapas de un sistema de excitación y lectura para detectores microresonadores superconductores. Además, se desarrolla la teoría que demuestra cómo es posible optimizar las señales de excitación de los resonadores, actuando sobre las fases y las amplitudes generadas. Esta es una de las principales contribuciones de esta tesis, ya que permite obtener un conjunto de señales óptimo para la excitación de los detectores superconductores.
- En el **Capítulo 3** se investigan y comparan las diferentes implementaciones de filtros polifásicos para ser aplicados a una FPGA. Se estudian las implementaciones críticamente muestreada y sobremuestreada para entender los factores que influyen en el uso de recursos de hardware. El capítulo se complementa con implementaciones y pruebas de desempeño realizadas en la placa Red Pitaya. Se analizan las características eléctricas de los subsistemas de entrada y salida, luego

de incorporar un banco de filtros polifásicos en la FPGA. El material presentado en este capítulo derivó en la presentación de un artículo en una prestigiosa revista internacional [1] y otro en un congreso de la IEEE [2].

- En el **Capítulo 4** se desarrolla el trabajo necesario para optimizar el uso de hardware en la FPGA. Se aborda el estudio de sistemas multietapas y se comparan diferentes opciones de implementación, incluyendo la implementación de sistemas multitasa en forma de árbol. Todo este trabajo se realiza tendiendo a obtener un sistema de lectura capaz de manejar más de 10.000 detectores resonadores superconductores.
- En el **Capítulo 5** se describen algunas de las caracterizaciones de detectores MKID realizadas en el marco de mi trabajo en conjunto con investigadores del Fermi National Laboratory. El capítulo aborda el estudio de las propiedades de un arreglo de MKID diseñado por la Universidad de California, en Santa Bárbara (UCSB).
- En el **Capítulo 6** se presentan las conclusiones generales de la tesis, así como los posibles trabajos futuros que pueden desprenderse de este trabajo.

Palabras clave: RESONADORES SUPERCONDUCTORES, PROCESAMIENTO DIGITAL MULTITASA, OPTIMIZACIÓN

Abstract

Low temperature detectors have been a topic of great interest to the scientific community in recent years. The extremely low temperature at which they work leads to ultra-sensitive detectors that operate in a wide range of wavelengths. In cosmology, in particular, experiments that studied the cosmic microwave background (CMB) allowed a deeper exploration and understanding of the cosmos, using cryogenic detectors such as bolometers. These cryogenic detectors are ultra-sensitive because their noise is comparable to the intrinsic fluctuations of the radiation under study. However, an additional gain in sensitivity is needed to probe the early Universe, studying, for example, the polarization signal of the CMB. Such gain has to come from larger focal planes, with arrays of thousands of independent detectors providing unprecedented mapping speed.

In this sense, superconducting micro-resonators, such as Microwave Kinetic Inductance Detectors (MKIDs), have the potential to play a key role in future experiments, as they have many characteristics that make them ideal for very large detector arrays.

The current challenge is to fabricate image arrays in an extremely large format (≥ 10.000 pixels), to achieve wide fields of view on instruments, and to place image arrays in space. Associated with the aforementioned challenges is the challenge of achieving the manufacture of electronic excitation and readout systems capable of working with these large arrays of detectors. Electronic systems dedicated to the excitation and readout of superconducting detectors must have great computational capacity and must be able to process large amounts of data in relatively short times.

The original contribution of this thesis consists of the study, comparison and development of digital optimization techniques in the use of hardware, for the implementation of readout systems for superconducting detector arrays. Polyphase filter bank implementations are extensively investigated. Parallel branch structures and tree structures, both single-stage and multi-stage, are considered as options for the readout systems of large arrays of detectors.

On the other hand, the work presented also includes the optimization of the signals that excite the resonator detectors, thanks to the development of efficient algorithms for the generation of phases in multi-frequency signals. An analysis of signal levels and hardware necessary for the assembly of a complete excitation and reading system for

superconducting resonator detectors is presented.

In addition, a chapter on characterizations in real detectors is included. The experimental setup required to operate these detectors at low temperature is shown and the response of a subset of detectors is analyzed to determine intrinsic characteristics of the resonators.

The thesis is organized as follows:

- **Chapter 1** presents an introduction to cosmology, superconducting detectors and the general scientific framework that serves to understand the need to develop electronic systems whose use of hardware is optimized. Of particular interest are experiments using superconducting micro-resonators as photon detection elements and studies to characterize the cosmic microwave background polarization (CMB), because it is one of the fields that has advanced the most in technology in the last years in the areas of particle physics and astronomy. In addition, the main characteristics, as well as the electrical model, of the MKID detectors are presented, to understand the needs of the electronics developed for their excitation and reading.
- In **Chapter 2** the electronic boards with which we worked in the development of this thesis are described. The general needs of a digital excitation and reading system for low temperature detectors are presented. The chapter has a complete analysis of the expected signal levels in the different stages of an excitation and reading system for superconducting microresonator detectors. In addition, the theory is developed that demonstrates how it is possible to optimize the excitation signals of the resonators, acting on the phases and the amplitudes generated. This is one of the main contributions of this thesis, since it allows obtaining an optimal set of signals for the excitation of superconducting detectors.
- **Chapter 3** the different implementations of polyphase filters to be applied to an FPGA are investigated and compared. Critically sampled and oversampled implementations are studied to understand the factors they include in the use of hardware resources. The chapter is complemented by implementations and performance tests carried out on the Red Pitaya board. The electrical characteristics of the input and output subsystems are analyzed, after incorporating a polyphase filter bank in the FPGA. The material presented in this chapter led to the presentation of an article in a prestigious international journal [1] and another at an IEEE congress [2].
- **Chapter 4** develops the work necessary to optimize the use of hardware in the FPGA. The study of multi-stage systems is approached and different implementation options are compared, including the implementation of multi-rate systems in

the form of a tree. All this work is carried out tending to obtain a reading system capable of handling more than 10.000 superconducting resonator detectors.

- In **Chapter 5** some of the MKID characterizations performed in the framework of my work in conjunction with researchers from the Fermi National Laboratory in the United States of America are described. The chapter deals with the study of the properties of an MKID array designed by the University of California, Santa Barbara (UCSB).
- In **Chapter 6** the general conclusions of the thesis are presented, as well as the possible future works that can be derived from this work.

Keywords: SUPERCONDUCTING RESONATORS, DIGITAL MULTIRATE PROCESSING, OPTIMIZATION

Capítulo 1

Introducción

“If you want to find the secrets of the universe, think in terms of energy, frequency and vibration.”

— Nikola Tesla

1.1. Introducción

Dentro de las comunidades de física de partículas y astrofísica, los detectores superconductores se han utilizado ampliamente durante más de tres décadas en aplicaciones que requieren niveles excepcionalmente altos de desempeño. En este grupo de detectores, se destacan especialmente los microresonadores superconductores por ser dispositivos simples y versátiles. El interés en estos dispositivos ha crecido rápidamente durante la última década como consecuencia de la utilización de microresonadores de línea de transmisión como detectores sensibles de fotones [3] y la posterior adopción de este tipo de resonador para lectura de estados cuánticos de qubits¹ superconductores [4]. En la actualidad, los microresonadores superconductores son objeto de un intenso estudio y están destinados a una amplia variedad de aplicaciones, incluidos experimentos de búsqueda de materia oscura, experimentos de masa de neutrinos, lectura multiplexada en frecuencia de matrices de detectores criogénicos, circuitos cuánticos que incluyen lectura de qubits y acoplamiento a sistemas nanomecánicos. Combinadas, estas aplicaciones explotan una amplia gama de fenómenos en la superconductividad, incluida la disipación ultrabaja, el efecto de inductancia cinética, la respuesta no lineal

¹Un *qubit* o *bit cuántico* es un sistema cuántico con dos estados propios y que puede ser manipulado arbitrariamente. Solo puede ser descrito correctamente mediante la mecánica cuántica, y solamente tiene dos estados bien distinguibles mediante medidas físicas. También se entiende por qubit la información que contiene ese sistema cuántico de dos estados posibles. En esta acepción, el qubit es la unidad mínima y por lo tanto constitutiva de la teoría de la información cuántica. Es un concepto fundamental para la computación cuántica y para la criptografía cuántica, el análogo cuántico del bit en informática.

y la dinámica de no equilibrio. La relativa facilidad de monitorear estos fenómenos en una amplia gama de materiales usando mediciones de microresonadores ha estimulado una nueva mirada a estos temas y ha llevado a avances significativos en varias áreas de la física y la ingeniería.

En astronomía, los sensores de borde de transición (TES) y las uniones de túneles superconductores (STJ) se usan para espectroscopía de conteo de fotones con resolución de tiempo de rayos X [5, 6], y en longitudes de onda submilimétricas, los TES se utilizan además para observaciones fotométricas de alto rendimiento [7, 8]. Los TES de longitud de onda larga han revolucionado la cosmología experimental, y estos dispositivos ahora están siendo diseñados en arreglos de imágenes sofisticados y polarímetros [9–11].

El desarrollo de la próxima generación de cámaras criogénicas para estudios del fondo cósmico de microondas (CMB) y de longitudes de onda submilimétricas requiere conjuntos de sensores densamente instrumentados para cumplir sus objetivos científicos. La lectura de grandes cantidades (~ 10.000 - 100.000 por cámara) de sensores sub-Kelvin, por ejemplo, según lo propuesto para los experimentos QUBIC [11, 12] (Q&U Bolometric Interferometer for Cosmology) y CMB-S4 [13] (CMB Stage-4), requerirá mejoras sustanciales en las técnicas de lectura en frío y a temperatura ambiente. Para reducir el costo de lectura por sensor y la complejidad de integración, los esfuerzos se centran actualmente en lograr una mayor densidad de multiplexación mientras se mantiene el ruido de lectura por debajo del ruido intrínseco del detector y se presentan cargas térmicas manejables. Las tecnologías en desarrollo activo de lectura en frío altamente multiplexadas incluyen sensores de inductancia cinética de microondas (MKID) y SQUID² de microondas. Ambos explotan los altos factores de calidad de los resonadores de microondas superconductores para canalizar densamente los sensores subKelvin en el ancho de banda de una línea de transmisión de microondas.

Este tipo de sensores impone requerimientos sobre los sistemas electrónicos destinados al acondicionamiento y procesamiento de señal, que sólo pueden ser satisfechos con el estado actual de la tecnología recurriendo a un arduo trabajo de diseño y optimización de los algoritmos involucrados. Dicha tecnología aún no está madura, existiendo un gran campo de estudio para la optimización de los algoritmos de procesamiento de señales.

Dados estos antecedentes, referidos al estudio de nueva física por medio de arreglos de sensores superconductores, y teniendo en cuenta que la colaboración internacional QUBIC está estudiando la utilización de arreglos de resonadores superconductores como parte de su instrumento principal para cosmología observacional; en esta tesis nos planteamos investigar las opciones disponibles para resolver el problema de la excitación y lectura de grandes arreglos de detectores resonadores superconductores

²Superconducting Quantum Interference Devices

de manera eficiente. Este trabajo cobra mayor relevancia si se tiene en cuenta que en la actualidad aún no existe un sistema completo, optimizado, capaz de excitar y leer cantidades superiores a los 10.000 píxeles. El aporte original de esta tesis se puede ver en el extenso trabajo de optimización, tanto de las señales que excitan los detectores hasta el sistema que procesa las respuestas de los detectores superconductores. Toda la investigación presentada aborda esta problemática mediante la utilización de tecnología de última generación para el procesamiento de señales, como lo son los dispositivos lógicos programables (FPGA). Se presenta una arquitectura óptima de procesamiento de señales, basada en filtros polifásicos, capaz de implementarse en una FPGA y que puede manejar la excitación y la respuesta de esos grandes arreglos de detectores.

Para poder entender de forma global los requerimientos que tienen estos detectores, primero es necesario entender cuáles son los factores asociados a su funcionamiento y cuáles son los fenómenos físicos que se intenta estudiar con dichos arreglos de detectores. Para ello, en este capítulo se da una introducción sobre esos fenómenos físicos y se hace hincapié en las características eléctricas de los detectores resonadores superconductores. Son de interés, por ejemplo, los experimentos que utilizan microresonadores superconductores como elementos detectores de fotones y los estudios de caracterización de la polarización del fondo cósmico de microondas, debido a que es una de las áreas que más ha impulsado los avances tecnológicos en los últimos años en las áreas de física de partículas, astronomía y electrónica.

1.2. El fondo de microondas

El fondo cósmico de microondas es radiación electromagnética remanente de una etapa temprana del universo cuya existencia puede entenderse a partir de la teoría cosmológica conocida como Big Bang. El CMB es una débil radiación cósmica de fondo que llena todo el espacio y que es una fuente importante de información sobre el universo primitivo porque es la radiación electromagnética más antigua del universo. La dinámica bien entendida del CMB permite el cálculo preciso de sus características observables y conecta directamente nuevas mediciones con la física fundamental. Los próximos desafíos de la investigación del CMB se centran en extraer la riqueza de información cosmológica disponible de su polarización.

Sólo el modelo del Big Bang da una respuesta simple a la existencia del fondo de microondas. Si el universo está en expansión, éste podría haber sido más pequeño, más denso y más caliente en el pasado. En algún momento la temperatura era tan alta que ni siquiera los átomos podían existir como tales, encontrándose los electrones desligados de los núcleos. En esas condiciones los electrones interaccionan con las partículas de luz (los fotones) de una forma muy eficiente. En otras palabras, la luz estaba en estrecho contacto con la materia, alcanzando ambas el equilibrio térmico. Pero la expansión del

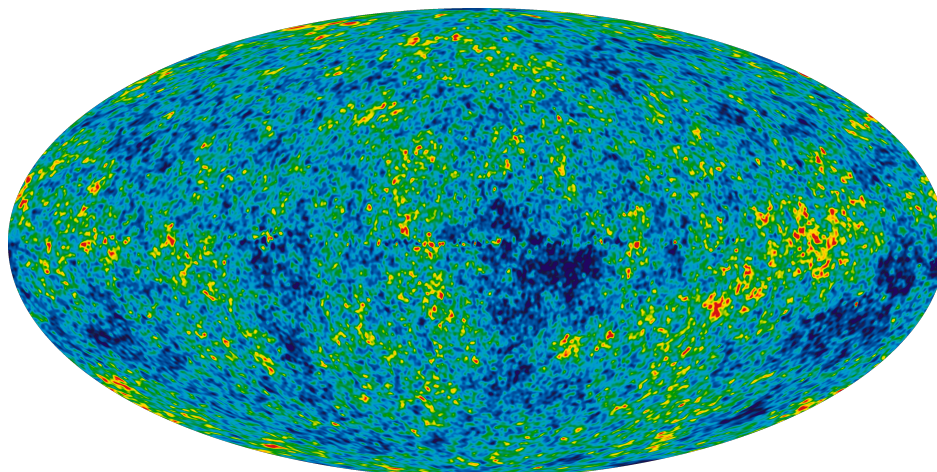


Figura 1.1: Imagen detallada de las fluctuaciones de temperatura en el CMB, creada a partir de nueve años de datos de la misión WMAP, de la NASA. Las manchas azules representan direcciones en el cielo donde la temperatura del CMB es $\sim 10^{-4}$ por debajo de la media, $T_0 = 2,7$ K. Esto corresponde a los fotones que pierden energía al salir de los potenciales gravitacionales de las regiones densas en el universo temprano. Amarillo y rojo indican regiones calientes (poco densas). Las propiedades estadísticas de estas fluctuaciones contienen información importante sobre la evolución de fondo y las condiciones iniciales del universo. Esta imagen muestra un rango de temperatura de $\pm 200 \mu\text{K}$ [14].

universo enfriaba el entorno hasta que alcanzados unos 3000 K los electrones empezaron a combinarse rápidamente con los núcleos, formando átomos. Los cosmólogos se refieren al período de tiempo cuando los átomos se formaron por primera vez como la *época de recombinación*, y el evento poco después, cuando los fotones comenzaron a viajar libremente a través del espacio en lugar de ser constantemente dispersados por electrones y protones en el plasma, se conoce como *desacoplamiento de fotones*. Esa luz sigue entre nosotros (unos 400 fotones por centímetro cúbico), pero la expansión del universo ha tenido como efecto el disminuir drásticamente la frecuencia de esta radiación hasta convertirla en microondas.

Las mediciones precisas del CMB son críticas para la cosmología, ya que cualquier modelo propuesto del universo debe explicar esta radiación. El CMB tiene un espectro térmico de cuerpo negro a una temperatura de $2,72548 \pm 0,00057$ K [15]. La radiancia espectral³, $dE_\nu/d\nu$, del CMB alcanza su punto máximo a 160,23 GHz, en el rango de frecuencias de microondas. La energía de los fotones del CMB es de aproximadamente $6,626 \times 10^{-4}$ eV. El brillo es casi uniforme en todas las direcciones, pero las pequeñas variaciones residuales muestran un patrón muy específico, el mismo que el esperado de un gas caliente distribuido de manera bastante uniforme que se ha expandido al tamaño actual del universo. En particular, el resplandor espectral en diferentes ángulos de observación en el cielo contiene pequeñas anisotropías, o irregularidades, que varían

³Los cuerpos calientes emiten radiación térmica en todo el espectro electromagnético, en general con un máximo de intensidad en longitudes de ondas en el rango del infrarrojo. Si se mide la radiancia de un cuerpo para todo el espectro de frecuencias, se obtiene la *radiancia espectral* del cuerpo.

con el tamaño de la región examinada, tal como muestra la Figura 1.1. Esas anisotropías se han medido en detalle y coinciden con lo que se esperaría si las pequeñas variaciones térmicas, generadas por las fluctuaciones cuánticas de la materia en un espacio muy pequeño, se hubieran expandido al tamaño del universo observable que vemos hoy. Este es un campo de estudio muy activo, con científicos que buscan tanto mejores datos (por ejemplo, el satélite Planck [16]) como mejores interpretaciones de las condiciones iniciales de expansión. Aunque muchos procesos diferentes pueden producir la forma general de un espectro de cuerpo negro, ningún modelo conocido que no sea el Big Bang explica las fluctuaciones térmicas. Como resultado, la mayoría de los cosmólogos consideran que el modelo Big Bang del universo es la mejor explicación para el CMB.

El pico en el fondo cósmico de microondas ocurre alrededor de 1.1 mm y, por lo tanto, es difícil estudiar desde la superficie terrestre, por lo que en general se recurre a la instalación de los instrumentos en sitios de gran altitud o en el espacio.

1.3. QUBIC

Uno de los principales desafíos de la cosmología moderna es la detección de anisotropías de polarización en el modo B del fondo cósmico de microondas. Por lo tanto, su detección constituiría un paso importante hacia la comprensión del Universo primordial. Sin embargo, el nivel esperado de estas anisotropías es tan pequeño que requiere una nueva generación de instrumentos con alta sensibilidad y un control extremadamente bueno de los efectos sistemáticos.

La colaboración internacional QUBIC ha decidido instalar en Alto Chorrillos, Salta, su observatorio de cosmología observacional. Actualmente en su fase de construcción, tiene como objetivo el estudio del período inflacionario posterior al Big Bang y contribuir en la discriminación entre los modelos consistentes con los datos actuales. Estos estudios se realizarán mediante la medición del modo B de polarización del fondo de radiación de microondas con dos planos focales midiendo radiación a 150 GHz y 220 GHz. La medición del modo B de las fluctuaciones de polarización del CMB proporcionaría restricciones muy fuertes sobre la inflación. Los modos B primordiales (a diferencia de los modos E) son la única firma de observación directa de la fase inflacionaria que se cree que tuvo lugar en el Universo temprano, generando perturbaciones primitivas, produciendo partículas elementales del Modelo Estándar y dando sus características genéricas a nuestro universo (planitud, homogeneidad). Para la medición del modo B , QUBIC utiliza una novedosa técnica denominada *interferometría bolométrica* [11]. Esta técnica permite combinar la alta sensibilidad de los detectores volumétricos y la reducción de errores sistemáticos. La primera versión de QUBIC estará compuesta por un telescopio interferométrico cuya óptica operará a una temperatura próxima a los 4 K, y dos arreglos de detectores sensibles a las frecuencias mencionadas anteriormente que

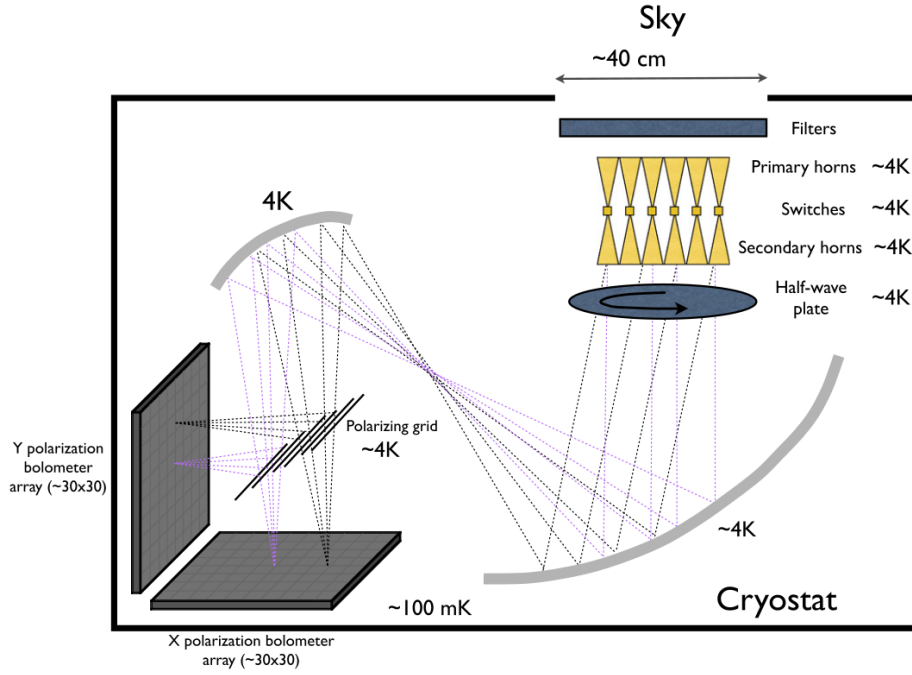


Figura 1.2: Esquema conceptual del detector QUBIC [11]. El detector estará compuesto por un telescopio interferométrico cuya óptica operará a una temperatura próxima a los 4 K. El plano focal del telescopio se compone de dos arreglos de detectores observando a 150 GHz y 220 GHz, operando a ~ 100 mK. Cada plano focal está formado por 1024 detectores TES acoplados a amplificadores SQUID.

operarán a ~ 100 mK y que conforman el plano focal del telescopio interferométrico. Cada plano focal está formado por 1024 TES, donde cada sensor está acoplado a un amplificador SQUID que luego pasa su señal a un dispositivo ASIC⁴, diseñado ad-hoc para multiplexar las señales y generar la interfase para la electrónica de lectura. En la Figura 1.2 se puede observar un esquema conceptual del detector QUBIC.

La limitación de este diseño queda impuesta por los inductores asociados a los sensores bolométricos y la cantidad de cables para extraer la señal de cada arreglo de sensores que constituyen el plano focal. La segunda fase de QUBIC implica una nueva generación de bolómetros con el objetivo de lograr un plano focal más densamente poblado, ampliando la resolución espacial. La tecnología más prometedora en este sentido son los bolómetros MKIDs [3], que permiten la discriminación de las señales por su frecuencia de resonancia, lo que posibilita la multiplexación en el dominio de la frecuencia, reduciendo la cantidad de conductores provenientes del plano focal. Miles de resonadores pueden ser leídos desde una sola línea y este es el principal motivo que impulsa el desarrollo de esta nueva tecnología.

⁴Application Specific Integrated Circuit

1.4. Detector de inductancia cinética de microondas

La inductancia cinética es la inductancia de un material causada por la inercia de sus portadores de carga. En un superconductor hay dos tipos de portadores de carga: pares de Cooper, electrones emparejados que transportan una corriente sin resistencia y excitaciones de cuasipartículas, cuyo transporte de carga es resistivo [17].

A temperaturas más bajas que la temperatura crítica (T_c) del material, $T \ll T_c$, la concentración de cuasipartículas es pequeña (ya que decrece exponencialmente al disminuir la temperatura), y la impedancia superficial de los superconductores está dominada por la inductancia cinética debida a la inercia de los pares de Cooper. La inductancia cinética depende de la temperatura y se puede usar para medir los cambios de temperatura en películas superconductoras delgadas, permitiendo la detección bolométrica de la radiación incidente [18, 19]. Incluso es posible hacer un detector de radiación mucho más sensible si los cambios en la inductancia cinética se miden a temperaturas muy bajas, típicamente $T = T_c/10$, dado que el cambio en la impedancia superficial por cuasipartícula de una película superconductora, $\delta Z_s/\delta N_{qp}$, es independiente de la temperatura. Entonces, se opera el dispositivo en desequilibrio térmico: las cuasipartículas son partículas en exceso creadas por la absorción de radiación que se desvanece con el tiempo.

El detector de inductancia cinética de microondas (MKID, de “Microwave Kinetic Inductance Detector”) es un detector de baja temperatura relativamente nuevo [3, 20, 21], con un diseño basado en un circuito de resonancia superconductor que se puede usar en combinación con un absorbedor de radiación adecuado o una antena para detectar radiación desde aproximadamente 1 mm hasta rayos X con energías de fotones de varios keV [3, 22]. La principal ventaja del MKID es que es relativamente fácil realizar la multiplexación por división de frecuencia requerida para su excitación y lectura, y esto posibilita la implementación de grandes arreglos.

El principio de funcionamiento de los MKID se basa en la detección del cambio en el número de pares de Cooper, los cuales son aniquilados por la radiación que incide sobre el sustrato superconductor que constituye el sensor. La Figura 1.3 esquematiza el principio de funcionamiento de un MKID. El proceso de absorción en un material superconductor se explica a través del mecanismo de conversión descendente de energía [23, 24]. El proceso describe el mecanismo para crear cuasipartículas y las principales pérdidas de energía en el sistema. La pérdida de energía en la conversión descendente es cuantificada por la eficiencia η [23]. El valor calculado de la eficiencia es de alrededor de 0.57 a 0.7 para varios materiales superconductores como Nb, Sn, Al y Al-Ta, donde 0.57 es el valor más común utilizado para los MKID ópticos, por ejemplo. Este valor se calculó para fotones de alta energía en superconductores infinitos y películas delgadas, incluyendo en cada caso también las pérdidas debidas a la generación de fonones. Sin

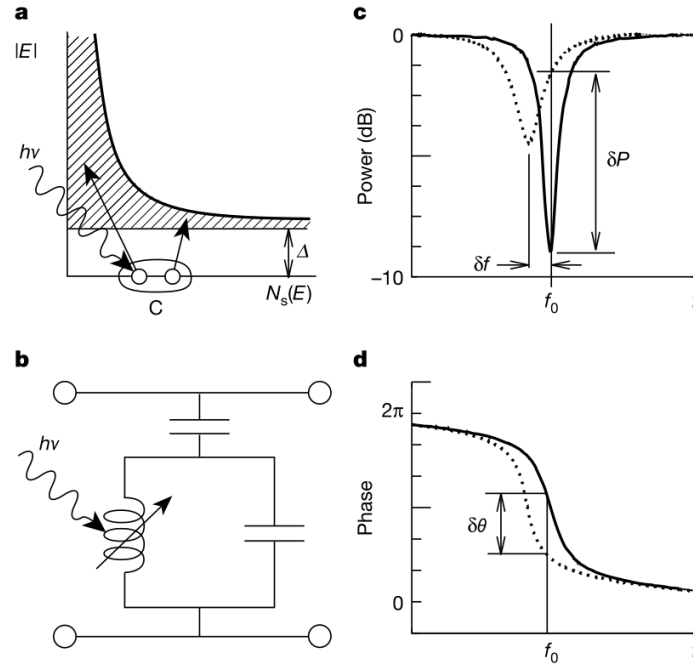


Figura 1.3: Ilustración del principio de detección de un MKID. (a) Los MKID proporcionan resolución energética porque tienen bandas prohibidas mucho más pequeñas que las energías de los fotones del infrarrojo cercano y los ópticos. Cuando un fotón es absorbido, rompe los pares de Cooper, produciendo cuasipartículas en la banda de conducción. (b) El diagrama de circuito equivalente para un MKID es un resonador LC simple con una inductancia variable. Cuando un fotón es absorbido en el inductor, la inductancia cambia. (c) Cuando la inductancia cambia, la frecuencia de resonancia del resonador se reduce en frecuencia (desde la línea continua hasta la línea de puntos) y el factor de calidad, Q , del resonador disminuye. (d) En forma simultánea a lo anterior, la respuesta de fase cambia. La fase de una señal de prueba que pasa a través del MKID con una frecuencia igual a la frecuencia resonante f_0 cambiará en un factor $\delta\theta$, el cual es función de la energía del fotón incidente [3].

embargo, un modelo teórico reciente y una determinación experimental de la eficiencia [25, 26] muestra que ésta no es constante y depende de parámetros como la vida útil del fonón, el espesor de la película y la relación entre la energía del fotón y la energía de confinamiento del superconductor.

La detección de radiación se hace entonces por medio de una medición de la impedancia compleja superficial del superconductor. Los pares de Cooper se representan como partículas apareadas en la energía E_f de Fermi, las cuasipartículas se representan como partículas individuales en las energías $E \geq E_f + \Delta$, donde $\Delta \approx 1,72k_B T_c$ es la energía de confinamiento del superconductor. Un fotón incidente, con una energía $h\nu > 2\Delta$, se puede absorber en el film superconductor al romper los pares de Cooper y crear una serie de excitaciones de cuasipartículas $N_{qp} = \eta h\nu / \Delta$, donde η es la eficiencia de creación de cuasipartículas antes mencionada. Como consecuencia, tanto la inductancia como la resistencia de la impedancia superficial, $Z_s = R_s + j\omega L_s$ [18], cambian debido a la absorción de fotones. En este caso R_s es un término resistivo asociado con las cuasipartículas y L_s es la inductancia cinética asociada a la inercia de los pares de Cooper. El cambio resultante en la impedancia de la superficie se determina

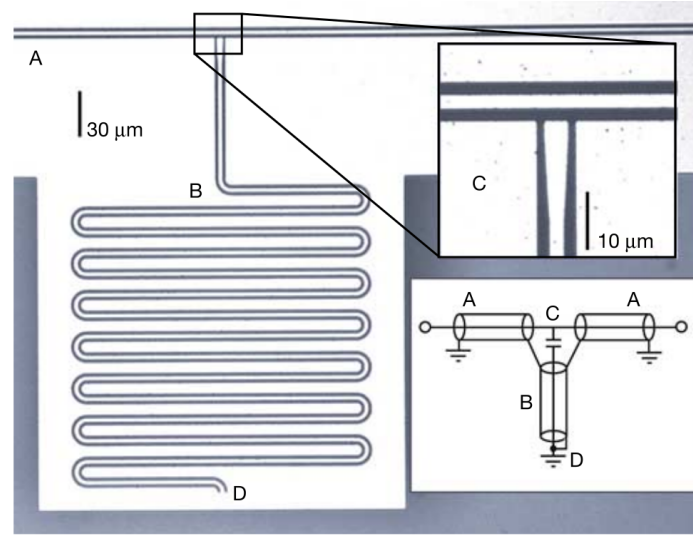


Figura 1.4: Fotografía microscópica de un MKID. Las regiones claras y oscuras son la película de aluminio y el sustrato de zafiro desnudo, respectivamente. **A**, guía de onda coplanar (CPW) a través de la línea utilizada para la excitación y la lectura. **B**, sección en zigzag del resonador de un cuarto de onda, con una longitud total de 3 mm y frecuencia de resonancia de alrededor de 10 GHz. **C**, condensador de acoplamiento. **D**, terminación en cortocircuito. En el recuadro se amplía la región de acoplamiento, el diagrama muestra el circuito equivalente. Ambas líneas CPW tienen una impedancia característica de 50Ω , y están fabricadas a partir de una sola película de aluminio de 2200 \AA de espesor ($T_c = 1,23 \text{ K}$) utilizando fotolitografía de contacto estándar. El conductor central de $3 \mu\text{m}$ de ancho está separado por espacios de $2 \mu\text{m}$ desde los planos de tierra a cada lado [3].

haciendo que el superconductor sea parte de un circuito resonante que está acoplado ya sea inductivamente [27] o capacitivamente [3] a una línea de paso, como muestra la Figura 1.4.

A bajas temperaturas ($T \ll T_c$) se tiene $\omega L_s \gg R_s$, lo que resulta en pérdidas despreciables en el circuito resonante y como consecuencia se pueden obtener factores de calidad internos, Q_i , tan altos como 10^7 , ya que este último viene determinado por las pérdidas en el sistema. Si el circuito está en resonancia, cortocircuita la línea de paso con el resultado de que se puede observar una fuerte disminución en la potencia transmitida entre los contactos de entrada y salida. La absorción de un fotón hará que la frecuencia del centro de resonancia cambie a valores más bajos (debido al incremento de L_s) y que la caída medida en la transmisión sea menor (debido al incremento de R_s). Ambos efectos juntos producen un cambio de fase en la frecuencia de resonancia original. Este cambio de fase en función del número de cuasipartículas es la señal que se lee para medir la absorción de un fotón. En un MKID, la frecuencia de resonancia f_0 es típicamente de unos pocos GHz. El factor de calidad total Q , determinado por el acoplamiento a la línea de paso y las pérdidas, está en el orden de los $10^4 - 10^6$ y el ancho de banda es del orden de los $10^4 \text{ Hz} - 10^5 \text{ Hz}$.

Para su uso en un detector de radiación, cada pixel del MKID consistirá en una antena o absorbente adecuado, acoplado a un resonador superconductor. El resonador

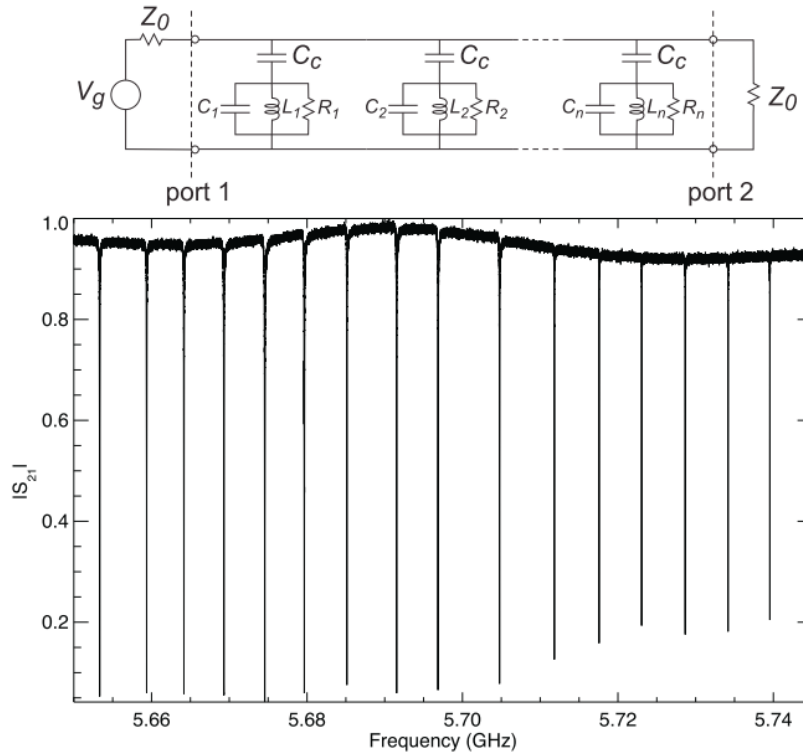


Figura 1.5: Diagrama esquemático de un arreglo de detectores MKID. Ejemplo de medición de las características de transmisión ($|S_{21}|$) para una serie de MKID fabricados con una película de aluminio de 40 nm en zafiro. En la gráfica inferior se muestra la respuesta de resonadores con un espaciado de frecuencia inferior a 2 MHz [28].

consiste en una guía de onda superconductora coplanar, CPW⁵, con una longitud de $\lambda/4$, donde λ es la longitud de onda correspondiente a la frecuencia de resonancia. En el resonador de $\lambda/4$, el conductor central está cortocircuitado en el extremo lejano del plano de tierra (ver **D** en la Figura 1.4) y flotando en el extremo del acoplador (ver **C** en la Figura 1.4), donde se acopla capacitivamente a la línea de paso, dejando en paralelo el resonador y la línea de paso. La longitud del acoplador (y la distancia entre la línea de paso y la parte del resonador que corre paralela a él) determina el factor de calidad Q del resonador (ver **C** en la Figura 1.4). Toda la estructura (**B**, **C** y **D** en la Figura 1.4) actúa como un resonador acoplado capacitivamente. La capacidad de respuesta se define como el cambio de fase por cuasipartícula agregada al resonador, $\frac{\delta\theta}{\delta N_{qp}} = \gamma\alpha Q/V$, con Q el factor de calidad total, V el volumen del resonador, α la fracción de inductancia cinética y γ una constante dependiente de la frecuencia y el material del resonador [3, 20, 29, 30].

La principal ventaja de los MKID es que son fáciles de fabricar y la integración del sistema se simplifica considerablemente porque sólo se necesitan unos pocos cables para la lectura. Para leer una matriz de MKID, se deben generar componentes espectrales

⁵Una guía de ondas CPW es una estructura plana que consiste en un conductor central y un plano de tierra en ambos lados.

sintonizadas a la frecuencia de resonancia de cada MKID. La suma de estas componentes espectrales conforma una señal de prueba multiplexada en frecuencia, la cual se transmite a través del dispositivo, donde cada detector imprime un registro de su iluminación en la correspondiente componente espectral (Figura 1.5). Luego, la señal de prueba obtenida a la salida del detector se amplifica con un amplificador HEMT⁶ criogénico y se transmite fuera del crióstato, donde se digitaliza y se registra la modulación de fase y amplitud de cada componente espectral individual con la electrónica a temperatura ambiente.

En el plano complejo, la característica de resonancia traza un círculo, como se muestra en la Figura 1.6, y la absorción de radiación provoca un cambio de fase $\delta\theta$ y un cambio en el radio δA . Normalmente, el uso de $\delta\theta$ se denomina lectura de fase y el uso de δA se conoce como lectura de amplitud o disipación. Se puede leer una matriz MKID utilizando la multiplexación en el dominio de la frecuencia en el rango de los GHz al acoplar muchos resonadores con frecuencias de resonancia ligeramente diferentes a una sola línea pasante. Por lo general, se puede lograr un espaciado de frecuencia de resonancia de 1 MHz – 2 MHz, lo que permite leer de 2 a 4 mil pixeles utilizando un amplificador de bajo ruido de 4 K con un ancho de banda de 4 GHz – 8 GHz y dos cables coaxiales conectados a los puertos 1 y 2 de la línea de alimentación principal.

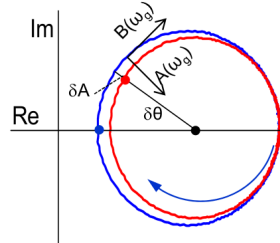


Figura 1.6: Plano complejo. Transmisión medida a través de la línea de excitación/lectura para 1 resonador. La línea azul representa la situación de equilibrio y la línea roja después de la absorción de fotones. Usando un tono de lectura en f_0 , se muestra que δA o $\delta\theta$ se pueden utilizar para medir la cantidad de radiación absorbida. La flecha indica la dirección de la frecuencia creciente, $B(\omega_g)$ y $A(\omega_g)$ representan la dirección tangente y normal al círculo de resonancia, respectivamente [31].

1.4.1. Modelo eléctrico de los detectores de inductancia cinética

Para comprender la respuesta del resonador a los eventos de fotones, es importante tener un modelo detallado del resonador superconductor y un método directo para extraer los parámetros del resonador de los datos medidos utilizando este modelo.

Tal como se ha comentado en las secciones anteriores, los superconductores en $T \ll T_c$ tienen una resistividad residual muy pequeña y una inductancia cinética que depende de la temperatura. Para medir la inductancia, L , de un detector superconductor, se

⁶High Electron Mobility Transistor

puede hacer que el superconductor sea parte de resonadores con factores de calidad, Q , extremadamente altos. Para demostrar esto, se revisará el comportamiento de los circuitos resonadores RLC que pueden aproximarse al resonador conformado por los detectores superconductores.

Resonadores superconductores

Cuando se aplica una corriente alterna, los pares de Cooper se aceleran, almacenando energía en forma de energía cinética. Del mismo modo, la energía se almacena dentro del superconductor a una corta distancia, ($\lambda \simeq 50$ nm), en forma de campo magnético. Este efecto se agrega a la impedancia superficial $Z_s = R_s + j\omega L_s$ del material superconductor, donde R_s describe las pérdidas en CA a la frecuencia angular ω causadas por electrones que no están en pares de Cooper y L_s es la inductancia de la superficie debido al flujo de energía reactiva entre el superconductor y el campo electromagnético [3, 32].

La inductancia superficial en un circuito resonante superconductor RLC es una función de la inductancia geométrica L_g y la inductancia cinética, L_k , dependiente de la temperatura [33]. Además, es inversamente proporcional a la temperatura crítica del material superconductor, $L_k \propto 1/T_c$. La frecuencia de resonancia del circuito resonante en función de la inductancia cinética viene dada por

$$f_r = \frac{1}{\sqrt{C_g(L_g + L_k)}} \quad (1.1)$$

donde C_g es la capacitancia geométrica [34].

Circuitos RLC de elementos agrupados en paralelo

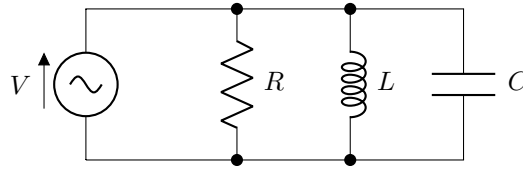


Figura 1.7: Circuito RLC en paralelo.

La impedancia de entrada del circuito que se muestra en la Figura 1.7 viene dada por

$$\frac{1}{Z_{in}} = \frac{1}{R} + j \left(\omega C - \frac{1}{\omega L} \right). \quad (1.2)$$

El valor de Q para este circuito puede hallarse a partir de consideraciones energéticas. Si el circuito se excita y luego se le permite oscilar libremente, perderá su energía

exponencialmente con una constante de tiempo τ_r igual a

$$\tau_r = \frac{E(0)}{-dE(0)/dt} = \frac{E_{\text{almacenada}}}{P_{\text{perdida}}}, \quad (1.3)$$

donde $E_{\text{almacenada}}$ es la energía media almacenada en el circuito y P_{perdida} es la potencia media disipada. Suponiendo señales sinusoidales, la potencia compleja promedio entregada a la carga, que contiene los términos debidos a las pérdidas de energía y la energía almacenada, es

$$P_{in} = \frac{1}{2}VI^* = \frac{1}{2}V \frac{V^*}{Z_{in}^*} = \frac{|V|^2}{2} \left(\frac{1}{R} - j \left(\omega C - \frac{1}{\omega L} \right) \right). \quad (1.4)$$

La energía eléctrica promedio almacenada en el condensador es

$$P_C = P_e = \frac{1}{2} \cdot \frac{1}{2} |V|^2 C \quad (1.5)$$

y la energía magnética en el inductor es

$$P_L = P_m = \frac{1}{2} \cdot \frac{1}{2} |I|^2 L = \frac{1}{2} \cdot \frac{1}{2} \frac{|V|^2}{\omega^2 L}. \quad (1.6)$$

Utilizando las expresiones (1.5) y (1.6), la potencia compleja (1.4) se puede expresar como

$$P_{in} = P_{\text{perdida}} + j2\omega(P_m - P_e), \quad (1.7)$$

y la impedancia de entrada puede escribirse como

$$Z_{in} = \frac{2P_{in}}{|I|^2} = \frac{2P_{\text{perdida}} + j4\omega(P_m - P_e)}{|I|^2}, \quad (1.8)$$

de donde se ve claramente que la condición de resonancia se cumple cuando $P_m = P_e$, en cuyo caso $Z_{in} = R$ es puramente real y $\omega = \omega_0 = 1/\sqrt{LC}$.

Ahora se tiene todo lo necesario para evaluar Q , que es igual a 2π veces el número de oscilaciones en que la energía contenida en el circuito se reduzca por un factor e . Por lo tanto:

$$Q = \omega_0 \tau_r = \omega_0 \frac{E_{\text{almacenada}}}{P_{\text{perdida}}} = \omega_0 \frac{P_m + P_e}{P_{\text{perdida}}} = \omega_0 \frac{2P_e}{P_{\text{perdida}}} = 2\omega_0 \frac{\frac{1}{4}C|V|^2}{\frac{1}{2} \frac{|V|^2}{R}} = \omega_0 RC \quad (1.9)$$

Es ahora necesario encontrar una expresión aproximada de Z_{in} , válida para $\omega = \omega_0 + \delta\omega$,

con $\delta\omega/\omega_0 \ll 1$ y que será de utilizad en lo que sigue:

$$\begin{aligned} Z_{in} &= \left(\frac{1}{R} + \frac{1}{j\omega_0 L(1 + \delta\omega/\omega_0)} + j\omega_0 C(1 + \delta\omega/\omega_0) \right)^{-1} \simeq \left(\frac{1}{R} + \frac{j\delta\omega}{\omega_0^2 L} + jC\delta\omega \right)^{-1} \\ &\simeq \left(\frac{1}{R} + j2C\delta\omega \right)^{-1} \simeq \frac{R}{1 + j2RC\delta\omega} \simeq \frac{R}{1 + j2Q\delta\omega/\omega_0} \end{aligned} \quad (1.10)$$

Como último paso, se requiere calcular el parámetro S_{21} de este circuito, ya que esta

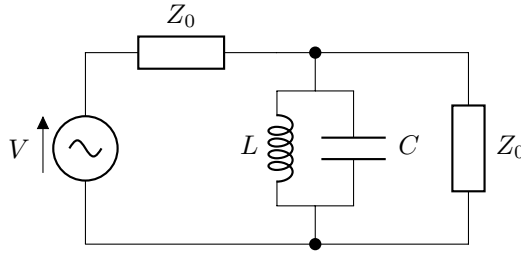


Figura 1.8: Circuito RLC paralelo visto como un resonador ideal LC sin pérdidas, terminado en una carga adaptada. Comparar con la Figura 1.7.

es la cantidad que generalmente se mide al tomar datos de los resonadores superconductores. Se debe tener en cuenta que, si se supone que $R = Z_0 = 50\Omega$, el circuito RLC paralelo es completamente equivalente a un circuito LC paralelo sin pérdidas terminado en una carga adaptada $R = Z_0$ (ver Figura 1.8). Entonces, se tiene una impedancia de carga dada por

$$\frac{1}{Z_{\text{carga}}} = \frac{1}{Z_{LC}} + \frac{1}{Z_0} \quad (1.11)$$

la cual es igual a Z_{in} de (1.2) con $R = Z_0$. Entonces

$$S_{21} = \frac{2Z_{\text{carga}}}{Z_{\text{carga}} + Z_0} = \frac{2}{2 + \frac{Z_0}{Z_{LC}}} \quad (1.12)$$

Con la misma aproximación utilizada anteriormente, y considerando que en el nuevo circuito hay dos impedancias Z_0 que contribuyen a las pérdidas, de modo que ahora $Q = \omega_0 \frac{Z_0 C}{2}$ se reduce en un factor 2, se tiene que

$$S_{21} = \frac{2}{2 + j2Z_0 C \frac{\delta\omega}{\omega_0}} = \frac{1}{1 + j2Q \frac{\delta\omega}{\omega_0}} \quad (1.13)$$

La potencia transmitida más allá del resonador es entonces

$$|S_{21}|^2 = \frac{1}{1 + 4Q^2 \left(\frac{\delta\omega}{\omega_0} \right)^2} \quad (1.14)$$

La transmisión es máxima en resonancia, donde es unitaria, y se aproxima a cero fuera de resonancia. Notar que la potencia transmitida, P_t , es $P_t = P_{in}/2$ para $\delta\omega/\omega_0 = \pm Q/2$, de modo que

$$Q = \frac{\omega_0}{\Delta\omega_{FWHM}} \quad (1.15)$$

lo que permite una rápida determinación de Q para resonadores de alta calidad.

Circuitos RLC de elementos agrupados en serie

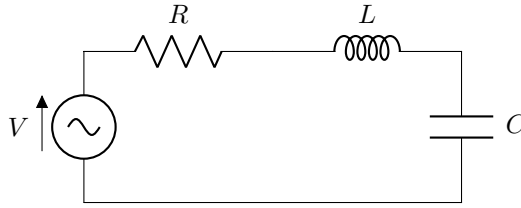


Figura 1.9: Circuito RLC en serie.

La Figura 1.9 muestra un circuito RLC cuyos elementos están dispuestos en serie. Los pasos para encontrar S_{21} son muy similares a lo que ya se ha hecho hasta aquí, por lo que se dará solo el resultado final, que es, cerca de ω_0 :

$$S_{21} = \frac{2R + j4\omega_0 L \frac{\delta\omega}{\omega_0}}{2R + j4\omega_0 L \frac{\delta\omega}{\omega_0} + Z_0} \quad (1.16)$$

y

$$|S_{21}|^2 = \frac{4Q^2 \left(\frac{\delta\omega}{\omega_0}\right)^2}{1 + 4Q^2 \left(\frac{\delta\omega}{\omega_0}\right)^2} \quad (1.17)$$

Una vez más, se puede encontrar Q mirando el ancho de banda FWHM, pero en este caso la potencia transmitida tendrá un mínimo en la resonancia, que es cero si $R_{serie} = 0$.

Suponiendo que R es pequeño en comparación con Z_0 , la expresión para S_{21} se reduce a

$$S_{21} = \frac{\frac{2R}{Z_0} + j2Q \frac{\delta\omega}{\omega_0}}{1 + j2Q \frac{\delta\omega}{\omega_0}} \quad (1.18)$$

y para la potencia

$$|S_{21}|^2 = \frac{4\frac{R^2}{Z_0^2} + 4Q^2 \left(\frac{\delta\omega}{\omega_0}\right)^2}{1 + 4Q^2 \left(\frac{\delta\omega}{\omega_0}\right)^2} \quad (1.19)$$

lo que muestra que en la resonancia, la pequeña contribución de R dará como resultado una transmisión no nula.

Experimentalmente, a partir de los datos medidos de S_{21} se puede obtener el factor Q del resonador usando $Q = f_0/\delta f$, con f_0 la frecuencia de resonancia y δf el rango de frecuencia entre los dos puntos en los que

$$|S_{21}|^2 = \frac{|S_{21}^{min}|^2 + 1}{2} \quad (1.20)$$

con S_{21}^{min} la transmisión mínima (en resonancia).

Factor Q interno y externo

La Q definida en las secciones anteriores es una característica del circuito resonante en sí mismo, incluso cuando no hay efectos de carga causados por circuitos externos, por lo que se llama Q interna o *intrínseca*, Q_i . Sin embargo, en su uso práctico, invariablemente hay un acoplamiento con algún tipo de circuito externo, que tiene el efecto de reducir el Q total porque corresponde a un canal extra de disipación de energía. Si, por ejemplo, R_e es la resistencia de acoplamiento, se puede sumar en serie o en paralelo con R (dependiendo de qué circuito resonante se esté considerando, serie o paralelo), para obtener la resistencia total. Entonces, se puede definir un Q externo, Q_e , como

$$Q_e = \frac{\omega_0 L}{R_e}, \quad \text{para circuitos serie} \quad (1.21a)$$

$$Q_e = \frac{R_e}{\omega_0 L}, \quad \text{para circuitos paralelo.} \quad (1.21b)$$

El factor de calidad total, Q , se puede expresar como

$$\frac{1}{Q} = \frac{1}{Q_i} + \frac{1}{Q_e}. \quad (1.22)$$

Resulta útil definir un coeficiente de acoplamiento g como

$$g = \frac{Q_i}{Q_e} \quad (1.23)$$

Entonces, se pueden distinguir tres casos:

1. $g < 1, Q_i < Q_e$. Esta es una condición de acoplamiento bajo, lo que significa que las fugas de energía internas son dominantes con respecto a las disipaciones externas.
2. $g > 1, Q_i > Q_e$. Esta es una condición de sobre-acoplamiento, lo que significa que dominan las pérdidas externas.
3. $g = 1, Q_i = Q_e$. Este caso corresponde a una condición crítica de acoplamiento.

El factor de calidad total, Q , se puede escribir en función de los parámetros g y Q_i como,

$$\frac{1}{Q} = \frac{1}{Q_i} + \frac{g}{Q_i} \quad (1.24)$$

En términos del parámetro S_{21} , la relación entre Q_i y Q viene dada por $Q_i = Q/|S_{21}^{min}|$. A partir de estas ecuaciones se espera que el Q medido sea idéntico a Q_e y que se vea una caída muy profunda en S_{21} en resonancia, si el factor de calidad intrínseco del resonador es mucho mayor que Q_e . En este caso, el resonador tiene un acoplamiento limitado. Si Q_i se vuelve más pequeño, se espera ver una característica de resonancia menos pronunciada y una disminución en la Q medida, ya que el Q del resonador se ve limitado por el factor Q intrínseco. Se encuentra experimentalmente que el valor medido de Q_e es en general 50-80 % del valor diseñado [32].

1.5. Sumario

En este capítulo se presentaron algunos de los fenómenos cosmológicos que más han contribuido a la comprensión de nuestro cosmos, así como las necesidades que tienen los detectores que intentan estudiar esta rama de la ciencia. También se analizó el grupo de detectores superconductores utilizados en los experimentos que hoy en día intentan explorar nueva física en cosmología.

Toda esta introducción sirve para entender la necesidad de desarrollar sistemas electrónicos cuya utilización de hardware esté optimizada, dados los altos requerimientos computacionales de los arreglos de detectores superconductores.

En particular, se hizo hincapié en los experimentos que utilizan microresonadores superconductores como elementos de detección de partículas, dado que se perfilan como una de las tecnologías más prometedoras para alcanzar niveles de detección superiores a los actuales. Se analizaron las principales características, así como el modelo eléctrico, de los detectores MKID, para comprender las necesidades de la electrónica desarrollada para su excitación y lectura.

Capítulo 2

Especificaciones del hardware para el sistema de excitación y lectura

“Nunca alguna gran obra se ha hecho de prisa. Lograr un gran descubrimiento científico, imprimir una excelente fotografía, escribir un poema inmortal, convertirse en ministro o en un general famoso: hacer cualquier gran logro requiere tiempo, paciencia y perseverancia. Estos logros se hacen gradualmente, “poco a poco”.”

— W. J. Wilmont Buxton

2.1. Introducción

En este capítulo se busca establecer los requisitos generales de desempeño de la electrónica de lectura en experimentos que requieren la multiplexación de 10.000 o más píxeles. Los detalles se desarrollan en las siguientes secciones, sin embargo, de manera general se puede considerar que la electrónica debe estar compuesta por tres componentes separados:

1. Un sistema de lectura digital, que comprende la interfaz con todos los componentes analógicos en las salidas de los conversores D/A y entradas de los conversores A/D. Esto incluye los conversores D/A y A/D propiamente dichos, los controladores de reloj para estos, la FPGA y el firmware de ésta última, y la computadora para recibir los datos de la electrónica.
2. Un sistema de frecuencia intermedia (FI) analógico, que incluye todos los bloques entre la entrada/salida analógica de los conversores A/D y D/A y el crióstato. Específicamente, esto incluye los mezcladores para las componentes de señal en

fase I , y en cuadratura Q , los sintetizadores de frecuencia, los amplificadores y atenuadores y los filtros pasa bajas.

3. Sistemas auxiliares, donde se incluyen un conversor A/D más lento, de interfase con sensores auxiliares, entradas/salidas digitales, etc.

En este capítulo se hace un recorrido por las principales especificaciones que deben cumplir los subsistemas componentes del esquema de excitación y lectura, con la idea de que sirva de base para su implementación en el experimento QUBIC.

El aporte principal de esta tesis consiste en encontrar un método optimizado de generación de las portadoras que excitarán los detectores superconductores. Se analizan diferentes algoritmos para minimizar el factor de cresta de la señal FDM¹ que alimenta a los detectores ya que, como se verá en este capítulo, constituye un factor importante en el funcionamiento adecuado de los detectores resonadores superconductores analizados.

Además, se presentan las principales características de las tres placas electrónicas con las que trabajé en el transcurso de esta tesis. Se muestran las caracterizaciones de los sistemas A/D y D/A, que servirán para poder tomar decisiones a la hora de diseñar el firmware de la FPGA, tema que se aborda en los capítulos siguientes.

2.2. Especificaciones generales del sistema

La electrónica de lectura tiene la tarea general de realizar múltiples mediciones de transmisión (S_{21}) de microondas complejas en tiempo real, alrededor de los 4-8 GHz, para supervisar la frecuencia de resonancia instantánea y la disipación de los micro-resonadores superconductores que van a servir como detectores en el rango de longitudes de onda específico del experimento. Uno de los requisitos más estrictos para el sistema electrónico de lectura es que sea capaz de realizar las mediciones del parámetro S_{21} a un nivel de ruido que esté limitado sólo por la temperatura de ruido del amplificador criogénico (LNA²) que sigue al arreglo de MKIDs. Este amplificador generalmente será uno tipo HEMT. Se espera, típicamente, que la relación ruido/portadora a la salida del amplificador HEMT sea aproximadamente -120 dBc/Hz (de acuerdo al análisis realizado en el punto 2.2.4). La contribución del ruido de la electrónica de lectura debe estar por debajo del ruido del HEMT. En otras palabras, la relación ruido/portadora a la salida del amplificador HEMT debe preservarse a través de los sistemas de frecuencia intermedia, los conversores A/D, la FPGA y todo el resto de la electrónica de lectura. Este es el requisito fundamental para el sistema de lectura electrónica, y controla las especificaciones de los subsistemas y componentes.

¹Frequency division multiplexing

²Low Noise Amplifier

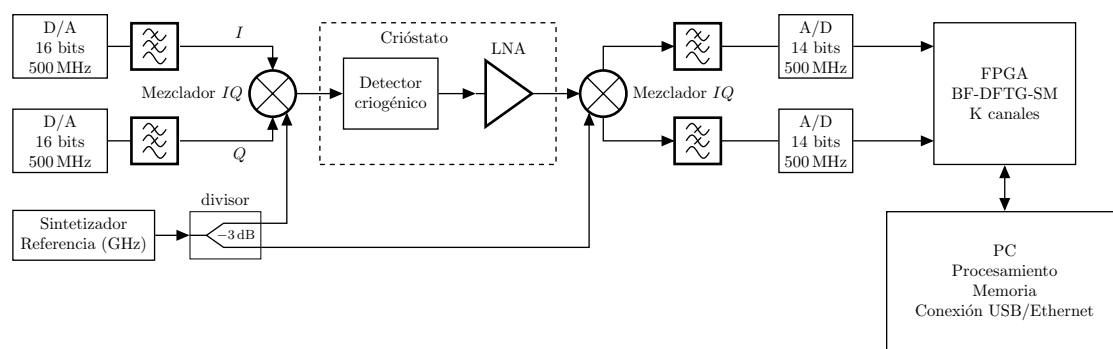


Figura 2.1: Diagrama en bloques del sistema propuesto para la excitación y lectura de detectores superconductores trabajando en frecuencias de microondas. Por claridad se han dejado afuera varios amplificadores y atenuadores que componen las cadenas de lectura y excitación de los MKIDs. Para una descripción detallada ver el texto.

La contribución al ruido de lectura en general estará limitado por el desempeño de los conversores A/D. Un criterio de diseño razonable es obtener un margen mínimo de al menos 3 a 6 dB entre el ruido de digitalización introducido por los ADC y el ruido aditivo del amplificador HEMT. Todas las demás contribuciones de ruido deben ser insignificantes en comparación con esta especificación.

2.2.1. Resumen de la electrónica

La lectura de un arreglo de MKIDs se realiza con electrónica a temperatura ambiente, una enorme ventaja en comparación con otras tecnologías de detección, como los sensores de borde de transición (TES), que requieren SQUID criogénicos para cada píxel. Al utilizar convertidores A/D rápidos para digitalizar señales con gran ancho de banda se puede aprovechar la flexibilidad de las FPGA, sumado a técnicas avanzadas de procesamiento de señales, tal como los algoritmos analizados en esta tesis, para extraer las señales deseadas.

La Figura 2.1 muestra un esquema general de la composición de un sistema de excitación/lectura para detectores criogénicos como los MKID, trabajando en frecuencias de microondas. Un circuito de lectura para un único resonador MKID se configuraría de la siguiente manera: un sintetizador de frecuencias crea una señal en la frecuencia del resonador (4-8 GHz). Esta señal de referencia es luego dividida por medio de un divisor de potencia adaptado. Una copia, la señal de excitación, se envía a través del crióstato, el resonador y los amplificadores, pasando por el puerto de radiofrecuencias (RF) del mezclador *IQ* de conversión ascendente. La otra copia se utiliza como entrada para el oscilador local (OL) del mezclador *IQ* de conversión descendente. Este procesamiento se conoce como mezcla homodina, ya que se usa la misma señal para el oscilador local y la radiofrecuencia. La salida del mezclador de conversión descendente proporciona las partes en fase (*I*) y en cuadratura (*Q*) de la señal, a partir de las cuales pueden

derivarse los cambios de amplitud y fase introducidos por el resonador.

Dado que la transmisión fuera de resonancia de los MKID es $\simeq 1$, se puede multiplexar la lectura de una gran cantidad de resonadores utilizando una única señal de excitación que contiene un peine de tonos de frecuencia adaptados a cada MKID. Este peine será generado por conversores D/A duales rápidos que manejarán los puertos IQ de un mezclador de conversión ascendente. La señal de excitación multiplexada se generará a la frecuencia de banda base ($F_{bb} \simeq 0 - 250$ MHz) utilizando conversores D/A de alta velocidad y gran ancho de banda. Estos conversores D/A se utilizan para reproducir una forma de onda predefinida y fácilmente modificable, que estará almacenada en memoria. El requisito de modificación fácil de la forma de onda surge del hecho de que las frecuencias resonantes de los MKID cambian en función de las condiciones de observación [35, 36]. Las señales de salida del conversor D/A, de banda base, se convierten a la banda de microondas y se envían al crióstato para excitar los resonadores. Al utilizar un esquema DAC dual con un mezclador IQ de conversión ascendente, y un esquema similar con ADC duales en el lado de salida, se evita la necesidad de una conversión de banda lateral única. Luego se utilizará un firmware en la FPGA para procesar digitalmente estos datos, esencialmente demodulándolos en cada frecuencia del peine para determinar la respuesta de cada resonador. La señal demodulada para cada resonador podrá luego almacenarse en una memoria externa a una velocidad de datos de aproximadamente 100-200 Hz (un mínimo de 100 muestras/seg por canal), dependiendo de la aplicación.

A continuación se describen los componentes más relevantes que deben estar presentes en la electrónica de excitación/lectura de un arreglo de MKIDs, comenzando con la generación del peine de frecuencias por el conversor D/A y terminando con la digitalización de las señales por el conversor A/D (ver Figura 2.2). A excepción de las señales de entrada y salida del crióstato, los niveles de potencia típicos mencionados a continuación son sólo estimaciones, los niveles de potencia reales se deben ajustar según sea necesario para que coincidan con las capacidades de los componentes elegidos, siempre que se cumpla el objetivo general de diseño de no exceder la contribución de ruido del amplificador criogénico.

1. **Conversores D/A:** mínimo de 500 MHz de ancho de banda total, distribuido en dos DAC individuales (o un DAC dual). Mínimo SNR de 75 dBFS (10 dB mejor que el ADC). Nivel de señal de salida típico de 10 dBm.
2. **Filtro pasa bajas y atenuador fijo de 10 dB:** nivel de señal de salida de 0 dBm.
3. **Convertidor ascendente y sintetizador IQ :** ruido de fase del sintetizador menor a -20 dBc/Hz a 1 Hz y menos de -40 dBc/Hz a 10 Hz, con una salida de 10-20 dBm. Nivel de señal de salida del convertidor de -7 dBm.

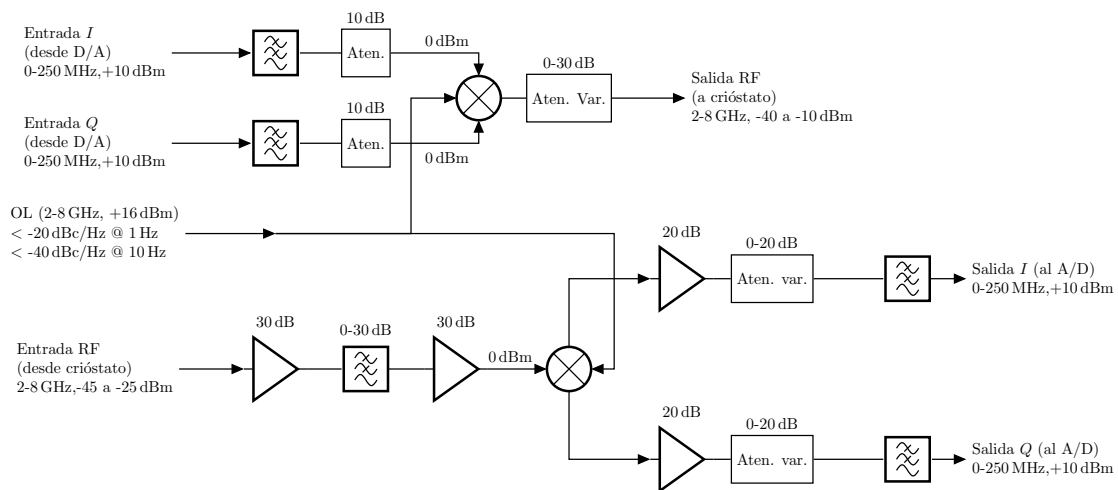


Figura 2.2: Diagrama en bloques de la electrónica asociada a la etapa de FI para un sistema de excitación/lectura de MKIDs.

4. **Atenuadores variables:** atenuación total entre 0 y 30 dB para un nivel de señal de salida de -10 a -40 dBm.
5. **Componentes criogénicos:** MKID, HEMT, etc., salida del crióstato entre -45 y -25 dBm.
6. **Amplificadores a temperatura ambiente, atenuadores variables:** cada amplificador debe tener una ganancia total de 30 dB. Atenuadores variables para una atenuación total entre 0 y 30 dBm. Nivel de señal de salida de 0 dBm.
7. **Convertidor descendente y sintetizador IQ :** paso de frecuencia de 1 kHz. Utilizar el mismo sintetizador para las conversiones ascendentes y descendentes. Nivel de señal de salida del convertidor de -7 dBm.
8. **Amplificadores y atenuadores variables:** los amplificadores tienen una ganancia total de 20 dB, atenuadores variables para una atenuación total entre 0 y 20 dB. Nivel de señal de salida de 10 dBm.
9. **Conversores A/D:** Mínimo de 500 MSPS por cada ADC. Mínimo SNR de 65 dBFS.

2.2.2. Firmware de la FPGA

En general, se necesita una FPGA para demodular y diezmar la señal de salida del arreglo de MKIDs, sin agregar ruido que supere el ruido del ADC. En este apartado se explican los requerimientos generales para el procesamiento analógico de las señales de todo el sistema de excitación y lectura. En la Sección 2.3 se analiza con mayor detalle todo

el proceso de generación en la FPGA de las componentes espectrales para la excitación de los MKID.

Las entradas OL, tanto para los mezcladores de conversión ascendente como descendente, se controlan con el mismo sintetizador de microondas a la frecuencia f_{sm} . Los conversores D/A utilizados para generar la señal de entrada están programados para reproducir un peine de frecuencias almacenado de la siguiente manera:

$$S_I(t) = \sum_k A_k \cos(2\pi f_k t + \phi_k) \quad (2.1a)$$

$$S_Q(t) = \sum_k A_k \sin(2\pi f_k t + \phi_k) \quad (2.1b)$$

Aquí k es el índice para los tonos de lectura, $k = 1, \dots, N$, para N resonadores totales en el arreglo, y t es el tiempo.

- $A_k \rightarrow$ amplitud del tono de lectura k -ésimo en la salida del convertidor D/A. Esto será del orden de $2^{B-1}/\sqrt{N}$, donde B es el número de bits del convertidor D/A.
- $\phi_k \rightarrow$ fase del k -ésimo tono de lectura, relativa a $t = 0$ (el inicio de la memoria que provee los tonos). En general, las fases ϕ_k deben ser aleatorias en $[0, 2\pi]$, de modo que los convertidores D/A tengan una potencia de salida aproximadamente constante.
- $f_k \rightarrow$ frecuencia del tono de lectura k -ésimo. Esta frecuencia debe estar en el rango de Nyquist,

$$-f_{\text{DAC}}/2 < f_k < f_{\text{DAC}}/2 \quad (2.2)$$

donde f_{DAC} es la frecuencia de muestreo del DAC. Esta frecuencia también es un múltiplo entero de $1/T$, donde T es la longitud (en tiempo) de la memoria de tonos para el DAC. La memoria de tonos contiene $T \times f_{\text{DAC}}$ muestras para cada una de las entradas I y Q .

El mezclador de conversión ascendente obtiene S_I y S_Q como entradas, junto con la señal OL de microondas en f_{sm} , y produce la señal de entrada al crióstato:

$$V_{\text{in}}(t) = S_I(t) \cos(2\pi f_{\text{sm}} t) - S_Q(t) \sin(2\pi f_{\text{sm}} t), \quad (2.3)$$

además de algún factor de escala global debido a la eficiencia del convertidor que no se tiene en cuenta aquí por conveniencia y simplicidad en el razonamiento. Se puede demostrar que la ecuación anterior es equivalente a

$$V_{\text{in}}(t) = \sum_k A_k \cos(2\pi(f_{\text{sm}} + f_k)t + \phi_k), \quad (2.4)$$

de modo que las frecuencias generadas se encuentren en el rango $[f_{\text{sm}} - f_{\text{DAC}}/2, f_{\text{sm}} + f_{\text{DAC}}/2]$. Después de enviarse a través de la matriz de detectores, las fases y amplitudes de las señales se modifican, y la señal que sale del crióstato es:

$$V_{\text{out}}(t) = \sum_k R_k(t) \cos(2\pi(f_{\text{sm}} + f_k)t + \theta_k(t)). \quad (2.5)$$

El objetivo aquí es medir las cantidades $R_k(t)$ y $\theta_k(t)$ para todos los resonadores. Estas dos magnitudes representan el cambio en la amplitud y la fase de las señales, debido al cambio en la frecuencia de resonancia del detector MKID, resultante de la absorción de radiación.

La ecuación 2.5 se puede escribir más convenientemente en la forma

$$c_k(t) \equiv R_k(t)e^{j\theta_k(t)}, \quad (2.6)$$

es decir, c_k es la amplitud compleja del tono k -ésimo. Se espera que $c_k(t)$ varíe lentamente con el tiempo³, y para aplicaciones típicas de los MKIDs, se quiere medir la variación en las escalas de tiempo $\tau \sim 1/(100 \text{ Hz}) \simeq 10 \text{ ms}$.

Del lado receptor se utiliza otro mezclador IQ para convertir V_{out} a banda base. Después del filtrado anti alias y la digitalización, el resultado es

$$I(t) = \sum_k \frac{R_k(t)}{2} \cos(2\pi f_k t + \theta_k(t)) \quad (2.7a)$$

$$Q(t) = - \sum_k \frac{R_k(t)}{2} \sin(2\pi f_k t + \theta_k(t)). \quad (2.7b)$$

Estas señales pueden ser tratadas como señales complejas

$$C(t) \equiv I(t) - jQ(t) = \frac{1}{2} \sum_k c_k(t) e^{j2\pi f_k t}, \quad (2.8)$$

donde c_k es la amplitud compleja del tono k , como se definió en la ecuación (2.6). Luego se utiliza un algoritmo en la FPGA para extraer $\langle c_k \rangle$ del flujo de datos complejos, a una frecuencia de muestreo de $1/T_{\text{out}} \sim 100 \text{ Hz}$, lo suficientemente lento como para que los datos puedan transmitirse continuamente y guardarse en un disco de memoria.

La amplitud para la muestra de salida diezmada se puede escribir como

$$\langle c_k(s) \rangle = \sum_t C(t) h(sT_{\text{out}} - t) e^{-j2\pi f_k t} \quad (2.9)$$

donde, en general, $-\infty < t < sT_{\text{out}}$, y los coeficientes h definen el filtro de diezma-

³En este contexto, “variación lenta” significa en escalas de tiempo mucho más largas que $1/f_k$.

do. La tarea fundamental de la FPGA va a ser, entonces, realizar la operación de la ecuación (2.9) sobre la señal compleja de la ecuación (2.8).

2.2.3. Requerimientos de la FPGA

- **Tamaño:** lo suficientemente grande como para garantizar recursos adecuados para ejecutar simultáneamente los convertidores A/D, D/A, etc., mientras se canalizan y procesan los datos del ADC.
- **Programación rápida:** capacidad de ajustar la frecuencia de canales individuales, tasa de diezmado, filtrado, etc. en un tiempo razonable es crucial. En el proceso de caracterización y operación de los detectores MKID, no siempre la frecuencia de resonancia coincide con lo diseñado, entonces es importante que el firmware tenga la flexibilidad suficiente como para poder realizar cambios que se adapten a las condiciones de operación reales de los dispositivos criogénicos.
- **Filtrado:** no debe haber filtrado pasa altas para preservar el nivel de señal continua de la salida demodulada. Deben estar disponibles varias opciones para el ancho de banda y la velocidad de salida del filtro de diezmado.
- **Sincronización:** la sincronización debe integrarse en el sistema, es decir, para que la k -ésima muestra tenga una marca de tiempo idéntica para cada resonador en arreglos de MKIDs diferentes. Este mecanismo es necesario ya que es práctica común integrar varios arreglos para hacer un arreglo de detectores más grande. Los relojes de los convertidores D/A y A/D deben ser provistos por un generador de reloj de buena calidad, que sea externo a la FPGA, y que pueda ser referenciado a un estándar de frecuencia (por ejemplo, estándar de rubidio de 10 MHz).
- **Paso de frecuencia mínima:** no debe superar los 10 kHz (preferiblemente de 1 kHz). Esta especificación se aplica tanto a los DAC como al sintetizador de frecuencias de GHz. Al hacer todas las frecuencias múltiplos de este tamaño de pasos se pueden despreciar los tonos espurios debido a los productos de intermodulación (IM). Si todas las frecuencias son múltiplos de 1 kHz, por ejemplo, entonces todos los productos de IM también serán múltiplos de 1 kHz, de modo que ningún producto de IM pueda caer dentro del ancho de banda requerido en el diseño, de 100-200 Hz.
- **Reproducción de forma de onda:** la reproducción de las formas de onda debe ser continua, es decir, sin saltos de fase.
- **Frecuencia de muestreo de salida:** no debe ser inferior a 100-200 Hz, en general, de ser posible, configurable.

- **Formato de datos de salida:** para que el algoritmo de la FPGA no agregue ruido al flujo de datos, se espera que la salida necesite números enteros de 16 bits o más (hasta 24 bits) para I y Q en cada canal.
- **Ancho de banda utilizable:** se estima, típicamente, un mínimo de 2 MHz de ancho de banda por resonador. Esto significa que se necesitan al menos 300-400 MHz de ancho de banda utilizable total para leer un arreglo de 128 resonadores. El ancho de banda total debe ser de al menos 400 MHz si se tiene en cuenta que se pierde algo de ancho de banda cerca de los bordes debido al filtrado (para muestreo crítico).
- **Funciones auxiliares:** se debe prever el agregado de otras funciones opcionalmente al sistema electrónico de lectura de MKIDs. Específicamente:
 1. *Conversor A/D de sincronización lenta ($>1\text{ kHz}$):* esto es para permitir que el sistema electrónico digitalice otras señales auxiliares (por ejemplo, la termometría).
 2. *Puertos de E/S digitales opto-aislados:* deben poder ser configurables como puertos de entrada o salida.
 3. *Computadora de recolección de datos:* debe ser capaz de ejecutar los programas de recolección de datos diseñados para tal fin.

2.2.4. Ruido del amplificador criogénico

El desempeño de ruido de la electrónica de lectura estará limitado principalmente por el LNA, que en el mejor de los casos tendrá una temperatura de ruido equivalente de $T_{\text{LNA}} \simeq 2\text{ K}$. Normalmente, el ruido térmico en un amplificador criogénico se especifica como la densidad espectral de potencia (PSD⁴), dada como densidad de potencia por Hertz⁵ (S_{LNA}) [37]. Para una lectura de RF con un ancho de banda ΔF_r , la densidad de potencia viene dada por

$$\frac{S_{\text{LNA}}}{\Delta F_r} = k_B T_{\text{LNA}}, \quad (2.10)$$

y la relación de la potencia de ruido del LNA a la potencia máxima de lectura del MKID ($P_{\mu w}^{\text{max}}$) viene dada por

$$\frac{S_{\text{LNA}}}{\Delta F_r \times P_{\mu w}^{\text{max}}} = \frac{k_B T_{\text{LNA}}}{P_{\mu w}^{\text{max}}}. \quad (2.11)$$

La fuerza del acoplamiento de un MKID a la línea de alimentación de lectura puede caracterizarse por el factor de calidad externo, Q_e . Las pérdidas óhmicas resistivas en el

⁴Power Spectral Density

⁵También denominado ruido de fase

MKID, debido a la población de cuasipartículas de equilibrio producida por la absorción de la radiación de fondo térmico, se pueden caracterizar de manera similar por el factor de calidad intrínseco, Q_i . Para un MKID optimizado, $Q_e \simeq Q_i$ [38], y la potencia de lectura máxima, $P_{\mu w}^{\max}$, es aproximadamente igual a la potencia de fondo absorbida por el MKID, P_{fondo} . Esta elección garantiza que la población de cuasipartículas en el resonador no se vea perturbada drásticamente por la absorción de la potencia de lectura de microondas. La elección de $P_{\mu w}^{\max} = P_{\text{fondo}}$ en general se mantiene constante en el rango de frecuencias de trabajo del MKID, y cae en el rango de 0.03 a 30 pW (-105 a -75 dBm) [39, 40]. Para $P_{\mu w}^{\max} = 30$ pW y $T_{\text{LNA}} = 4$ K se tiene un ruido de fase $S_{\text{LNA}} \simeq 1,85 \times 10^{-12} \text{ Hz}^{-1}$, o equivalentemente -117 dBc/Hz. En general, el límite de ruido del LNA establece el punto de referencia fundamental para la electrónica de lectura.

2.2.5. Ruido del convertidor A/D

El desempeño en cuanto a ruido de un ADC generalmente se especifica por su relación señal/ruido o SNR. Este parámetro se mide para una onda sinusoidal con una amplitud igual a la escala completa (FS⁶) del ADC, y se define como la relación entre la potencia de la señal y la potencia total de ruido. Bajo el supuesto de que el ruido de cuantificación es blanco, la potencia de ruido se distribuye uniformemente sobre el ancho de banda de Nyquist del ADC, $F_s/2$, donde F_s es la tasa de muestreo. Por lo tanto, la mejor relación ruido/portadora que el ADC puede alcanzar en un ancho de banda ΔF_1 de 1 Hz es

$$\frac{S_{\text{ADC}}}{\Delta F_1} = \frac{2}{(\text{SNR} \times F_s)}. \quad (2.12)$$

Esta cantidad es esencialmente una medida del rango dinámico del ADC.

Dado que el sistema de lectura de los MKIDs servirá para leer varios resonadores con un solo ADC, ningún resonador podrá utilizar todo el rango dinámico del ADC. Por lo tanto, para garantizar que el ADC no agregue ruido a la lectura, se necesita que S_{ADC} sea menor que S_{LNA}/N_r , donde N_r es el número de resonadores digitalizados por el ADC. Por lo tanto, el requisito para la SNR del ADC es

$$\text{SNR}_{\min} > \frac{2N_r}{(S_{\text{LNA}} \times F_s)}. \quad (2.13)$$

Así, por ejemplo, para la lectura de $N_r = 256$ resonadores, será necesario un ADC con

$$\text{SNR}_{\min} > \frac{2,77 \times 10^{14}}{F_s} \quad (2.14)$$

⁶Full Scale

o, equivalentemente

$$\text{SNR}_{\text{min,dB}} > 144 - 10 \log_{10}(F_s) \quad [\text{dB}] \quad (2.15)$$

2.2.6. Ruido del convertidor D/A

Para que el convertidor D/A no agregue ruido al sistema, debe funcionar al menos tan bien como el ADC. Es preferible que el DAC tenga un desempeño de ruido aproximadamente 10 dB mejor que el ADC. Este requisito no es difícil de conseguir ya que, en general, los DAC tienen una SNR considerablemente mejor que los ADC con un ancho de banda y velocidad comparables, por lo que esto no debería ser un problema.

2.2.7. Ruido del sintetizador de microondas

El ruido de frecuencia del sintetizador, utilizado como oscilador local en los convertidores de subida/bajada de frecuencia, debe estar al menos diez veces por debajo del ruido de frecuencia equivalente aportado por el amplificador HEMT. El ruido del amplificador HEMT es equivalente a un ruido de frecuencia con densidad espectral de potencia [21]

$$S_f(f) = \left(\frac{f_r}{2Q} \right) \frac{k_B T_{LNA}}{P_{fondo}} \quad \text{Hz}^2 \text{Hz}^{-1} \quad (2.16)$$

para un MKID acoplado de forma óptima, donde f_r es la frecuencia de un resonador y Q es su factor de calidad total.

La cantidad f_r/Q es simplemente el ancho de banda del resonador, que, por consideraciones de multiplexación, debe ser del orden de 0.2 a 0.4 MHz para un sistema de lectura con unos pocos cientos de MHz de ancho de banda.

El ruido del sintetizador se suele especificar como ruido de fase en función de la frecuencia (ver Apéndice B.3), es decir, el espectro de potencia del ruido de fase, $S_\phi(f)$, en rad^2/Hz , que está relacionado con el espectro de potencia de ruido de frecuencia, $S_f(f)$, de acuerdo con

$$S_f(f) = f^2 S_\phi(f). \quad (2.17)$$

Además del ruido de fase aleatoria, los sintetizadores pueden mostrar características deterministas de banda estrecha (espúreos). Estos son un problema sólo si caen dentro de la banda de paso de lectura.

2.2.8. Niveles de señal

El desempeño óptimo del sistema requiere el ajuste de los niveles de señal de entrada para algunos de los componentes de FI/RF y, en última instancia, dependen de la elección de los componentes. El esquema de la Figura 2.2 muestra los detalles sobre los

niveles de señal en varias ubicaciones de la electrónica analógica de excitación/lectura de detectores MKID.

De acuerdo al análisis del punto 2.2.4, la potencia de lectura por resonador MKID debería ser de 0.03 a 30 pW, o de -105 a -75 dBm, de modo que la potencia total de la señal FDM para 256 resonadores sea de aproximadamente -51 dBm y -54 dBm para 128 resonadores. Debido a que normalmente hay aproximadamente 45 dB de atenuación dentro de los dewars (en su mayoría atenuadores fijos), se necesita que la señal de excitación sea aproximadamente de -40 a -10 dBm en la entrada al crióstato, dependiendo de cuántos resonadores estén siendo simultáneamente excitados en un arreglo determinado.

Para optimizar el desempeño de ruido del convertidor D/A, la salida normalmente deberá estar a escala completa, alrededor de los 10 dBm. Las entradas I y Q al mezclador IQ que se usa para la conversión ascendente normalmente deben ser de aproximadamente 0 dBm, por lo que se necesita un atenuador fijo de aproximadamente 10 dB (sujeto a la elección de los componentes reales) en la salida del DAC, junto con un filtro pasa bajas. El nivel de potencia de la señal de entrada OL a un mezclador IQ típico basado en diodo es de alrededor de 16 dBm, y la señal de salida del mezclador generalmente será de -7 dBm. Por lo tanto, se necesita del orden de 0 a 30 dB de atenuación variable, controlable digitalmente, ubicada entre la salida del mezclador y la entrada del dewar para asegurar que la señal que ingresa al crióstato sea de -40 a -10 dBm.

Para la salida del crióstato, se espera que la ganancia de los amplificadores HEMT criogénicos sea de aproximadamente 35 dB, y que la atenuación de las líneas de transmisión coaxial dentro del dewar sea de alrededor de 3 dB/m. Por lo tanto, se espera que el nivel de señal de salida del crióstato sea de \simeq -45 a -25 dBm, dependiente del número de resonadores. Esta señal deberá amplificarse a aproximadamente 0 dBm antes de la entrada al mezclador IQ . Para lograr los \sim 25 - 45 dB de ganancia necesarios, se requieren \sim 30 dB de amplificación, seguida de 0 a 30 dB de atenuación variable controlada digitalmente, posiblemente seguida de otros \sim 30 dB de amplificación. La señal OL en el mezclador IQ nuevamente estará típicamente alrededor de 16 dBm, y las salidas I y Q alrededor de -7 dBm. En la entrada al convertidor A/D, se necesitará un nivel de señal de \simeq 10 dBm para aprovechar todo el rango dinámico del ADC, por lo que se necesitaría amplificar las salidas I y Q en 20 dB. Es necesario, entonces, otro atenuador variable, controlable digitalmente, de 0 a 20 dB colocado entre el amplificador y la entrada del convertidor A/D para garantizar el nivel de señal adecuado en la entrada al ADC. También se deberá colocar un filtro pasa bajas anti alias antes de la entrada al ADC.

2.3. Generación y optimización de los tonos

En el esquema FDM se asignan diferentes frecuencias portadoras a los MKID, y cada MKID forma parte de un circuito resonante LC sintonizado para dejar pasar sólo la alimentación a su frecuencia asignada. Cada portadora está configurada para estar en el centro de la banda de paso del resonador. Los cambios en la impedancia superficial del MKID modulan la amplitud y fase de su portadora. Debido a que cada MKID tiene su propio ancho de banda, las alimentaciones de numerosos MKID se pueden transportar en un solo par de cables. Del mismo modo, todas las señales moduladas de numerosos MKID pueden transportarse por medio de un sólo par de cables hacia un amplificador criogénico HEMT. Sin embargo, las señales combinadas en ocasiones producen grandes amplitudes de pico en la alimentación o la lectura. Esto sobrecarga las capacidades de la electrónica. Así, se hace necesario desarrollar un algoritmo eficiente para optimizar las fases y frecuencias de las portadoras para obtener un factor de cresta (FC) bajo. Las señales del HEMT se llevan de regreso a la electrónica a temperatura ambiente, donde se demodulan digitalmente para obtener la señal de cada MKID. Al reducir la cantidad de cables necesarios, la técnica FDM minimiza la complejidad del cableado y las cargas de calor asociadas con la polarización y la lectura de grandes conjuntos de detectores de baja temperatura.

Si se considera la señal multitonos

$$u(n) = \sqrt{\frac{2}{N}} \sum_{k=N_0+1}^{N_0+N} \cos(kn + \theta_k) \quad (2.18)$$

donde $N_0 \geq 0$ y N es el número de tonos presentes en la señal. Los coeficientes de Fourier de la señal u satisfacen

$$|\hat{u}_k|^2 = \begin{cases} \frac{2}{N}, & N_0 < k \leq N_0 + N \\ 0, & \text{de otra forma,} \end{cases} \quad (2.19)$$

Por lo tanto, el valor eficaz⁷ de u es $\|u\|_2 = \sqrt{\frac{1}{2} \sum |\hat{u}_k|^2} = 1$, independientemente de las fases θ_k . Por esta razón, u se llama *señal de potencia unidad* con un espectro pasabanda perfecto (si $N_0 > 0$) o un espectro pasa bajas perfecto (si $N_0 = 0$) [41].

2.3.1. Optimización de las fases para minimizar el factor de cresta

Mientras que el valor eficaz es independiente de las fases, el pico (que también es el $FC(u)$) cambia drásticamente con las fases. La pregunta a responder entonces es:

⁷Para un tratamiento más detallado sobre el tema ver el Apéndice B.1

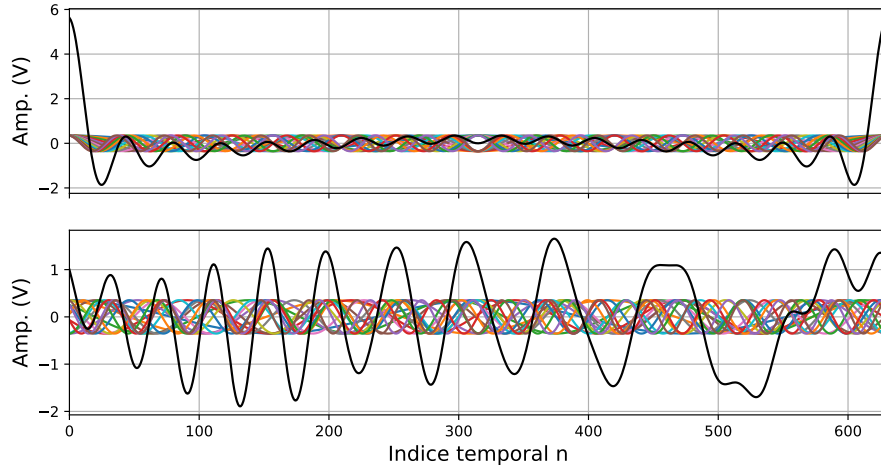


Figura 2.3: Señales con diferentes factores de cresta. Ambos gráficos muestran la señal FDM obtenida como suma de 16 tonos. Los tonos tienen amplitudes constantes y fases $\theta_k = 0$ (arriba) y amplitudes constantes y fases aleatorias (abajo). El factor de cresta es de 15.063 dB para el caso constante y de 5.557 dB para el caso aleatorio.

¿Cómo deben elegirse las fases θ_k en (2.18) para minimizar el factor de cresta de u , o al menos para hacerlo pequeño?

La peor elección de fases es $\theta_k = 0$, $k = 1, \dots, N$, que produce un pico de $\|u\|_\infty = \sqrt{2N}$ (que ocurre en $n = 0$). La Figura 2.3 muestra una señal multitono de 16 tonos sin y con la adición de fases aleatorias. Si las fases θ_k varían linealmente, por ejemplo, $\theta_k = \tau n$, entonces el pico permanece en $\sqrt{2N}$. Está claro que se necesita un patrón de fases elegido con algún criterio para que las cancelaciones siempre mantengan $|u(n)|$ pequeña. De hecho, se ha demostrado [42] que si las fases se eligen de manera aleatoria, se producen picos del orden de $\sqrt{\log N}$, que es mucho más pequeño que $\sqrt{2N}$, pero aún crece con N .

En la literatura existen pocos artículos que aborden el problema planteado, por ejemplo en [43] se investiga cómo obtener un factor de cresta bajo para la excitación de arreglos de detectores TES a bajas frecuencias de portadoras. Los autores mencionan que el factor de cresta más bajo se obtiene aplicando portadoras equiespaciadas en frecuencia, el cual no sería el caso para los MKID, ya que como se mencionó anteriormente, la posición final de resonancia depende de varios factores en un MKID.

En [41] se analizan dos casos de generación de fases para portadoras, uno debido a Rudin [44] y Shapiro [45] y otro método atribuido a Newman [46]. Ambos métodos son relativamente simples de implementar y producen un factor de cresta casi mínimo para una señal multitono. Sin embargo, el autor remarca que las técnicas de optimización estándar no ayudan mucho en el diseño de señales de bajo factor de cresta. El factor de cresta es una función muy complicada de las fases, con muchos mínimos locales. Finalmente, del estudio se desprende que las fases de Newman producen un factor de

cresta de sólo un decibelio y medio menor ($\sim 4,6$ dB) que las de Rudin y Shapiro (~ 6 dB). Debido a éste hecho, en esta tesis se analiza e implementa el método de generación de tonos de Newman, ya que es el método que permite obtener el FC más bajo y mediante el cual se obtienen factores de cresta del orden de 4,6 dB para N del orden de algunas centenas, decreciendo incluso para N más grandes.

Las fases de Newman

Para analizar la generación de tonos con el método de Newman, se definen las siguientes fases para N tonos

$$\theta_k^{(NEW)} = \frac{\pi(k-1)^2}{N}. \quad (2.20)$$

El análisis numérico muestra que el factor de cresta para la señal multitonos de Newman

$$u_N^{(NEW)}(t) \triangleq \sqrt{\frac{2}{N}} \sum_{k=1}^N \cos((k + N_0)t + \theta_k^{(NEW)}), \quad (2.21)$$

es siempre muy pequeño, cerca de 4,6 dB para un N moderado (hasta algunos cientos) y decrece muy poco para N mayores.

Es interesante notar que mientras que las fases que varían linealmente producen el peor factor de cresta posible, las fases de Newman, que varían de manera cuadrática, están muy cerca del mínimo alcanzable. La Figura 2.4 muestra las señales multitono obtenidas para el caso de fase constante y dos valores de N para fases de Newman. Para $N = 16$ se obtiene un factor de cresta sin optimizar de 15.063 dB, mientras que si se utilizan las fases de Newman, se tiene $FC = 5,557$ dB y $FC = 4,628$ dB para $N = 16$ y $N = 1024$ tonos, respectivamente.

Además, cabe preguntarse qué ocurre si se cambian también las amplitudes de las señales definidas por la ecuación (2.21), ya que es práctica común en los sistemas de excitación/lectura de MKID ajustar el nivel de potencia aplicado a cada resonador para optimizar la respuesta. Para comprobar el comportamiento del factor de cresta en este caso se realizaron simulaciones aplicando amplitudes aleatorias y en todos los casos se encontró que el factor de cresta crece con N , tendiendo a estabilizarse en $\sim 12,3$ dB. A partir de estos resultados, se puede afirmar que en el caso de variación aleatoria de amplitudes y fases de Newman, el pico de la señal FDM se encuentra en el orden

$$\|u\|_\infty = \begin{cases} 2,6\sqrt{\log N}, & N \geq 1000 \\ 2,4\sqrt{\log N}, & N < 1000. \end{cases} \quad (2.22)$$

La Figura 2.5 muestra $FC(u_N^{(NEW)})$ para $N = 1, \dots, 1000$. Para el caso del uso de

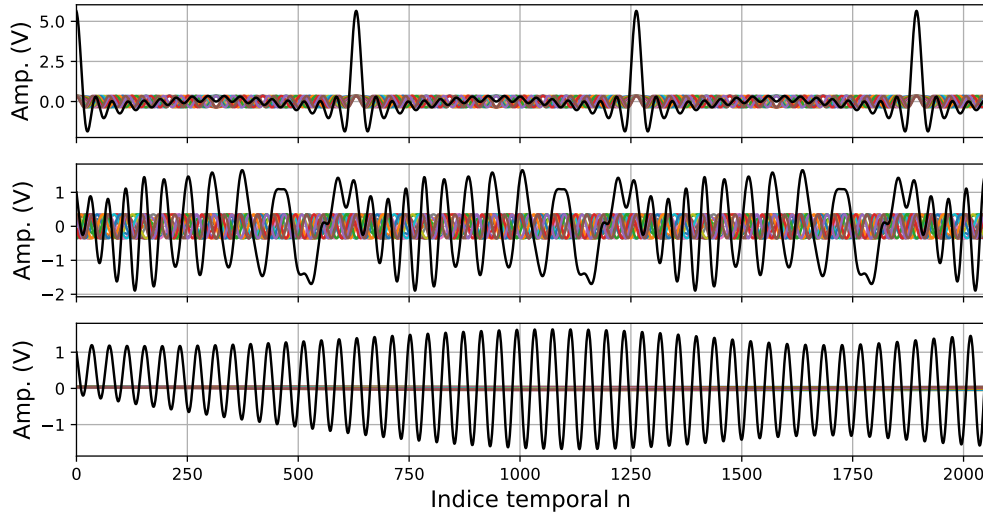


Figura 2.4: Señales multitono, $u_N^{(NEW)}(t)$, obtenidas al utilizar diferentes algoritmos para la generación de fases. La gráfica superior muestra la peor condición, es decir, fases similares e iguales a cero (para $N = 16$). Las dos gráficas inferiores corresponden al uso de las fases de Newman, con amplitudes constantes, para $N = 16$ (medio) y $N = 1024$ (abajo).

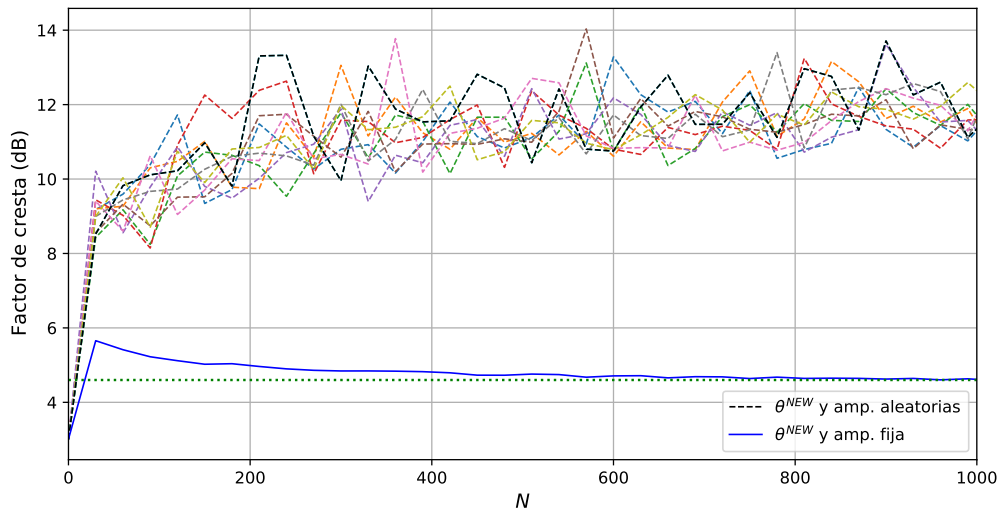


Figura 2.5: Evolución del factor de cresta con fases de Newman para cada N , hasta $N = 1000$. A través de varias simulaciones, se observa que no hay beneficios al hacer las amplitudes aleatorias. En general el factor de cresta empeora para éste caso y se tiene una diferencia de ~ 8 dB con el caso de generación de fases de Newman y amplitudes constantes. La línea de puntos indica el valor de $FC = 4,6$ dB, mínimo teórico alcanzable con las fases de Newman y amplitudes constantes.

fases de Newman y amplitudes constantes, se puede observar la pequeña variación en el factor de cresta con N , para N mayor, la variación es aún menor. La Figura 2.6 muestra un ejemplo de estas señales con $N = 16$.

Este mismo problema se puede abordar desde el punto de vista de la potencia aplicada a los MKIDs. Para tener una idea de la mejora obtenida al aplicar las fases

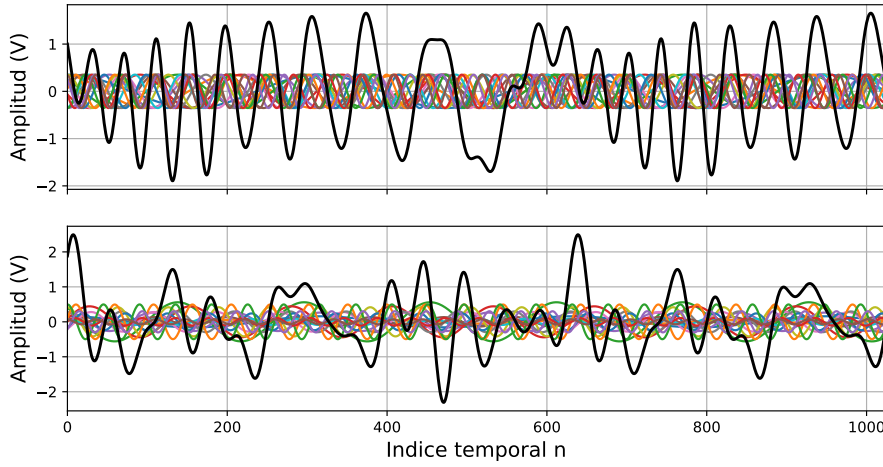


Figura 2.6: Señales multitono, $u_N^{(NEW)}(t)$, obtenidas al utilizar fases de Newman y amplitudes constantes (arriba), y amplitudes aleatorias con fases de Newman (abajo). Se puede notar que la aplicación de amplitudes aleatorias empeora el factor de cresta, $FC = 5,557$ dB versus $FC = 8,806$ dB. Las señales fueron generadas utilizando las fases de Newman para $N = 16$.

de Newman se puede hacer una comparación entre los resultados presentados en [39] y los algoritmos de esta tesis para las estimaciones de piso de ruido de fase requerido en el ADC y la potencia máxima aplicada a cada MKID. En [39] se considera una señal que consta de N tonos generados con fases aleatorias con una potencia P_{rms} idéntica. De acuerdo a las hipótesis de dicho trabajo, el factor de cresta se puede aproximar mediante $FC \sim \frac{P}{NP_{\text{rms}}}$, donde P es la potencia de pico de la señal de N tonos. Los autores mencionan que la consecuencia de esta hipótesis es que la ganancia de potencia disponible entre los MKID y los ADC es proporcional a \sqrt{N} , comparado a la proporcionalidad con $\sqrt{\log N}$ si se utilizan los algoritmos presentados en esta tesis. Dado que la contribución del ADC al ruido del sistema (referido a la entrada de los MKID) depende de la ganancia del sistema, tal como se comentó en la Sección 2.2.5, el aumento de la cantidad de señales en la señal FDM requiere un menor nivel de ruido del ADC, que puede expresarse en términos del ruido de bits, es decir, el número efectivo de bits (ENOB).

La Figura 2.7 muestra la comparación entre resultados de la potencia máxima permitida por tono en arreglos de 100 a 10.000 resonadores aplicados a una sola salida del DAC. En el cálculo de los contornos de la Figura 2.7 se realiza el escalado del ruido del amplificador HEMT con un factor dependiente del número de canales,

$$S = \frac{k_B T_{\text{LNA}}}{s_{\text{max}}^2 P_{\text{rms}}} \quad (2.23)$$

y suponiendo un margen de 3 dB entre el ruido del amplificador HEMT y el ADC. s_{max} establece la amplitud de escala completa que puede alcanzar la señal multitonos

digitalizada. Además, en el cálculo de los contornos de la Figura 2.7 se tiene en cuenta una variación de hasta 10 dB en la potencia P_{rms} de cada MKID, considerando las variaciones constructivas y del material [39].

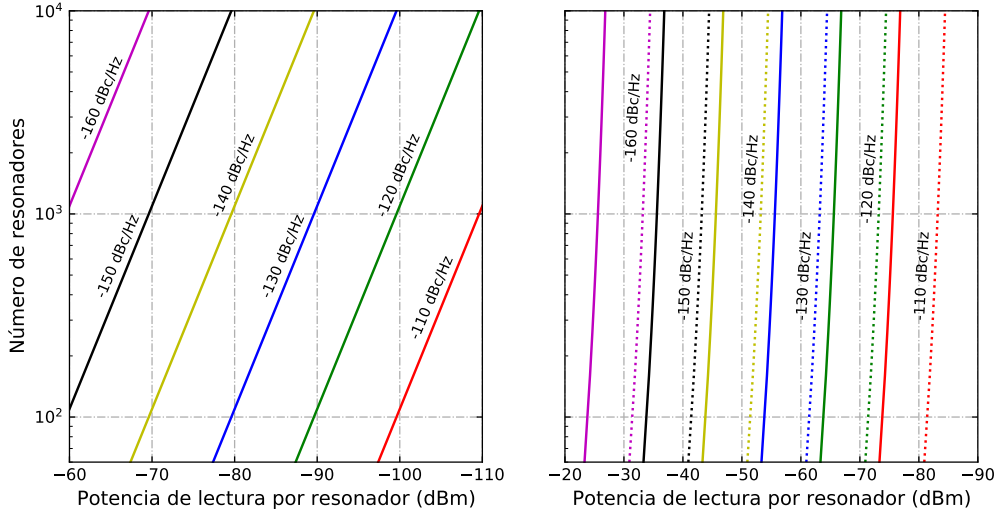


Figura 2.7: Piso requerido de densidad de ruido del ADC en dBc/Hz en función del número de resonadores que se leen versus potencia de lectura por resonador para una temperatura de ruido del amplificador de 6 K. La gráfica de la izquierda corresponde a los contornos presentados en [39], considerando fases aleatorias, sin especificar un algoritmo de generación. A la derecha se muestran los contornos obtenidos utilizando los algoritmos presentados en esta tesis. Las líneas punteadas corresponden al uso de las fases de Newman, manteniendo las amplitudes constantes. Las líneas sólidas representan el uso de fases de Newman sumado al uso de amplitudes aleatorias, es decir, el caso más realista.

Analizando los resultados presentados en la Figura 2.7, se puede concluir que para los algoritmos utilizados en esta tesis, en general, existe menor variación de la potencia de lectura por píxel en todo el rango de N . Además, la potencia por píxel es mayor, lo que puede traducirse en un ahorro de atenuadores necesarios en la cadena de excitación/lectura.

2.3.2. Generación de portadoras con fases de Newman

En este punto, el trabajo en esta tesis se enfocó en utilizar las fases de Newman para escalar la implementación del sistema de excitación y lectura. Una señal FDM con gran potencia maximiza la señal y ayuda a aplacar el ruido generado por defectos materiales en el resonador [47]. Sin embargo, la inductancia de un MKID es aproximadamente lineal sólo a potencias de señal bajas. A medida que aumenta la potencia, la inductancia no lineal creciente distorsiona excesivamente el sistema resonante [39]. Entonces, la potencia de cada tono en el peine se elige para que coincida con la potencia de lectura óptima para su MKID correspondiente. La FPGA puede separar los tonos en el peine

de frecuencia. Una vez separados, la FPGA busca en la fase de los tonos individuales indicaciones de que los fotones interactuaron con los MKID correspondientes.

La lectura utiliza datos I/Q para representar formas de onda complejas. Para un tono simple, s_k , la señal I/Q se puede escribir como

$$s_k(n) = I_k(n) + jQ_k(n) = A_k e^{j((k+N_0)Dn + \theta_k^{(NEW)})}, \quad n = 0, 1, \dots, 2^B - 1, \quad (2.24)$$

donde $\theta_k^{(NEW)}$ es la fase de Newman k -ésima analizada anteriormente, N_0 es el parámetro relacionado con la forma del espectro de la señal definido en el apartado anterior, B es el número de bits del conversor DAC y D es un factor de normalización definido convenientemente para N tonos como

$$D = \frac{1}{2\pi N}. \quad (2.25)$$

Con estos parámetros ahora se puede encontrar la k -ésima frecuencia resonante, f_k , utilizando la expresión

$$f_k = \frac{f_s(k + N_0)}{4\pi^2 N}, \quad k = 1, \dots, N, \quad (2.26)$$

que relaciona la frecuencia de muestreo f_s del DAC y el número de tonos presentes en la señal FDM.

Desde el punto de vista del factor de cresta, lo óptimo es mantener las amplitudes A_k constantes, tal como se desprende del análisis realizado en el apartado anterior y como se demuestra en la Figura 2.5. Sin embargo, para optimizar la respuesta de los MKID individuales es necesario aplicarle una potencia de señal, P_{\max} , que evite las no linealidades indeseadas y que mantenga una buena relación señal a ruido. Experimentalmente se ha encontrado que en general, P_{\max} varía en menos de 10 dB entre resonadores [39]. De esta forma se pierde algo de optimización al modificar las amplitudes individuales de los resonadores con tal de obtener una mejora en la relación señal a ruido de la señal adquirida.

Para poder modificar las amplitudes individuales, A_k , se hace necesario trabajar un poco más la ecuación (2.24). La amplitud A_k se escala con respecto al resonador con la P_{\max} más alta, para la cual $A_k = 1$. La potencia P_{\max} se obtiene por medio de un procedimiento de calibración que consiste en probar cada resonador con la potencia máxima tolerada antes de que aparezcan las no linealidades indeseadas. Se suman entonces todas las $s_k(n)$ y se determina la amplitud máxima de la forma de onda resultante, $|s_{\max}|$. La forma de onda sumada, $s(n)$, se normaliza luego por esta amplitud

máxima multiplicada por 2^B (la mayor amplitud pico a pico del DAC) para dar

$$s(n) = \frac{2^B}{|s_{\max}|} \sum_k s_k(n), \quad (2.27)$$

y convertir $s(n)$ a un formato entero de B bits. Un valor típico podría ser $B = 14$ bits. La inclusión de las fases de Newman, $\theta_k^{(NEW)}$, maximiza el rango dinámico del convertidor D/A, minimizando $|s_{\max}|$. Esto es especialmente importante para cuando el número de resonadores, N , aumenta, debido a que $|s_{\max}|$ aumenta con $\sqrt{\log N}$, tal como se comentó en la sección anterior.

La forma óptima, en cuanto al uso de recursos disponibles, de excitar el sensor es utilizando tablas de coeficientes almacenados en una memoria integrada dentro de la FPGA. La FPGA lee continuamente las tablas y escribe los valores en los convertidores D/A. Para generar un peine de tonos complejos, se generan dos tablas que contienen los componentes $I_k(n)$ y $Q_k(n)$ de la señal compleja que representa la suma de todos los tonos. Las tablas de excitación almacenadas en la memoria se calculan previamente mediante un proceso de calibración que incluye el detector y donde se busca optimizar la potencia por detector. Dado que las frecuencias de los resonadores no estarán necesariamente distribuidas uniformemente ni espaciadas uniformemente, se requiere del procedimiento de calibración para encontrar la frecuencia de resonancia de cada resonador.

El factor de calidad medido de los resonadores determina la resolución de frecuencia requerida para los tonos de la señal FDM. Con factores de calidad típicos en el orden de $Q = 100.000$ a 4 GHz se tiene un ancho de banda para el resonador de 40 kHz. Esto permite elegir la longitud de las tablas de memoria en base a la resolución de frecuencia deseada para el sistema. Por ejemplo, para tener una resolución de frecuencia de 3,8 kHz con un DAC de $B = 16$ bits trabajando a una frecuencia de muestreo de 2 GHz es necesario tener una longitud de tabla de 2^{19} . Se tiene así una resolución de frecuencia 10 veces mejor que la de los resonadores superconductores. Las formas de onda resultantes serán cíclicas con un período de 2^{19} muestras.

2.4. Placas electrónicas de desarrollo

En lo que sigue se presentan y analizan las tres placas con las que se trabajó en el transcurso de esta tesis. El hecho de haber trabajado con diferentes placas responde a la disponibilidad que se tenía de las mismas en diferentes etapas del desarrollo del sistema de excitación y lectura. Se presentan tres placas con características diferentes, pero que cuentan con los recursos necesarios para poder implementar los algoritmos de procesamiento de señales estudiados en esta tesis.

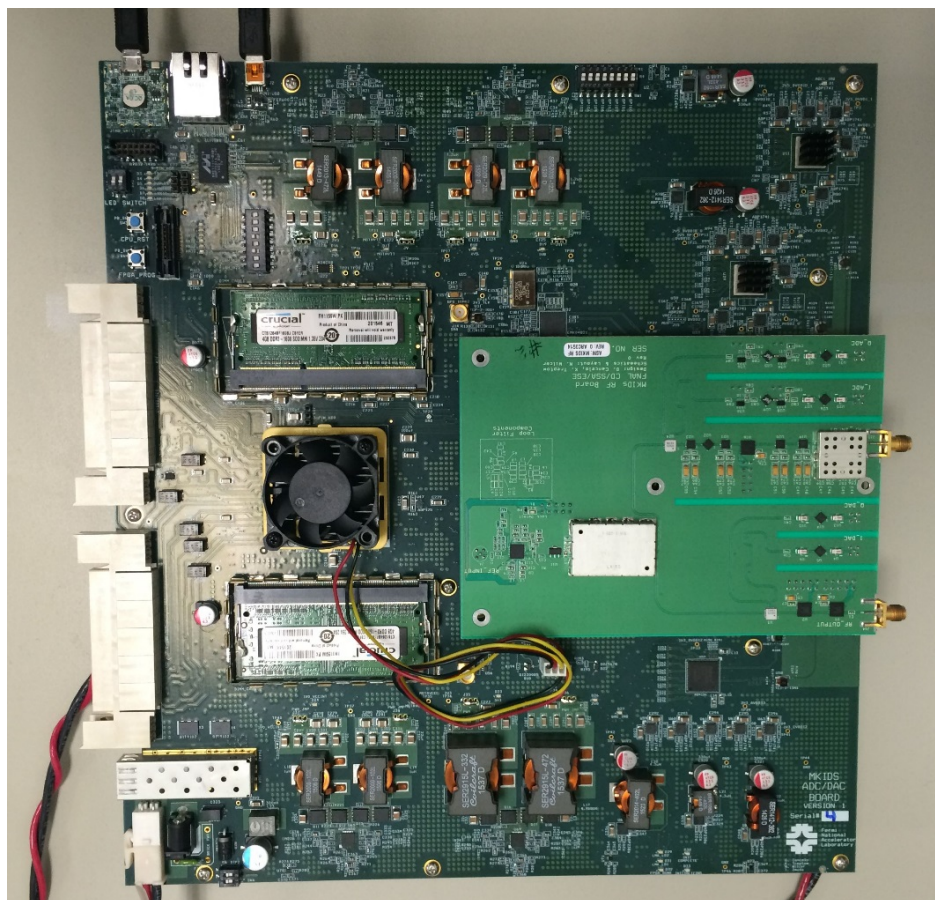


Figura 2.8: Placa *fMESSI*, desarrollada por el grupo de trabajo perteneciente a la Computing Division del Fermi National Laboratory en Chicago (EEUU). Se muestra la placa *fMESSI* combinada en su parte superior con una placa de FI/RF para la lectura/excitación de detectores superconductores.

2.4.1. Placa electrónica *fMESSI*

fMESSI es un sistema escalable altamente integrado, compuesto por dos bloques de hardware básicos. Una placa que integra sistemas convertidores A/D y D/A con una FPGA, memoria e interfaces y una tarjeta de frecuencia intermedia (FI) y radiofrecuencias (RF) para la conversión ascendente y descendente de señales (ver Figura 2.8). Aunque el par de placas se diseñaron para usarse juntas, como parte de un sistema de adquisición de datos para sensores superconductores multiplexados como los MKID, también podrían usarse por separado, como parte de un sistema electrónico DAQ más general. Este sistema fue desarrollado por la Computing Division del Fermi National Laboratory, en Chicago (EEUU). Por diseño, la electrónica está optimizada para funcionar con un sensor con las características de pixelado típicas de un MKID. Esta electrónica se utilizó por primera vez en el instrumento Dark-speckle Near-IR Energy-resolved Superconducting Spectrophotometer (DARKNESS) [48, 49]. Un detector MKID con muchos píxeles (~ 10.000), como el diseñado para el instrumento DARKNESS, puede incluir varios canales independientes de frecuencia intermedia y

de radiofrecuencia. Este detector MKID tiene 5 entradas y 5 salidas de RF con 2000 resonadores MKID por línea de RF. Los 2000 sensores por línea de alimentación se distribuyen en un rango de frecuencias de 4 a 8 GHz, separados por ~ 2 MHz cada uno. La electrónica del instrumento se divide en diez canales de 1.000 píxeles cada uno. La lectura de 1.000 píxeles puede hacerse con un sistema *fMESSI*. La tarjeta madre es la placa ADC/DAC y la tarjeta más pequeña es la placa FI/RF.

La electrónica *fMESSI* incluye la opción de emparejarla con una placa ROACH2 [50]. En ese caso, los datos adquiridos se envían al ROACH2 sin mucho procesamiento y la canalización y el procesamiento de datos se realiza en el ROACH2. La comunicación entre el ADC/DAC y el ROACH2 es a través de los conectores ZDOK. Los datos adquiridos a 4 GSPS pueden transmitirse al ROACH2 sin ningún tiempo muerto. Además, la placa ADC/DAC incluye hardware extra relacionado con la interconexión con el exterior. Entre estos se encuentran dos memorias DDR3 e interconexión por puertos USB y UART.

2.4.2. Placa electrónica RFSoc ZCU111

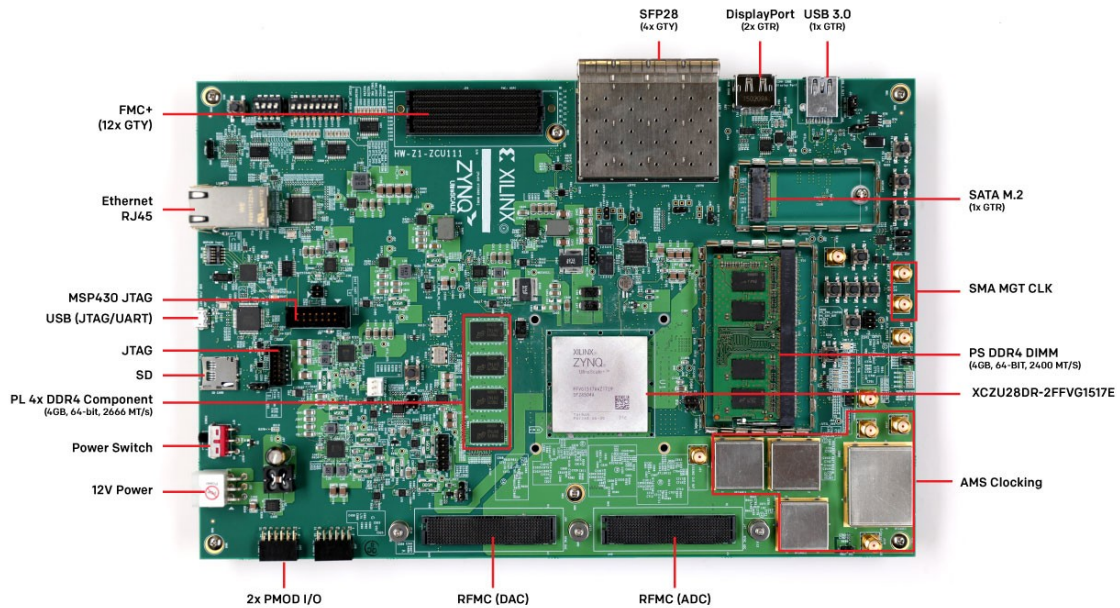


Figura 2.9: Fotografía de la placa de desarrollos de Xilinx ZCU111. La placa contiene un dispositivo de última generación que incluye el conjunto FPGA+RFSoc. Esta combinación hace que la placa sea muy atractiva para el desarrollo de algoritmos eficientes en sistemas de altas frecuencias como los analizados en esta tesis.

La placa de evaluación ZCU111 [51] de Xilinx contiene un dispositivo Zynq UltraScale+ RFSoc ZCU28DR (Figura 2.9). Esta placa permite la evaluación conjunta de funcionalidades integradas como los módulos RF-DAC y RF-ADC, corrección de errores de decisión progresiva (SDFEC) y las características de FPGA+RFSoc (Radio

Frequency System-on-Chip), como el sistema de procesamiento (PS) de cuatro núcleos ARM Cortex-A53 y el procesador de doble núcleo y tiempo real ARM Cortex-R5. La placa de evaluación ZCU111 está equipada con mucho del hardware necesario para el desarrollo de diseños complejos, como memoria DDR4, interfaces de red, puerto de expansión FMC+ y acceso a la relativamente nueva interfaz RF-FMC.

La placa de evaluación ZCU111 incluye una tarjeta complementaria con transformadores balun FMC XM500 [51] para usar en el análisis de señales. Esta tarjeta incluye baluns y conectores SMA de alta y baja frecuencia para la evaluación de baluns y filtros personalizados.

Todas estas características, sumadas a las propias del conjunto FPGA+RFSoc, hacen que la placa de desarrollos ZCU111 sea óptima para la experimentación e, incluso, para el uso final en sistemas de excitación/lectura para detectores de bajas temperaturas como los estudiados en esta tesis. Además, esta placa contiene una integración creciente con el lenguaje de programación Python a través del uso del ecosistema de trabajo denominado PYNQ (Python Productivity)⁸, otra de las razones por las cuales su uso se hace más que atractivo para el desarrollo de aplicaciones de procesamiento de señales intensivas.

Una característica importante de resaltar aquí, ya que influirá en la elección de la arquitectura a utilizar en los diseños de bancos de filtros, es que los ADC presentes en esta FPGA entregan las muestras en ocho líneas paralelas. Las muestras se entregan de manera consecutiva en ocho líneas, desde la primera hasta la octava muestra, motivo por el cual es mejor utilizar el modelo de conmutador girando en sentido horario (ver Apéndice A.5.3). En realidad se puede utilizar cualquiera de los dos modelos de conmutador analizados, pero es más directo y se evita utilizar lógica programable extra utilizando el modelo de conmutador girando en sentido horario. Esta elección influirá luego en los diseños analizados en el Capítulo 3.

2.4.3. Red Pitaya

La placa Red Pitaya está basada en un dispositivo FPGA Xilinx Zynq-7010 y se puede programar con el software Vivado utilizando alguna combinación de los lenguajes de descripción de hardware VHDL o Verilog. La placa está equipada con dos entradas y salidas analógicas rápidas. Los convertidores analógico a digital y digital a analógico (ADC y DAC) tienen una resolución de 14 bits (también está disponible una versión de 10 bits) y, de forma predeterminada, están controlados por un mismo reloj de 125 MHz proporcionado por la FPGA. Las entradas de la Red Pitaya están equipadas con filtros anti alias pasa bajas de 50 MHz [52]. La ganancia se puede ajustar individualmente para ambos canales de entrada. El ajuste se realiza puenteando conectores ubicados

⁸<http://www.pynq.io/>

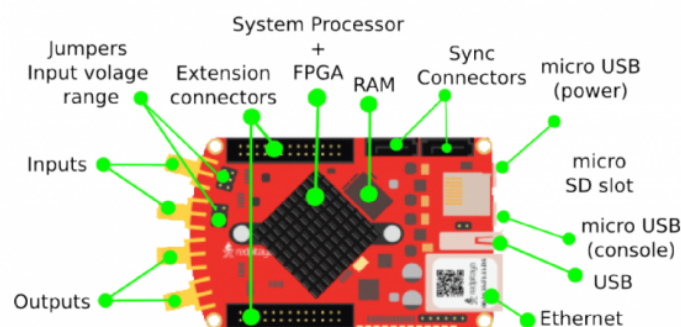


Figura 2.10: Placa de desarrollos Red Pitaya. La placa está equipada con sistemas ADC y DAC rápidos, es decir, resulta relativamente fácil de adquirir y generar ondas sinusoidales con diferencias de fase arbitraria simultáneamente. Estas son las especificaciones importantes para su uso como sistema de bancos de filtros.

Tabla 2.1: Especificaciones de la placa Red Pitaya

Procesador	Xilinx Zynq-7010 SoC ARM dual core CPU + Artix 7 FPGA
Disco de sistema	MicroSD
RAM	512MB
Acceso	USB consola, Ethernet, WiFi dongle
Alimentación	5V x 2A max., 0.9A típico
DAC rápidos	Dual channel, 14-bit, 125MSPS
ADC rápidos	Dual channel, 14-bit, 125MSPS
Otras E/S	DAC lentos x 4, ADC lentos x 4, E/S digitales x 16, conector daisy chain

detrás del conector SMA de la entrada correspondiente.

La Figura 2.10 muestra un esquema general de la placa de desarrollos Red Pitaya utilizada en esta tesis, y sus especificaciones se presentan en la Tabla 2.1. La placa Red Pitaya puede ejecutar un sistema Linux y se puede controlar/acceder de varias maneras: navegadores web, a través de PC o tableta (puede ejecutar un servidor web), consola serie USB y protocolo SSH. El usuario puede escribir/modificar fácilmente código fuente para controlar la FPGA y el CPU mediante el uso de software de código abierto. Por ejemplo, es posible implementar módulos propios en la FPGA, y ejecutar programas escritos en lenguaje C o Python en la CPU ARM. Varias aplicaciones de código abierto también están disponibles.

El subsistema de conversión A/D de la placa Red Pitaya está basado en el chip LTC2145, de Linear Technology. Este chip tiene una SNR nominal de 73 dBFS [53] (en comparación con el valor teórico de 86 dBFS para 14 bits), pero el desempeño general del sistema es de $SNR = 63$ dBFS, correspondiente a un número efectivo de bits (ENOB) de 10.2. Para un solo canal se tiene una densidad espectral de ruido (NSD)

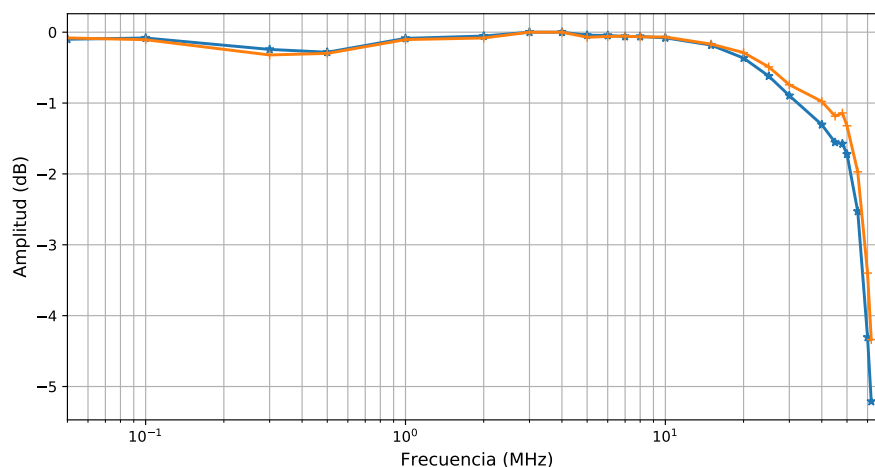


Figura 2.11: Ancho de banda medido para las entradas rápidas de la placa de desarrollos Red Pitaya.

de -151 dBFS/Hz. Por otra parte, la conversión D/A en la placa Red Pitaya está basada en el chip DAC1401D125, de Integrated Device Technology, que es un conversor D/A dual de 14 bits.

2.4.4. Caracterización de las interfaces de entrada/salida

En lo que sigue se analizan las principales características que servirán en la toma de decisiones en el momento de diseñar y especificar los filtros polifásicos. Las entradas analógicas rápidas de la placa Red Pitaya están acopladas en DC, presentando una impedancia de entrada de $1\text{ M}\Omega$ por lo que es necesario adaptarlas a los sistemas de $50\text{ }\Omega$ a través de terminadores adecuados.

Ancho de banda de entrada

En la Figura 2.11 se muestra una medición de la respuesta en frecuencia de las entradas analógicas rápidas. Las mediciones se toman utilizando el generador de señales Rigol DG4102 como referencia. La señal medida se adquiere a través de un firmware creado en Vivado y diseñado específicamente para este fin. El tamaño de la memoria de utilizada para la adquisición de los datos es de 2^{20} muestras. La amplitud del voltaje se extrae de la señal adquirida y se compara con la amplitud de la señal de referencia. Debido a la velocidad de muestreo máxima de 125 MSPS, al medir señales por encima de 10 MHz, se ha utilizado interpolación $\sin(x)/x$ para obtener resultados más precisos del voltaje V_{pp} y con eso mediciones más precisas del ancho de banda analógico. Se pueden obtener resultados similares sin interpolación realizando mediciones de valores V_{pp} sobre la memoria completa de 2^{20} muestras.

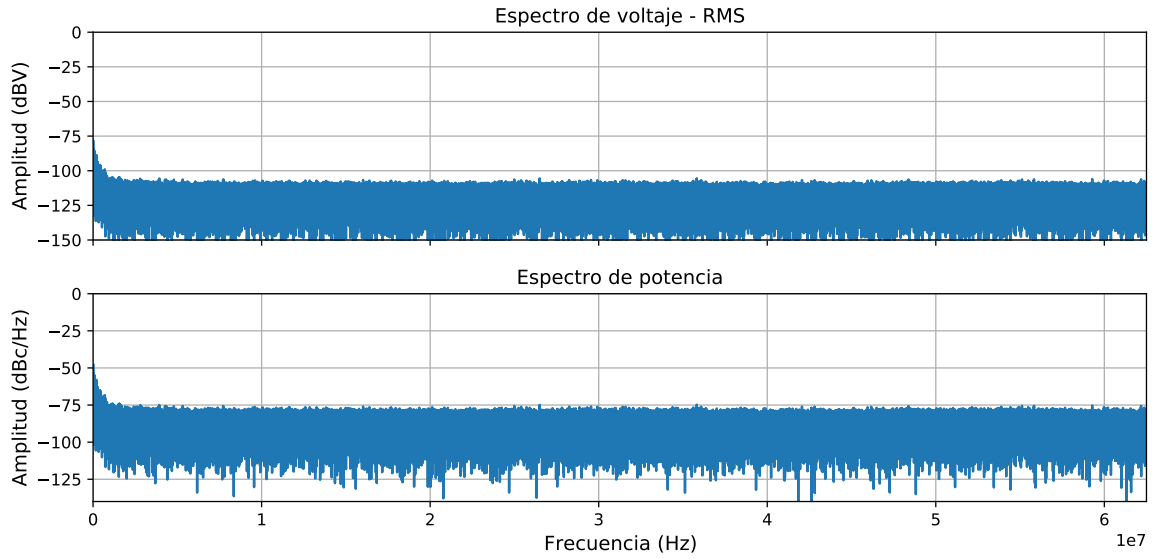


Figura 2.12: Caracterización del nivel de ruido de entrada para la placa Red Pitaya. La gráfica corresponde al análisis FFT sobre 2^{20} muestras adquiridas a $F_s = 125$ MSPS.

Ruido de entrada

De acuerdo a los temas presentados hasta ahora, referidos al ruido del sistema de lectura, resulta claro que una de las características más importantes a conocer es el ruido de entrada de la placa. Debido a esto, se armó un arreglo experimental para realizar la medición del ruido de entrada. La medición se refiere al ajuste del puente selector configurado para baja ganancia ($LV \pm 1$ V), con ruido ambiental limitado, entradas y salidas terminadas, señales de salida deshabilitadas, PCB conectado a tierra a través de la tierra del conector SMA. Típicamente, la desviación estándar de la tensión de ruido para el ancho de banda total es $\sigma_{V_n} < 0,8$ mV. El espectro de ruido para la entrada, mostrado en la Figura 2.12, se calculó utilizando un análisis FFT sobre las $N = 2^{20}$ muestras tomadas a $F_s = 125$ MSPS.

2.5. Comparación de características

La Tabla 2.2 presenta una comparación de recursos y características generales de las tres placas presentadas en este capítulo. Se muestran las principales características que son de utilidad para esta tesis, como los recursos de lógica interna disponibles para el desarrollo de los algoritmos de procesamiento de señales y del firmware en general.

2.6. Sumario

A partir del trabajo presentado en este capítulo es posible comprender de forma global los requerimientos de hardware en un sistema diseñado para la excitación y

Tabla 2.2: Comparación de recursos de los tres sistemas hardware utilizados en esta tesis.

Características	RFSoc (GEN1)	fMESSI	Red Pitaya
Subsistema de conversión de datos RF			
Máxima frecuencia de RF de entrada	4 GHz	2 GHz	60 MHz
ADC	12 bits 16x 2.058 GSPS 8x 4.096 GSPS	12 bits 2 GHz	14 bits 2x 125 MSPS
DAC	14 bits 16x 6.554 GSPS	16 bits 2x 2.8 GSPS	14 bits 2x 125 MSPS
Lógica programable			
Celdas lógicas (k)	930.3	326.4	28
LUT	425.280	51.000	17.600
Flip-Flops	850.560	408.000	35.200
DSP Slices	4.272	1.120	80
BRAM (bloques)	1080	750	60
Memoria (kB)	60.500	27.000	2.100
Sistema de procesamiento			
Dispositivo	XCZU28DR-2FFVG1517E	XC7VX330T1761-1	XC7Z010CLG400-1
Procesador	Quad-core ARM Cortex [®] -A53 MPCore hasta 1.33 GHz	–	Dual-core ARM Cortex A9
Procesador de tiempo real	Dual-core Arm Cortex-R5 MPMC hasta 533 MHz	–	–

lectura de grandes arreglos de detectores superconductores. Se analizaron con detalle suficiente los niveles de señal en cada una de las etapas, desde la generación de las portadoras hasta la lectura de las respuestas de los detectores.

El aporte principal en este punto se puede ver en el método óptimo encontrado para generar las portadoras. Se demostró que la generación de fases utilizando el algoritmo de Newman lleva a resultados óptimos en cuanto al factor de cresta de la señal multifrecuencia se refiere. Para los algoritmos utilizados en esta tesis, en general, existe menor variación de la potencia de lectura por píxel en todo el rango de N y la potencia por píxel es mayor, lo que se traduce en ahorro de hardware en el sistema de excitación/lectura.

Finalmente, las caracterizaciones llevadas adelante sobre los subsistemas de la placa Red Pitaya nos permitirán definir parámetros de diseño cuando se trabaje en el firmware de la FPGA en capítulos posteriores.

Capítulo 3

Desarrollo del firmware para la FPGA

“Education is the kindling of a flame not the filling of a vessel.”’

— Sócrates

3.1. Introducción

El procesamiento multitasa de señales ha encontrado aplicaciones importantes en la implementación eficiente de algoritmos digitales. Por ejemplo, la implementación de filtros FIR digitales de banda estrecha usando técnicas convencionales de procesamiento digital de señales plantea un problema grave debido a que tales filtros requieren un elevado número de coeficientes para cumplir sus especificaciones en frecuencia, que muchas veces son demandantes. El uso de técnicas multitasa lleva a implementaciones muy eficientes, permitiendo que el filtro trabaje a tasas de muestreo mucho más bajas, lo que reduce de manera significativa el orden requerido para el filtro.

Se necesita un banco de filtros de síntesis para excitar los detectores y un banco de filtros de análisis, para poder leer las señales luego de pasar por dichos detectores. El problema de la excitación puede salvarse gracias a la utilización de memorias digitales para extraer las señales de alimentación de los detectores, tal como se analizó en el Capítulo 2. Sin embargo, la mayor carga computacional para la FPGA está dominada por el banco de filtros de análisis y es por eso que se necesita optimizar el uso de recursos en estos sistemas.

En este capítulo de la tesis se aborda el procedimiento de diseño de bancos de filtros de análisis, mostrando las ventajas y desventajas que presentan las implementaciones críticamente muestreadas y las sobremuestreadas. El material presentado en este capítulo sirvió de base para la presentación de un artículo en una prestigiosa revista internacional [1] y otro en un congreso de la IEEE [2].

El objetivo ahora es poder determinar cuál de las opciones, críticamente muestreada o sobremuestreada, resulta mejor para su uso como sistema de lectura para grandes grupos de detectores resonadores superconductores. Típicamente, la imposición de restricciones impacta en la calidad del sistema general de análisis/síntesis resultante. Entonces, en este capítulo, el trabajo principal estuvo centrado en poder implementar y comparar las posibles estructuras digitales, teniendo como marco, las características propias de los detectores resonadores analizadas en los capítulos anteriores.

Se estudia la implementación de estos sistemas multitasa en una FPGA, siguiendo un procedimiento de diseño detallado. Se muestran los resultados obtenidos luego de su implementación, para poder tomar decisiones sobre la estrategia a seguir en el paso siguiente, que es la optimización de esos sistemas. Esta optimización se lleva a cabo en el Capítulo 4.

3.2. Procedimiento general de diseño del sistema multitasa

Los filtros polifásicos se generan a partir de un prototipo pasa bajas utilizando como herramienta la programación en lenguaje Python. Estos filtros se obtienen a partir del prototipo pasa bajas modificando su respuesta al impulso (los detalles pueden verse en el Apéndice A). El rango de frecuencias que se desea preservar en el filtro prototipo será π/K , con K el número de canales o subbandas, para ambos tipos de implementación analizados aquí, con muestreo crítico y con sobremuestreo.

En esta tesis, el prototipo pasa bajas está diseñado en todos los casos con el algoritmo de Parks-McClellan [54, 55]. Este último se emplea para obtener coeficientes aceptables para los filtros, conduciendo a un mejor desempeño con el aumento del orden del filtro [56], en comparación con otros métodos de diseño.

Los programas desarrollados calculan los coeficientes para los filtros del analizador y del sintetizador siguiendo los lineamientos esbozados en el Apéndice A, para los bancos de filtros DFTG críticamente muestreado y sobremuestreado (puntos A.5 y A.7, respectivamente). En los programas escritos en lenguaje Python se calculan y trazan también las respuestas de la combinación de los bancos de análisis/síntesis, considerando una precisión de los datos de 20 cifras significativas.

Una vez decidido el número de canales K , el proceso de diseño del banco de filtros meramente involucra el diseño del prototipo $H_0(z)$. En general, este filtro debe satisfacer las siguientes condiciones:

- La banda de atenuación en el intervalo $\Omega > 2\pi/K$ debe ser lo suficientemente grande como para limitar el espectro alias a un tamaño aceptable. El tamaño exacto para decir “aceptable” es dependiente de la aplicación.

- El número de coeficientes N del filtro debe permanecer pequeño.

Luego, el diseño de un conversor práctico de tasa de muestreo se puede descomponer en cuatro pasos:

- Especificación de los requerimientos generales de los filtros anti alias y anti imagen y aquellos para las etapas individuales.
- Determinación del número óptimo de etapas de diezmadores e interpoladores que entregue la implementación más eficiente.
- Determinar los factores de diezmado e interpolación para cada etapa.
- Diseño de un filtro apropiado para cada etapa.

En las discusiones llevadas a cabo hasta ahora se ha supuesto que el filtro prototipo se aproxima a alguna característica ideal pasa bajas (o pasabanda). Como tal, la efectividad de estos sistemas está directamente relacionada con el tipo y la calidad del diseño de este filtro digital. Entonces, uno de los objetivos de este capítulo será revisar el diseño del filtro prototipo y su implementación eficiente en un dispositivo lógico programable (FPGA). Se presentan, además, las respuestas de magnitud y fase de los filtros diseñados, para evaluar la efectividad del procedimiento de diseño.

El procedimiento general para el diseño de los bancos de filtros está dirigido a la implementación en la placa Red Pitaya 125-14, indicándose, cuando sea necesario, los cambios requeridos para la implementación en las otras dos placas digitales analizadas en esta tesis, la placas RFSoc y fMESSI. En primer lugar se analizará la implementación de bancos de filtros DFTG, críticamente muestreados y sobremuestreados ($K = MI$) con el parámetro $k_0 = 0$, para luego pasar a mostrar las modificaciones necesarias para implementar el sistema BF-DFTG con $k_0 \neq 0$, que es el sistema que ofrece mayor flexibilidad en cuanto al uso del espectro, aún a costa de un aumento en el uso de recursos hardware.

3.3. El filtro prototipo

De acuerdo al análisis y las discusiones dadas en el Apéndice A sobre el cambio de la tasa de muestreo en un sistema digital, surge que es necesario el diseño de un filtro anti alias o anti imagen para evitar la aparición de señales no deseadas en el rango de frecuencias de interés. Se pueden usar tanto filtros FIR como IIR para el diezmado e interpolación, pero el filtro FIR es el más adecuado para la lectura de resonadores superconductores, debido a la factibilidad de implementarlo en dispositivos lógicos programables y principalmente, debido a su respuesta de fase lineal.

El punto de partida para el diseño de la red polifásica será la función de transferencia del filtro prototipo asociado, la cual puede obtenerse mediante técnicas de diseño convencionales y expresarse en términos de sus polos p_k y ceros z_k en el plano z .

Se puede ver (Apéndice A) que un banco de filtros de análisis con una reducción en la tasa de muestreo por un factor M , que consta de K filtros, $H_k(z)$, se denomina banco de filtros DFT uniforme si $K = M$ y los $H_k(z)$, $k = 1, 2, \dots, M - 1$ se obtienen a partir de un filtro prototipo $H_0(z)$, donde

$$H_k(\omega) = H_0\left(\omega - \frac{2\pi k}{M}\right), \quad k = 1, 2, \dots, M - 1. \quad (3.1)$$

Así la respuesta en frecuencia de los filtros $H_k(z)$, $k = 0, 1, \dots, M - 1$ se obtiene simplemente desplazando uniformemente la respuesta en frecuencia del filtro prototipo en múltiplos de $2\pi/K$. En el dominio del tiempo, los filtros se caracterizan por sus respuestas al impulso, lo que se puede expresar como

$$h_k(\omega) = h_0(n)e^{j\frac{2\pi nk}{M}}, \quad k = 1, 2, \dots, M - 1. \quad (3.2)$$

donde $h_0(n)$ es la respuesta al impulso del filtro prototipo, que, como se ha mencionado, puede ser un filtro FIR o IIR.

Si $H_0(z)$ designa la función de transferencia del filtro prototipo, la función de transferencia del filtro k es

$$H_k(z) = H_0\left(ze^{-j\frac{2\pi k}{M}}\right), \quad k = 1, 2, \dots, M - 1. \quad (3.3)$$

Los mismos conceptos analizados en esta sección pueden aplicarse al diseño del filtro prototipo para el caso sobremuestreado. La principal diferencia es que el número de canales se puede expresar como un número entero de veces el factor de diezmado $K = MI$, tal como se demuestra en el Apéndice A, Secciones A.6.1 y A.7.1.

3.3.1. Consideraciones de diseño para el filtro prototipo

La Figura 3.1 muestra una máscara de especificaciones típicas de tolerancia en filtros pasa bajas, anti alias y anti imagen. Estas especificaciones se aplican al diseño de filtros FIR por medio del algoritmo de Parks-McClellan. Las frecuencias límite se expresan en términos de la frecuencia angular ω con los siguientes supuestos:

- Las frecuencias límite se definen en términos de la frecuencia de muestreo más alta del sistema.
- Las frecuencias límite se expresan en términos del factor de diezmado M , pero de manera equivalente se puede usar el factor de interpolación L en lugar de M .

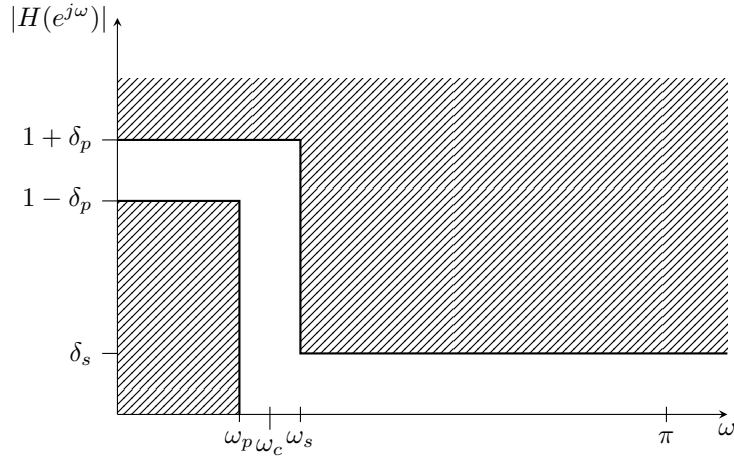


Figura 3.1: Máscara de especificaciones para el filtro prototipo. Los parámetros δ_p y δ_s representan la ondulación (ripple) aceptada en la banda de paso y la mínima atenuación requerida en la banda de atenuación, respectivamente. ω_p es la máxima frecuencia de paso, ω_s representa la frecuencia que marca el inicio de la banda de atenuación y ω_c es la frecuencia de corte del sistema y representa el punto donde $|H(e^{j\omega})| = 1/\sqrt{2}$.

La banda de paso se define en el rango $[0, \omega_p]$, donde la respuesta de magnitud $H(e^{j\omega})$ debe satisfacer,

$$1 - \delta_p \leq |H(e^{j\omega})| \leq 1 + \delta_p, \quad \text{para } 0 \leq \omega \leq \omega_p. \quad (3.4)$$

Aquí, δ_p es la ondulación (ripple) requerida en la banda de paso, y ω_p es el borde de la banda de paso, también denominada la frecuencia de corte pasabanda.

La especificación representada en la Figura 3.1 se utiliza en el diezmado cuando el alias en la señal con la tasa de muestreo más baja debe ser insignificante. En la interpolación, esta especificación asegura que todas las imágenes en el rango $[\pi/M, \pi]$ de la señal con la tasa de muestreo más alta estén adecuadamente atenuadas. Para la especificación de la Figura 3.1, la respuesta de magnitud debe, además, satisfacer,

$$|H(e^{j\omega})| \leq \delta_s \quad \text{para } \pi/M \leq \omega < \pi, \quad (3.5)$$

donde δ_s es la máxima ondulación tolerada en la banda atenuada y la frecuencia del borde de la banda atenuada es $\omega_s = \pi/M$.

Las tolerancias para la respuesta de magnitud del filtro se expresan frecuentemente en decibelios. De acuerdo con el esquema de tolerancia de la Figura 3.1 y la ecuación (3.4), la respuesta de magnitud en la banda de paso oscila entre $1 + \delta_p$ y $1 - \delta_p$. De este modo, la ondulación máxima de la banda de paso en decibelios, a_p , está relacionada

con δ_p por

$$a_p = 20 \log_{10} \left(\frac{1 + \delta_p}{1 - \delta_p} \right), \quad (3.6)$$

y la atenuación mínima de la banda atenuada en decibelios, a_s , está relacionada con la ondulación máxima de la banda atenuada δ_s por [57]

$$a_s = -20 \log_{10} \left(\frac{\delta_s}{1 + \delta_p} \right). \quad (3.7)$$

Todas estas características contribuirán en las decisiones del dimensionamiento de la FFT utilizada para el análisis de la respuesta de los sistemas. Comprender estos conceptos es importante para obtener la información más precisa cuando se examine el espectro de frecuencias. Este análisis en frecuencia permitirá examinar los efectos de los algoritmos de procesamiento de señales, mejor analizados dentro del dominio de la frecuencia.

3.3.2. Diseño del prototipo en Python

La Tabla 3.1 muestra los parámetros correspondientes al diseño de un banco de filtros DFTG, tanto para el caso con muestreo crítico como con sobremuestreo (SM). Con el fin de evaluar el desempeño de los algoritmos de canalización estudiados en esta tesis, se realizó el diseño de un banco de filtros DFTG de $K = 16$ canales, con los parámetros $k_0 = 0$ y $n_0 = 0$, es decir un BF-DFTG uniforme. El objetivo es que este diseño permita caracterizar completamente los algoritmos de procesamiento de señales y que contribuya a dar luz a la interrelación existente entre los parámetros y su implementación en una FPGA. Todo este procedimiento, además, sirve para entender dónde es posible aplicar optimizaciones, ya sea tanto de hardware como de software. Así, si bien el diseño está aplicado a la placa Red Pitaya 125-14 y corresponde a un sistema BF-DFTG de $K = 16$ canales y un factor de diezmado $M = 16$, los conceptos y optimizaciones pueden aplicarse a un diseño mucho más grande en términos de uso de recursos, es decir, puede aplicarse a cualquier FPGA de las analizadas en el Capítulo 2.

El diseño del filtro prototipo para el sistema BF-DFTG uniforme comienza a partir de las especificaciones de la Tabla 3.1. El siguiente paso es entender y justificar los valores encontrados allí. Las características de frecuencia responden al marco presentado en la Figura 3.1, donde debe cuidarse que la frecuencia máxima de las señales del canal no supere $\omega_s = \pi/M$, que es igual a $\omega_s = 0,0625$ en términos normalizados. El borde de la frecuencia de paso en términos normalizados se elige como $\omega_p = 0,8(\pi/K) = 0,05$. Esta elección asegura tener los canales sin solapamiento y se cumplen los requisitos para evitar alias.

Tabla 3.1: Especificaciones de diseño para los sistemas sobremuestreados y críticamente muestreados.

	BF-DFTG	BF-DFTG-SM
Parámetro	Valor	Valor
Tipo	FIR	FIR
Estilo	Pasa bajas	Pasa bajas
Tasa de muestreo	125 MHz	125 MHz
Final de la banda de paso	3.12500 MHz	3.90625 MHz
Inicio de la banda de atenuación	3.90625 MHz	7.81250 MHz
Ondulación (ripple) en la banda de paso	0.1 dB	0.1 dB
Aten. mínima en la banda de atenuación	66 dB	66 dB
Número de canales (K)	16	16
Factor de diezmado (M)	16	8
Relación de sobremuestreo (I)	1	2

Para los requisitos de amplitud, se elije una ondulación máxima en la banda de paso de $a_p = 0,1$ dB, buscando distorsión mínima en dicha banda. La elección de la atenuación mínima en la banda atenuada, $a_s = 66$ dB responde a las características que presenta la Red Pitaya y que fueron analizados en la Sección 2.4.3. Allí se vio que el piso de ruido del sistema estaba en torno a los 63 dB. Entonces, se elije aquí el parámetro a_s tal que se tenga un piso de ruido al menos 3 dB por debajo del piso de ruido del sistema. Todas estas especificaciones, sumado al número de canales para el cual se diseña el prototipo entregan la longitud requerida del filtro, que para este caso es de $N = N_{\text{ord}} + 1 = 465$.

Muchas veces, el algoritmo diseñado en Python para calcular el orden de los filtros subestima el orden requerido, arrojando respuestas que difieren en 1 o 2 dB de las especificaciones. Entonces, lo que se hace es diseñar un algoritmo de búsqueda que arroje una longitud de filtro algo mayor al calculado inicialmente. La longitud final dependerá de si se requiere un número par o impar de coeficientes y esta elección, en general, está atada a la implementación en FPGA. El siguiente paso es, entonces, encontrar la longitud del filtro prototipo tal que al dividirla por el número de canales K se obtengan longitudes de filtro pares para los filtros polifásicos en los que se dividirá el prototipo. En base a esto, el algoritmo escrito en Python encuentra un número mayor o igual a N que sea divisible por K para obtener una primera estimación de la longitud requerida para el prototipo. La búsqueda se realiza en el rango $[N, N + 100]$. Este número es el que se le pasa luego al algoritmo de Park-McClellan para que calcule los coeficientes del filtro prototipo. El algoritmo encuentra $N = 480$ y de esta forma, los filtros polifásicos tendrán una longitud de $N_p = 30$ coeficientes cada uno. La Figura 3.2

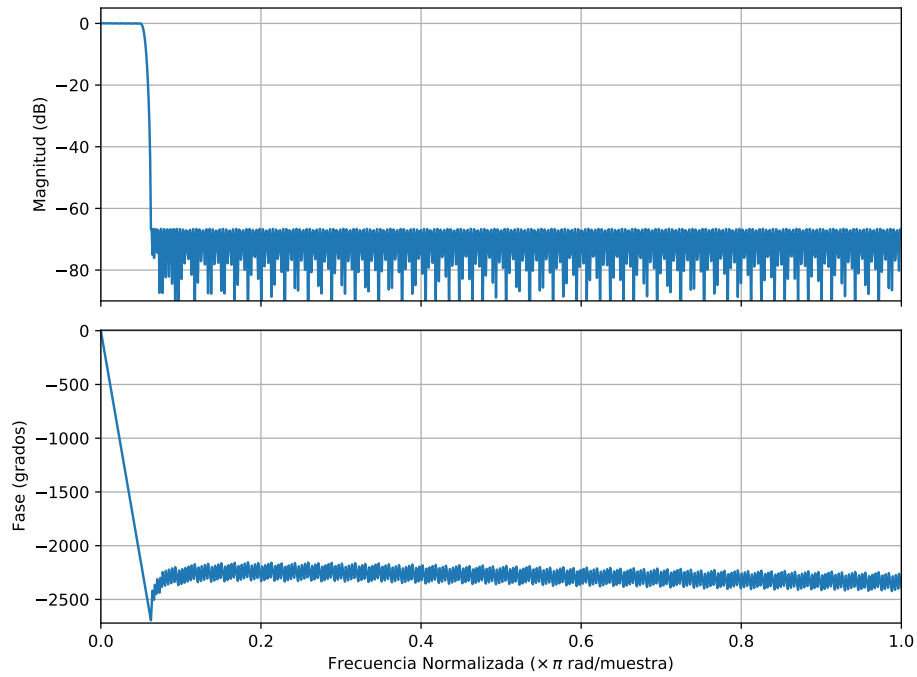


Figura 3.2: Respuesta de magnitud y fase del filtro prototipo diseñado con Python. La longitud del prototipo es de $N = 465$ coeficientes y los parámetros de diseño se ajustan a los presentados en la Tabla 3.1.

muestra la respuesta en frecuencia completa para el filtro prototipo diseñado de esta forma. Además, la Figura 3.3 muestra la respuesta de magnitud del prototipo aplicado a la placa Red Pitaya.

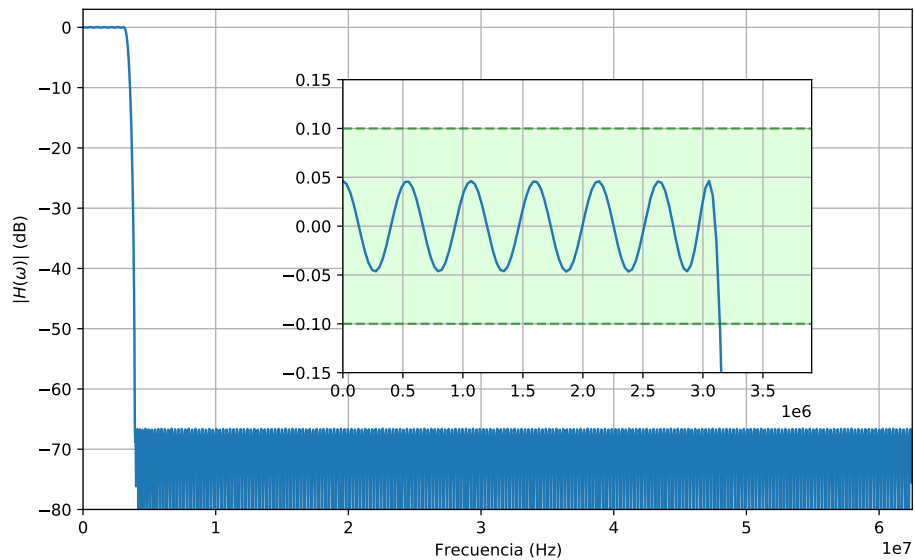


Figura 3.3: Respuesta de magnitud del filtro prototipo aplicado a la Red Pitaya. En el recuadro se muestra un acercamiento a la banda de paso, donde puede observarse el cumplimiento de los parámetros de diseño ($a_p = 0,1$ dB).

El siguiente paso es la generación de un archivo, denominado `prototipo.coe`, que

contiene los coeficientes de los K canales en un ordenamiento obtenido a partir de la descomposición polifásica del prototipo. La descomposición polifásica se realiza siguiendo los pasos descritos en el Apéndice A.7, más específicamente, aplicando la ecuación (A.83) con $k_0 = 0$. El algoritmo también guarda archivos separados para cada uno de los filtros para su posterior análisis. La Figura 3.4, por ejemplo, muestra la respuesta en frecuencia de uno de esos filtros polifásicos. Estos filtros tienen una respuesta de tipo “pasatodo” en el lado de menor tasa de muestreo, es decir, luego de aplicar el factor de diezmado M . La Figura 3.5 muestra la respuesta total del filtro polifásico de 16

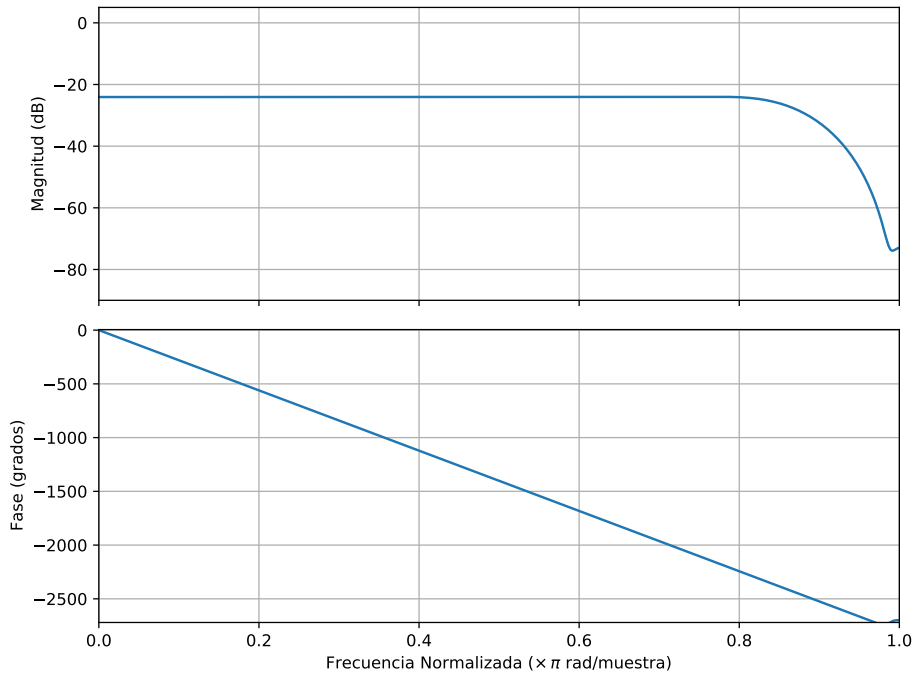


Figura 3.4: Respuesta en frecuencia del filtro polifásico número 10. Las respuestas del resto de los filtros polifásicos es similar a esta. La frecuencia en este caso corresponde a la parte del sistema que trabaja a menor velocidad, es decir, luego de haber aplicado el factor de diezmado M al sistema. La amplitud se corresponde con los -24 dB, resultado de haber dividido la respuesta del filtro prototipo en $K = 16$ partes.

canales, donde se ha conseguido obtener el sistema sin solapamientos, con distribución de canales par, tal como era esperable en un sistema BF-DFTG uniforme.

En la Figura 3.6 puede verse un detalle del canal 5 y sus canales adyacentes. El canal 5 del banco de filtros está centrado en $F_c = 31,25$ MHz, con una frecuencia de paso mínima de $F_{\min} = 28,125$ MHz y una frecuencia máxima de $F_{\max} = 34,375$ MHz.

3.3.3. El prototipo para el caso sobremuestreado ($K = MI$)

Si bien la arquitectura BF-DFTG muestreada críticamente ($I = K/M = 1$) es directa y confiable, las especificaciones del prototipo pasa bajas requieren que la banda de paso y la banda de transición no excedan la frecuencia de Nyquist de la subbanda

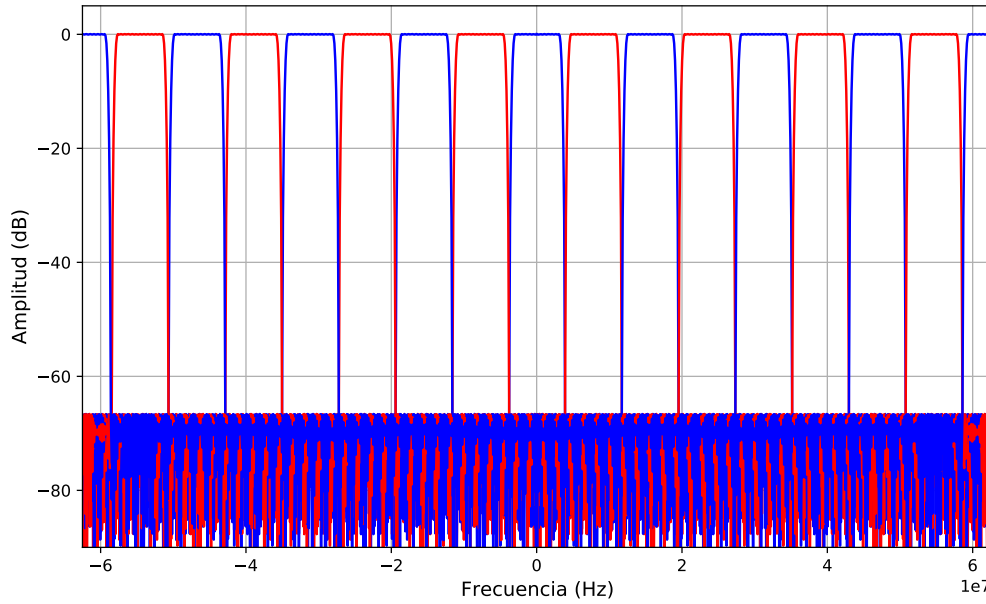


Figura 3.5: Respuesta para todo el espectro, $[-F_s/2, F_s/2]$, del banco de filtros DFT uniforme, aplicado a la placa Red Pitaya.

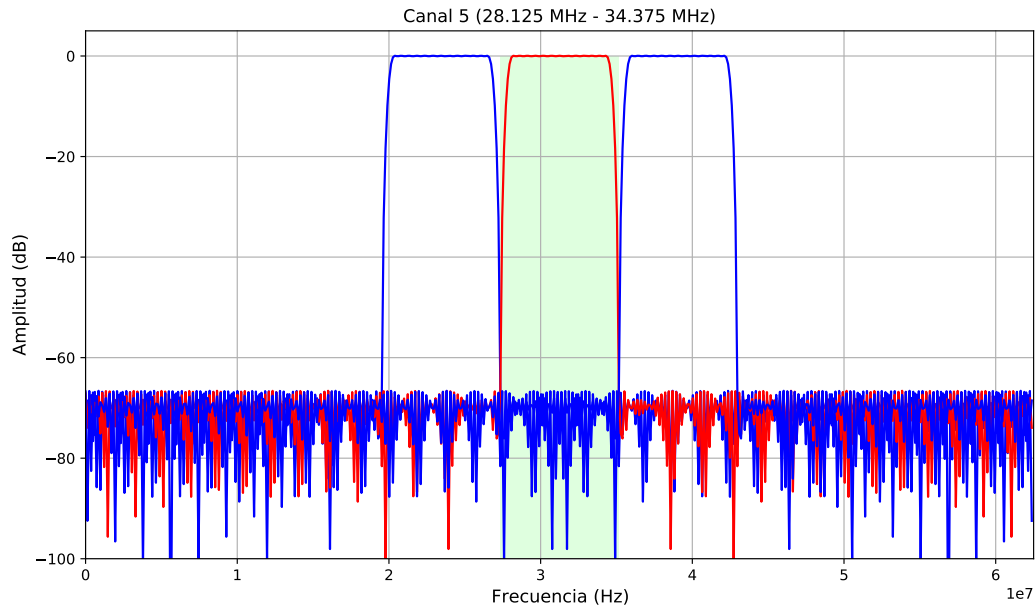


Figura 3.6: Detalle del canal 5 y sus canales adyacentes para el banco de filtros DFT diseñado con Python. La frecuencia central del canal es $F_c = 31,25$ MHz.

diezmada, si se quiere minimizar el efecto de los alias. Si el filtro de subbanda excede la frecuencia de Nyquist, el alias puede convertirse en un problema al introducir ruido correlacionado que distorsiona la señal. Para evitar los problemas de alias, en un diseño críticamente muestreado, es necesario especificar que haya menos ancho de subbanda nominal disponible para la señal, creando así una banda de guarda más amplia entre las

señales en canales adyacentes, como puede apreciarse en la Figura 3.6, donde la banda de guarda representa el 25 % del ancho de banda útil para las señales de los canales. También puede ser necesario diseñar un filtro prototipo de orden alto para que se pueda lograr una transición de filtro más nítida, intentando minimizar la superposición entre un filtro y sus imágenes. Estas soluciones tienen la desventaja de reducir el ancho de banda útil de la señal o aumentar el uso de recursos debido a la mayor cantidad de coeficientes de filtro y una mayor carga computacional.

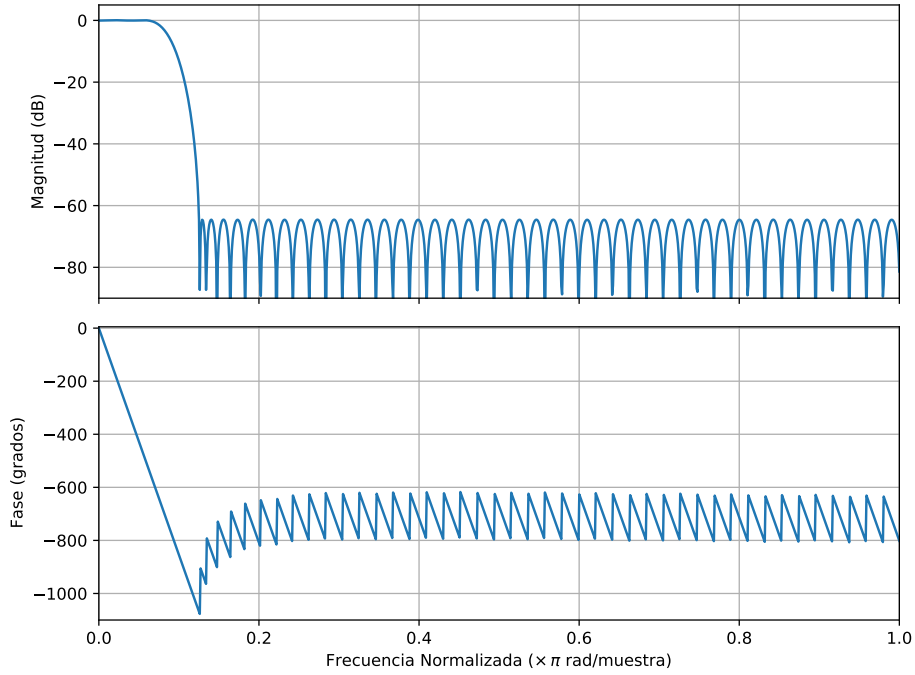


Figura 3.7: Respuesta de magnitud y fase del filtro prototipo para el sistema sobremuestreado, con factor de sobremuestreo $I = 2$ y factor de diezmado $M = 8$. La longitud del prototipo es de $N = 96$ coeficientes y los parámetros de diseño se ajustan a los presentados en la Tabla 3.1.

Para evitar reducir el ancho de banda de señal disponible o aumentar innecesariamente el orden del filtro prototipo, se puede utilizar un banco de filtros sobremuestreado. En un diseño sobremuestreado, la frecuencia de Nyquist de la subbanda ahora es mayor que el espaciado entre subbandas ($F_{s,entrada}/K$) y, por lo tanto, es posible tener filtros de subbanda que se superponen en términos de la señal de entrada pero cuyas imágenes no se superponen y, por lo tanto, no causan alias después del diezmado.

De manera similar a como se hizo en el apartado anterior, se realiza el diseño del filtro prototipo para el sistema sobremuestreado. Las especificaciones de diseño pueden verse en la Tabla 3.1. El diseño con Python arroja una longitud estimada para el filtro prototipo de $N = 94$ y, luego de buscar una longitud más apropiada, $N = 96$. Este resultado entrega una longitud para los filtros polifásicos de $N_p = 6$ coeficientes por filtro, resultando en un ahorro significativo de hardware y de carga computacional.

La Figura 3.7 muestra la respuesta de magnitud y fase del filtro prototipo diseñado

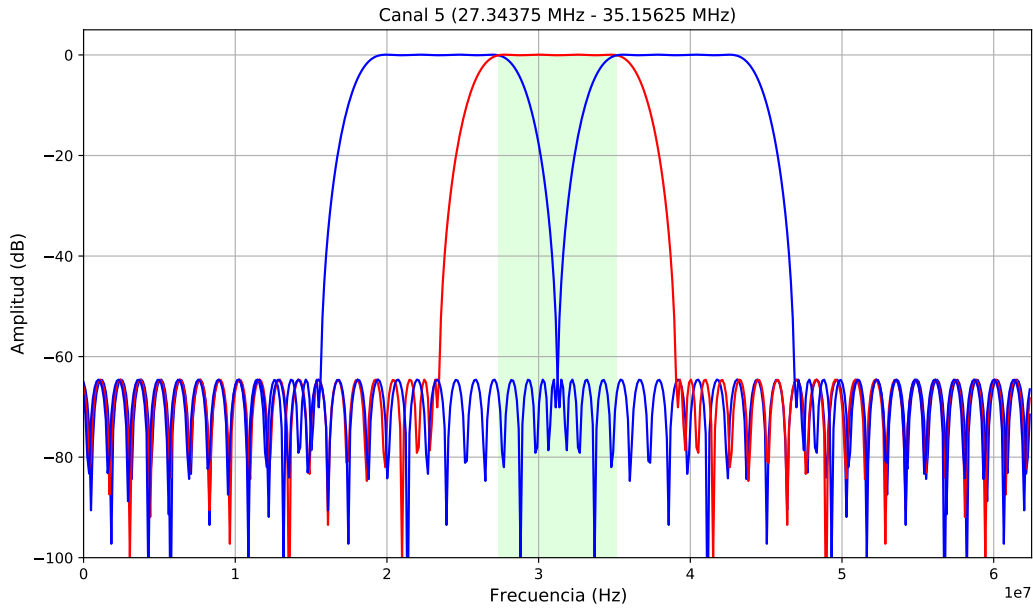


Figura 3.8: Detalle del canal 5 y sus canales adyacentes para el banco de filtros sobremuestreado diseñado con Python. La frecuencia central del canal es $F_c = 31,25$ MHz.

para el sistema sobremuestreado. Se puede apreciar que las características del filtro han sido flexibilizadas. Además, la Figura 3.8 muestra la nueva disposición de los canales 4, 5 y 6 para el sistema sobremuestreado. Tanto este diseño como el anterior se realizaron colocando el parámetro $k_0 = 0$. La ventaja de utilizar el parámetro $k_0 \neq 0$ reside en la flexibilidad que otorga dicho parámetro en el uso del espectro de frecuencias. Los requerimientos de hardware para las diferentes implementaciones se analizan en las secciones siguientes.

3.3.4. Comparación de características: muestreo crítico y sobremuestreo

En esta sección se analizan las diferencias y similitudes que existen en los sistemas diseñados. Tal como se mencionó anteriormente, para evitar los problemas de alias, en un diseño críticamente muestreado, es necesario especificar que haya menos ancho de subbanda nominal disponible para la señal, creando así una banda de guarda más amplia entre las señales en canales adyacentes (Figura 3.6). Este tipo de diseños, si bien es óptimo en el sentido del uso de recursos, puede no ser la mejor solución para la lectura de detectores superconductores debido justamente a que entre canales existen bandas de guarda que hacen que el sistema de lectura pierda parte del espectro. Esto es un problema ya que un detector MKID, por construcción, puede no resonar en la frecuencia de diseño y su resonancia podría caer en alguna banda de guarda, perdiéndose así el píxel correspondiente en la lectura. Para resolver este inconveniente se recurre a los diseños sobremuestreados (BF-DFT-SM o BF-DFTG-SM).

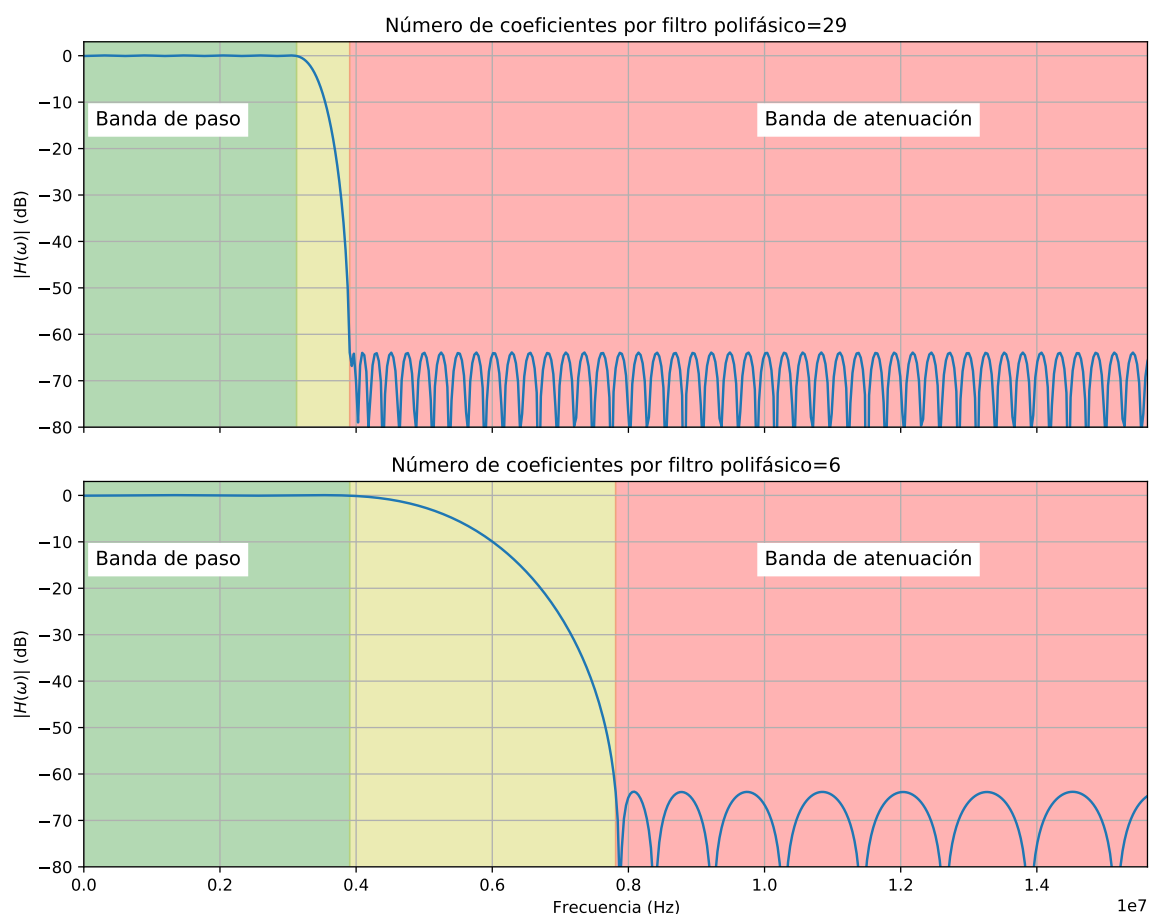


Figura 3.9: Comparación de las respuestas en frecuencia entre los filtros prototipo diseñados para el caso críticamente muestreado (arriba) y sobremuestreado (abajo). La relajación de las especificaciones en el diseño del filtro prototipo para el caso sobremuestreado permite obtener ahorros computacionales y de hardware en la FPGA.

Tabla 3.2: Comparación de características entre los filtros diseñados ($K = 16$).

Parámetro	BF-DFT ($k_0 = 0$)	BF-DFTG ($k_0 = \frac{1}{2}$)	BF-DFTG-SM ($k_0 = \frac{1}{2}$)
Coeficientes (N)	480	480	96
Coeficientes (N_p)	30	30	6
Frecuencia central (ω_0)	0	$\frac{\pi}{K}$	$\frac{\pi}{K}$
MPME ¹	30	30	12
MPS	$3,75 \times 10^9$	$3,75 \times 10^9$	$1,5 \times 10^9$

Observando la Figura 3.9 queda más claro el uso del espectro para los dos tipos de diseño, con muestreo crítico y sobremuestreado. La banda de transición se ensancha en el diseño sobremuestreado, permitiendo relajar las especificaciones del filtro prototipo, tal como se había comentado anteriormente.

¹El MPME y el MPS son métricas de la eficiencia computacional de un sistema multitasa y se analizan con más detalles en el Capítulo 4.

La Tabla 3.2 muestra una comparación de las características principales de los filtros prototipos diseñados para tres de estos sistemas digitales multitasa. A través de esta comparación, se puede apreciar la ventaja, tanto desde el punto de vista de ahorro computacional (MPME y MPS), como desde la optimización en el uso de recursos hardware (N y N_p), de utilizar sistemas sobremuestreados. El ahorro en el uso de recursos hardware parece hacerse incluso más evidente en sistemas más grandes², con un número de canales tal que $K \gg 10$.

Si bien parece no haber diferencias en los diseños de los sistemas BF-DFTG con $k_0 = 0$ y con $k_0 = 1/2$, en general, en la implementación en FPGAs, los diseños con $k_0 = 1/2$ requerirán el doble de recursos hardware que para el caso $k_0 = 0$, debido a la presencia de filtros con coeficientes complejos, como se verá en las secciones siguientes.

3.4. Implementación en FPGA del banco BF-DFT

Para el banco de filtros DFT uniforme, el bloque IP FIR Compiler provisto con el entorno de desarrollo tiene varias configuraciones posibles, una de las cuales es el modo de “diezmado polifásico”. En este modo, el bloque IP implementará la estructura del conmutador en sentido antihorario y la descomposición polifásica del filtro prototipo correspondiente. Admite diseños desde 8 canales hasta 1024 canales [58]. Sin embargo, tal como se comentó en la Sección 2.4.2, en esta tesis se utiliza una configuración diferente, teniendo en cuenta que se pretende implementar la estructura de conmutador en sentido horario. Esta elección está basada en cuestiones prácticas de optimización de hardware, específicamente tiene relación con el modo en que los conversores A/D entregan las muestras en la placa RFSoc, una de las principales candidatas a albergar el firmware. En esta placa electrónica, los conversores A/D entregan los datos a la FPGA en ocho líneas paralelas y en un formato que es directamente implementable si se utiliza un modelo de conmutador girando en sentido horario. Implementarlo de otra forma implicaría agregar circuitería extra, aumentando así el uso de recursos disponibles en la FPGA.

La implementación consiste en el agregado de un contador externo que configura por única vez, al iniciar el sistema, el bloque FIR. Esta configuración inicial instruye al bloque FIR sobre qué conjunto de coeficientes utilizar para un determinado conjunto de muestras presentes en su entrada.

3.4.1. Asignación de coeficientes

Todos los coeficientes del filtro prototipo, $h = a_0, a_1, \dots, a_n$ se asignan a los K subcanales polifásicos, $\bar{p}_0(m), \bar{p}_1(m), \dots, \bar{p}_{K-1}(m)$, respectivamente, de acuerdo a la

²La optimización de recursos se analiza en detalle en el Capítulo 4.

ecuación (A.52), que se repite aquí por comodidad

$$\bar{p}_\rho(m) = h(mM - \rho), \quad \rho = 0, 1, \dots, M - 1.$$

Por ejemplo, si se supone que $K = M = 4$, los filtros polifásicos $\bar{p}_\rho(m)$ estarán dados por

$$\begin{aligned} \bar{p}_0 &= [a_0, a_4, a_8, a_{12}, \dots] \\ \bar{p}_1 &= [0, a_3, a_7, a_{11}, \dots] \\ \bar{p}_2 &= [0, a_2, a_6, a_{10}, \dots] \\ \bar{p}_3 &= [0, a_1, a_5, a_9, \dots] \end{aligned} \tag{3.8}$$

3.4.2. Procesamiento de señales complejas en la FPGA

Por lo general, en la realización de sistemas de procesamiento de señales en una FPGA, una señal compleja no puede manejarse directamente en forma compleja. En cambio, antes de realizar cualquier procesamiento, la señal de entrada compleja debe dividirse en dos partes: las partes en fase (I) y en cuadratura (Q).

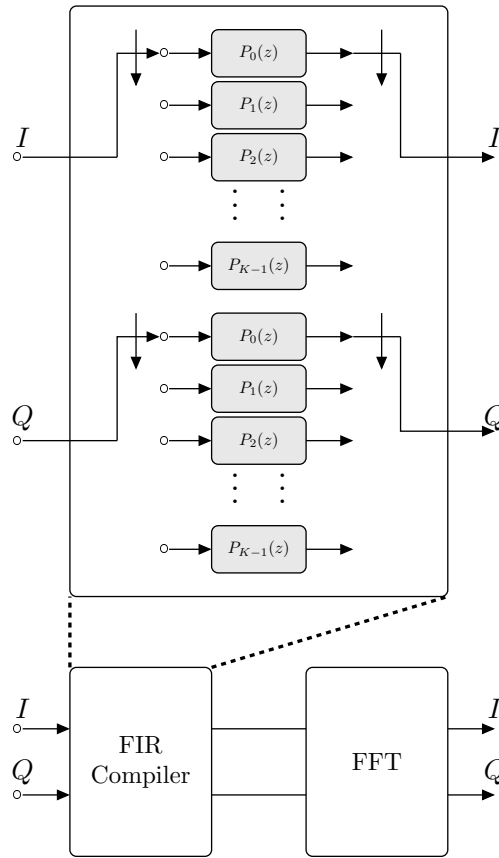


Figura 3.10: Asignación de coeficientes y procesamiento de señales complejas realizados por los bloques IP FIR Compiler y FFT de Xilinx.

El bloque IP FIR Compiler no trata directamente con entradas complejas o I y

Q , pero admite 2 entradas o “caminos”, tal como se expresa en la jerga del fabricante. Por lo tanto, los componentes I y Q se pueden suministrar como entradas separadas (valores reales) al mismo bloque FIR Compiler. Cada una de estas entradas se filtra con los mismos coeficientes de filtro (reales) en la misma subbanda simultáneamente. El FIR Compiler y el bloque FFT procesan los componentes I/Q de una señal compleja en dos caminos, respectivamente, como se muestra en la Figura 3.10.

La implementación del BF-DFT se realiza creando bloques IP jerárquicos. Todas las interconexiones se realizan utilizando el estándar AXI [59]. El bloque IP creado permite obtener señales intermedias, como las salidas de los filtros, en la ruta del procesamiento de señales. Después del filtrado, las muestras correspondientes a la misma instancia de tiempo en todas las subbandas saldrán en serie como una ráfaga de datos, transmitidos a la velocidad del reloj. El bloque IP FFT se activa por medio de la señal `t_valid`, provista por el bloque FIR, indicando que hay datos válidos en la interfase. Una vez que la conversión empieza, los datos deben fluir de manera continua de bloque a bloque.

Después de la transformada FFT, el resultado final se generará en forma de flujo de datos $X_k(m)$, que contiene las partes real e imaginaria de la salida. El orden en que aparecen las muestras de subbandas en el flujo de salida en serie está determinado por la configuración de operación del bloque FFT. Se agrega una memoria FIFO para sincronizar la salida en forma de ráfaga de datos del bloque FFT.

La Figura 3.11 muestra el diagrama en bloques de la implementación final del sistema, tal como se ve en Vivado. La implementación corresponde a un banco de filtros de $K = 16$ canales, con un factor de diezmado de $M = 16$. Este sistema está aplicado a la placa Red Pitaya 125-14, incorporando cada uno de los pasos descritos anteriormente.

3.5. Implementación en FPGA del banco BF-DFTG

La implementación en FPGA del sistema BF-DFTG requiere algunos cambios en el procesamiento de señales antes analizado. Esos cambios están relacionados a los factores multiplicativos extra que aparecen en el nuevo sistema.

3.5.1. Modulación compleja de los coeficientes del prototipo

Para el sistema BF-DFT, el filtro prototipo pasa bajas puede diseñarse para tener todos los coeficientes reales. Sin embargo, en el sistema BF-DFTG, los filtros de las subbandas han sido sometidos a una modulación compleja, tal como lo demuestran las ecuaciones (A.83) y (A.84), para los sistemas de análisis y síntesis, respectivamente. De hecho, la modulación se aplica fuera de línea, durante el diseño, para que los coeficientes complejos modulados se puedan dividir en sus partes real e imaginaria. Estos

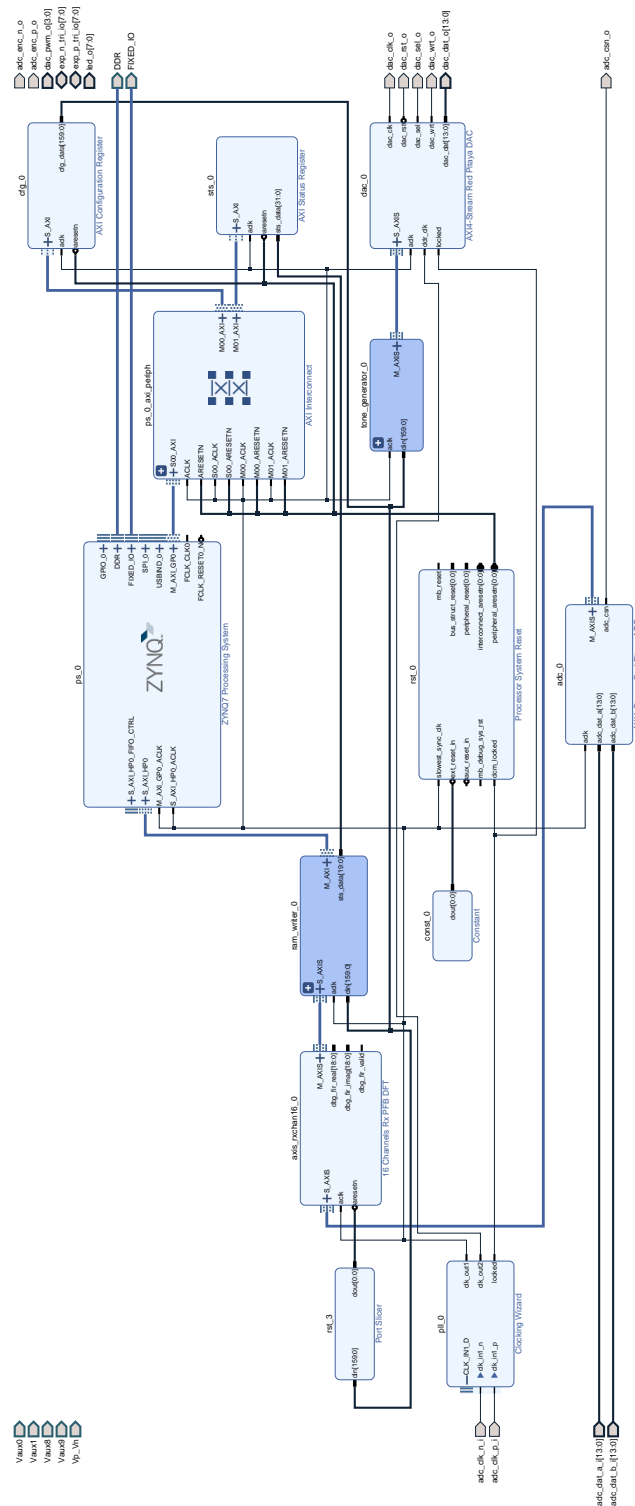


Figura 3.11: Sistema BF-DFT implementado en Vivado y aplicado a la placa Red Pitaya 125-14.

coeficientes I y Q , de valor real, se suministran a dos bloques separados FIR Compiler.

Basta analizar la ecuación (A.83) para explicar cómo se hace el procedimiento de modulación y separación de componentes. La modulación de coeficientes se aplica a cada componente polifásico independientemente, para formar la disposición apropiada de los coeficientes del filtro prototipo.

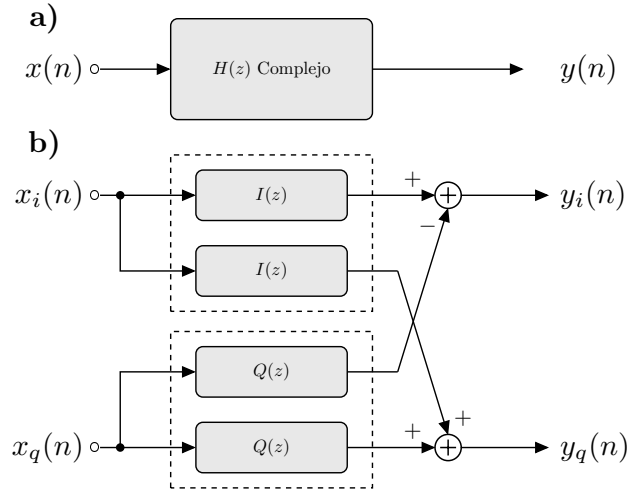


Figura 3.12: a) Filtro complejo necesario para realizar el procesamiento de señales en un sistema BF-DFTG. b) Acoplamiento cruzado para tener en cuenta el filtrado complejo de señales en una FPGA.

Cuando el parámetro k_0 no es cero en la ecuación (A.83), entonces los coeficientes del filtro prototipo están sujetos a una modulación compleja produciendo coeficientes de filtro complejos que el bloque FIR Compiler no admite. Para resolver este problema, se realiza el acoplamiento cruzado entre rutas de señales reales e imaginarias para implementar un filtrado complejo, como se muestra en la Figura 3.12(b), donde $I(z)$ representa la componente real y $Q(z)$ representa la componente imaginaria de los coeficientes del filtro prototipo. Este procesamiento se puede realizar de manera eficiente mediante operaciones de suma, resta y el uso de bloques IP estándar para el filtrado.

Para entender cómo funciona este enfoque cruzado, se puede considerar el siguiente ejemplo. Si se supone una señal de entrada que consta de una sola muestra, $x = x_i + jx_q$, y un filtro con un solo coeficiente $h = h_i + jh_q$. El filtrado resultante de la convolución compleja (que se reduce a una multiplicación en este caso) es

$$x \cdot h = (x_i h_i - x_q h_q) + j(x_i h_q + x_q h_i). \quad (3.9)$$

De acuerdo con este enfoque, el BF-DFTG se ha implementado utilizando dos bloques FIR Compiler. Cada bloque FIR tiene el mismo número de coeficientes pero valores diferentes, correspondientes a la componente I (real) de los coeficientes para el primer bloque FIR Compiler y la componente Q (imaginaria) de cada coeficiente para el se-

gundo bloque FIR Compiler. Por lo tanto, antes de pasar las salidas del bloque FIR al bloque FFT, deben combinarse utilizando el enfoque de acoplamiento cruzado como se muestra en la Figura 3.13.

La combinación de las salidas en la Figura 3.13 se puede implementar ahorrando recursos hardware entendiendo las operaciones de suma y resta en la representación de números en complemento a dos. En el formato de representación de complemento a 2, la resta de dos números, $a - b$, se puede calcular indirectamente como $a + \bar{b} + 1$, donde \bar{b} es la inversión bit a bit de b . Por lo tanto, es posible compartir la funcionalidad de un solo sumador. Después de invertir b y colocando un 1 como bit de arrastre de entrada, se puede utilizar el mismo sumador para realizar la resta.

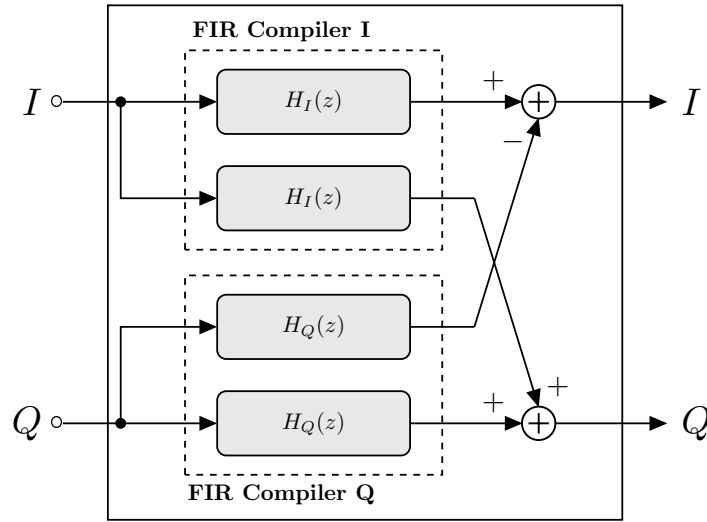


Figura 3.13: Módulo FIR complejo implementado utilizando bloques IP FIR Compiler en arreglo de acoplamiento cruzado.

3.5.2. Máquina de estados de cambio de frecuencia

Si se inspeccionan la ecuación (A.82) y la Figura A.17, y si se tiene en cuenta que para obtener la ecuación (A.82) se ha hecho $n_0 = 0$, se puede apreciar que la salida del DFT es seguida por dos multiplicaciones complejas separadas. La primera de ellas, la operación de cambio de fase, se simplifica a la multiplicación por 1, es decir, no se requiere operación, ya que $n_0 = 0$. La segunda es una operación de cambio de frecuencia (k_0) requerida para trasladar la subbanda de salida hacia abajo para que esté centrada en $\omega = 0$. Esto corresponde a una operación de mezcla, pero un examen minucioso de los posibles valores del multiplicador muestra que se puede implementar de manera eficiente con una máquina de estados.

El factor multiplicativo $W_M^{k_0 m M}$ para una configuración BF-DFTG con apilamiento impar, donde $k_0 = 1/2$ y con muestreo crítico (es decir, el factor de sobremuestreo se

reduce a $I = K/M = 1$), se expande como

$$W_M^{k_0 m M} = e^{-j \frac{2\pi}{M} (k_0 m M)} = e^{-j \pi m}, \quad m \in \mathbb{N}, \quad (3.10)$$

es decir que se reduce a una multiplicación por 1 para m par y por -1 para m impar, donde m es el número de muestra de salida.

La ecuación (3.10) se puede implementar de manera eficiente utilizando una máquina de estados que pasa la salida sin cambios para muestras pares y niega la salida para muestras impares. Dado que el bloque FFT emite 1 muestra por cada una de las K subbandas de salida secuencialmente, la máquina de estados debe cambiar de estado solo después de que se hayan emitido K muestras de la FFT.

La máquina de estados de cambio de frecuencia tiene el flujo de trabajo como se muestra en la Figura 3.14. Cuando la máquina de estados está leyendo la primera ronda de K muestras, $X(0)$ a $X(K-1)$, se multiplicará esas muestras por 1. Si la máquina de estados está leyendo la segunda ronda, $X(K)$ a $X(2K-1)$, multiplicará estas muestras por -1. Después de que la máquina de estados procesó $2K$ muestras, el contador comenzará de nuevo. Todo el proceso estará comandado por la señal `t_valid` correspondiente a la salida de datos del bloque FFT.

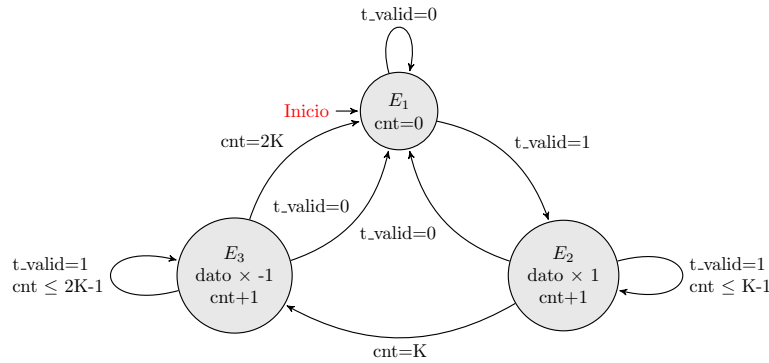


Figura 3.14: Flujo de trabajo de la máquina de estado de cambio de frecuencia.

3.6. Implementación en FPGA del banco BF-DFTG-SM

Una limitación de diseño del bloque IP FIR Compiler es que requiere que el factor de diezmado y el número de componentes polifásicos coincidan. La estructura general del sistema BF-DFTG-SM es muy similar a los diseños críticamente muestreados, tal como el que se muestra en la Figura A.12. Sin embargo, se deben aplicar dos cambios significativos al banco de filtros. En primer lugar, en el sistema sobremuestreado el

factor de diezmado ya no coincide con el número de canales debido a que en las ecuaciones aparece un factor de muestreo ascendente I distinto de uno, ya que en este caso $I = K/M > 1$. Por esta razón, la implementación del filtrado en el banco de filtros debe ser re-diseñada.

El segundo cambio es el diseño de la máquina de estados de cambio de frecuencia de salida. El diseño requiere modificación ya que las señales sobremuestreadas dan como resultado valores posibles adicionales en las multiplicaciones y, por lo tanto, estados adicionales en la máquina de estados.

Como ventaja se puede indicar que en los sistemas BF-DFTG y BF-DFTG-SM es posible la implementación tanto de sistemas con apilamiento de canales pares e impares, diseños que permiten un uso más eficiente del espectro.

3.6.1. Descomposición polifásica sobremuestreada ($K = MI$)

En general, en la literatura pueden encontrarse varias implementaciones de bancos de filtros sobremuestreados con apilamiento de canales par [60–62]. Todos usan una estructura similar que tiene interpoladores enteros en las subbandas después de la operación de un conmutador, tal como el mostrado en la Figura A.14.

Estos diseños usan el mismo conmutador que en el diseño críticamente muestreado. Así, en cada canal se aplica un interpolador de valores enteros justo después del conmutador. Con este enfoque se logra sobremuestrear la frecuencia en cada canal rellenando con $I - 1$ ceros las muestras que ingresan.

En esta tesis, se desarrolla una implementación FPGA alternativa de banco de filtros polifásicos sobremuestreados, basada en la teoría desarrollada en el Apéndice A.7.1. Este modelo permite realizar reconfiguraciones adicionales para implementar un sistema BF-DFTG-SM con bloques IP de la biblioteca estándar.

3.6.2. Filtros para el sistema BF-DFTG-SM

Como se muestra en la Figura 3.10, el bloque IP FIR Compiler implementa una estructura de diezmado polifásica muestreada críticamente, como si estuviera usando un conmutador. Entonces, tanto el factor de diezmado como los caminos posibles del conmutador en el sistema BF-DFTG deben ser iguales al número de canales. Sin embargo, en un sistema BF-DFTG-SM, el factor de diezmado debe ser, por definición, menor que el número de canales, ya que $K/M > 1$.

Para entender mejor los cambios que hay que realizar en el sistema sobremuestreado, conviene expresar y analizar la ecuación que describe la representación polifásica de los filtros en el dominio de la variable z . Si se parte de la representación polifásica tipo 3

del filtro prototipo

$$H(z) = \sum_{n=-\infty}^{\infty} h(n)z^{-n} = \sum_{\rho=0}^{K-1} z^{\rho} P_{\rho}(z^K) \quad (3.11)$$

donde

$$P_{\rho}(z) = \sum_{m=-\infty}^{\infty} \bar{p}(m)z^{-m} = \sum_{m=-\infty}^{\infty} h(mK - \rho)z^{-m}. \quad (3.12)$$

Ahora, para encontrar una expresión alternativa, válida para su aplicación en el bloque FIR Compiler y teniendo en cuenta una relación de sobremuestreo $I = 2$, se debe expandir la ecuación (3.11)

$$\begin{aligned} H(z) &= P_0(z^K) + z^1 P_1(z^K) + z^2 P_2(z^K) + \dots + z^{K-1} P_{K-1}(z^K) \\ &= P_0(z^K) + z^1 P_1(z^K) + \dots + z^{(K/2-1)} P_{K/2-1}(z^K) \\ &\quad + z^{(K/2)} [P_{K/2}(z^K) + z^1 P_{K/2+1}(z^K) + \dots + z^{(K/2-1)} P_{K-1}(z^K)], \end{aligned} \quad (3.13)$$

que puede generalizarse, para cualquier I entero y teniendo en cuenta que $M = K/I$, como

$$H(z) = \sum_{r=0}^{I-1} z^{rM} \left[\sum_{\rho=0}^{M-1} z^{\rho} P_{\rho+rM}(z^K) \right] = \sum_{r=0}^{I-1} z^{rM} P_{FIR_r}(z) \quad (3.14)$$

donde

$$P_{FIR_r}(z) = \sum_{\rho=0}^{M-1} z^{\rho} P_{\rho+rM}(z^K), \quad r = 0, 1, \dots, I-1. \quad (3.15)$$

Con esta descomposición, los canales se dividen en I grupos, definidos por $P_{FIR_r}(z)$, y hay M canales en cada grupo (Figura 3.15). El beneficio de esta agrupación es que el número de canales en cada grupo ahora es igual al factor de muestreo descendente M . Por lo tanto, en cada grupo, se procesa una descomposición muestreada de forma uniforme, lo que la hace compatible con los bloques IP FIR Compiler.

Analizando el problema desde otra perspectiva, se puede notar que todo el sistema logra un sobremuestreo x2, porque dos conmutadores están tomando los datos a la frecuencia de muestreo de entrada en paralelo, por lo tanto, todo el sistema está obteniendo el doble del número de muestras de entrada simultáneamente.

Entonces, la solución general es que el diezmado polifásico sobremuestreado se implementa usando I bloques FIR de diezmado polifásico, que puede ser real o complejo según sea necesario para el sistema BF-DFT o BF-DFTG, respectivamente. A partir del filtro prototipo original se crean los subgrupos de filtros polifásicos interpolados de acuerdo a la ecuación (3.15). En la implementación FPGA, cada bloque FIR Compiler se carga con uno de estos grupos de coeficientes interpolados del filtro prototipo original.

En general, la mayoría de las aplicaciones solo requieren una relación de sobremues-

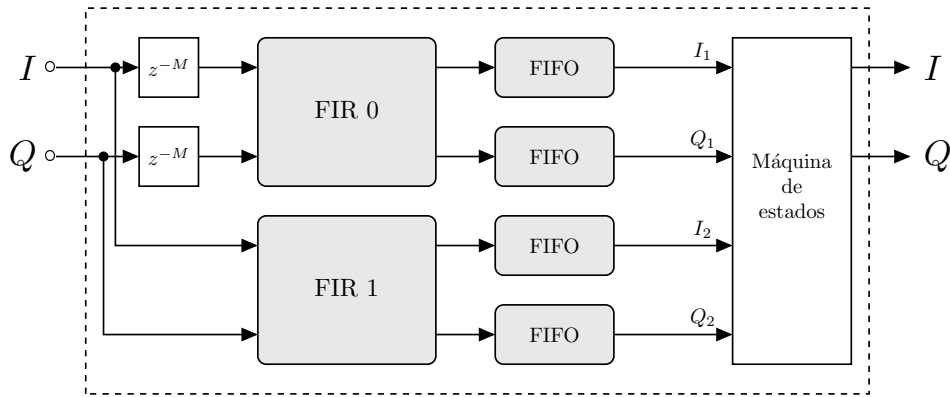


Figura 3.15: Filtro polifásico de diezmado implementado utilizando filtros FIR de diezmado polifásicos críticamente muestreados reales o complejos, dependiendo de si se trata de un sistema BF-DFTG o BF-DFTG-SM.

treo de $I = 2$, porque el sobremuestreo por 2 ya puede reducir en gran medida el alias con canales adyacentes. Elevar el factor de sobremuestreo a números mayores que 2 demandará más bloques IP FIR Compiler con el consecuente aumento en los cálculos y uso de hardware.

3.6.3. Máquina de estados y reorganización de las muestras para el sistema sobremuestreado

En el sistema sobremuestreado es necesario agregar una máquina de estados selectora de bloques FIR ya que cada uno de los I bloques FIR se ejecuta y produce sus salidas en paralelo. Esta máquina de estados será la encargada de multiplexar en el tiempo las salidas de los bloques FIR Compiler individuales para poder alimentar con los datos correctos (parte real e imaginaria) al bloque IP FFT. Específicamente, para implementar el sistema BF-DFT o BF-DFTG correctamente, deben suministrarse secuencialmente al bloque FFT las salidas de los FIR sobremuestreados desde la rama 0 a la rama K de la descomposición polifásica general. Primero las M muestras 0 a $M - 1$ se seleccionan del FIR₁, luego las siguientes M muestras, de M a $2M - 1$ se seleccionan del FIR₂, y así sucesivamente, hasta que las M muestras finales, de $(I - 1)M$ a $IM - 1$ se seleccionan del FIR _{I} , en cuyo punto la secuencia comienza de nuevo.

La Figura 3.15 muestra la implementación en diagrama de bloques del FIR de diezmado polifásico sobremuestreado utilizando 2 bloques FIR Compiler, bloques de memoria FIFO para almacenamientos intermedios y una máquina de estados selectora. Para el caso $I = 2$, esta máquina de estados selectora se transforma en un simple multiplexor de dos entradas y una salida.

Como en el caso del sistema BF-DFTG muestreado críticamente, las salidas de las subbandas del bloque IP FFT requieren un cambio de frecuencia para volver a

centrar cada canal de salida en $\omega = 0$. Como antes, este cambio de frecuencia final puede implementarse utilizando una máquina de estados, aunque con más estados. El número de estados depende del factor de sobremuestreo I . Sustituyendo $k_0 = 1/2$ y teniendo en cuenta que $K = MI$ en la ecuación (A.87) se obtiene

$$W_K^{k_0mM} = e^{-j\frac{2\pi}{K}(k_0mM)} = e^{-j\frac{\pi}{I}m}, \quad m \in \mathbb{N}, \quad (3.16)$$

que en el caso de $I = 2$ se reduce a

$$W_K^{k_0mM} = \begin{cases} 1 & m = 4r, \\ -j & m = 4r + 1, \\ -1 & m = 4r + 2, \\ +j & m = 4r + 3, \end{cases} \quad r, m \in \mathbb{N} \quad (3.17)$$

es decir que la operación de cambio de frecuencia requerida puede ser reemplazada por una máquina de estados con 4 estados. Estas multiplicaciones pueden implementarse sin ningún multiplicador, ya que las operaciones equivalen a pasar sin cambios, negar o intercambiar los componentes en fase y en cuadratura de los datos. Si bien se pueden derivar máquinas de estado similares para factores de sobremuestreo más grandes, requerirán algunos multiplicadores en este caso, lo cual es quizás otra razón para considerar evitar factores de sobremuestreo más altos.

El procedimiento de cómo funciona la máquina de estados se muestra en la Figura 3.16. Todo el procesamiento en la máquina de estados se hace sobre los componentes en fase y cuadratura de los canales. El conteo de muestras ingresadas a la máquina de estados se lleva por medio de un contador dedicado. El funcionamiento de la máquina está regulado por la línea `t_valid` del bloque IP FFT. Esta línea indica que existen datos válidos a la salida del bloque FFT y entonces se habilita el contador y la máquina de estados comienza a recibir datos. Si la máquina de estados se está ejecutando en la primera ronda de K muestras, $X(K)$ a $X(K - 1)$, se multiplica por 1 a estas muestras. Si la máquina de estados está recibiendo el conjunto de muestras desde $X(K)$ a $X(2K - 1)$, multiplicará por $-j$ a las muestras. Si la máquina de estados está recibiendo el conjunto de muestras desde $X(2K)$ a $X(3K - 1)$, multiplicará por -1 a estas muestras. Si la máquina de estados está recibiendo el conjunto de muestras desde $X(3K)$ a $X(4K - 1)$, multiplicará por j a estas muestras. Después de que la máquina procesó $4K$ muestras, el contador se reinicia.

En la implementación FPGA, la multiplicación por 1 se realiza simplemente dejando pasar la entrada sin modificación. La multiplicación por -1 se realiza negando los componentes I y Q utilizando el procedimiento mencionado en el punto 3.5.1. La multiplicación por j se realiza negando el componente Q y luego intercambiar pines entre I y Q . La multiplicación por $-j$ se realiza negando los componentes I y luego intercam-

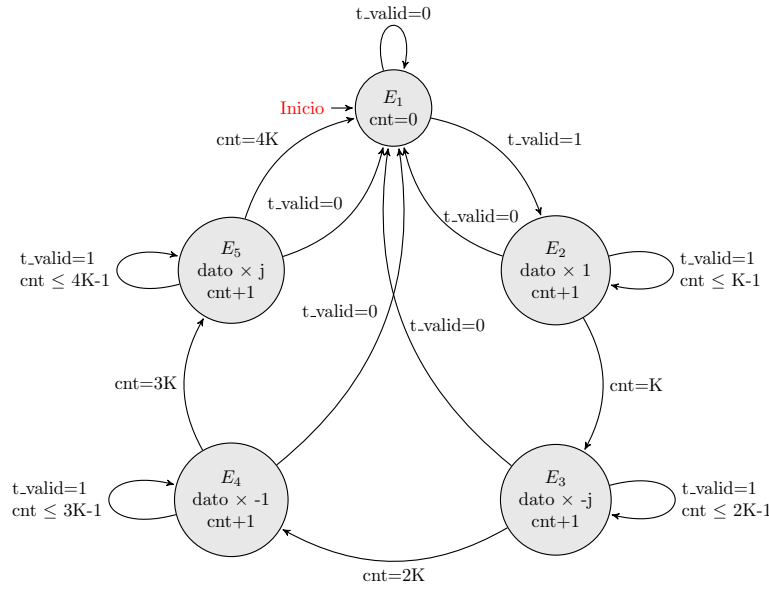


Figura 3.16: Flujo de trabajo de la máquina de estado de cambio de frecuencia para el sistema sobremuestreado.

biar pines entre I y Q . Después de que 32 muestras pasan por la máquina de estados, el contador se restablecerá a 0. La máquina de estados continua su funcionamiento con las siguientes 32 muestras y de forma sucesiva en forma de bucle.

3.7. Evaluación de las implementaciones en FPGA

Todas las implementaciones, simulaciones y evaluaciones presentadas se realizaron utilizando el software de diseño Vivado 2018.3 y la placa de desarrollos Red Pitaya 125-14. Los bancos de filtros se implementaron a través de bloques IP de la librería estándar de Xilinx y lenguaje de programación VHDL.

3.7.1. Especificación de la implementación

Para validar las implementaciones en la FPGA, probar la viabilidad y demostrar el desempeño de las mismas se simularon y aplicaron algunos de los diseños presentados en este capítulo. El objetivo es poder determinar el uso de recursos en la FPGA para diseños relativamente pequeños ($K = 16$), intentando servir como base para la estimación del uso de recursos en diseños de bancos de filtros más grandes ($K \geq 1.000$).

Específicamente, en esta sección se implementan y analizan los siguientes diseños: el sistema BF-DFTG críticamente muestreado ($I = 1$), con configuración de apilamiento de canales par ($k_0 = 0$) e impar ($k_0 = 1/2$) y el sistema BF-DFTG-SM ($I = 2$), con apilamiento de canales par ($k_0 = 0$) e impar ($k_0 = 1/2$). Se muestran los resultados más relevantes para esta tesis de las implementaciones en la placa Red Pitaya, además

de algunas simulaciones y mediciones realizadas. Principalmente, se muestran los resultados para el sistema BF-DFTG críticamente muestreado y, cuando corresponde, se realizan las comparaciones entre sistemas para analizar las ventajas o desventajas de utilizarlos.

Para hacer una comparación justa y razonable, las implementaciones deben tener las mismas especificaciones de diseño. Los bancos de filtros deben tener el mismo número de canales, características de canal (ondulación de banda de paso, atenuación de banda atenuada y ancho de banda) y la misma longitud de palabra en la representación de los datos de punto fijo. Los criterios de evaluación se centraron en la respuesta en frecuencia de subbanda, el rendimiento en cuanto al uso de recursos y la interferencia de canal adyacente. La frecuencia de muestreo F_s de la señal de entrada de banda ancha es de 125 MHz, por lo que se pueden usar los lados negativo y positivo del espectro. Es decir, el espectro disponible es de 125 MHz (de $-F_s/2$ a $F_s/2$).

3.7.2. Verificación del sistema BF-DFTG

Para verificar el funcionamiento del sistema BF-DFTG se diseñó en Python un arreglo que está compuesto por un banco de filtros sintetizador y un analizador. Los resultados se comparan luego con la implementación de los algoritmos en la FPGA. El programa genera y obtiene gráficos de las señales que se van a enviar en cada canal y se compara la salida con los datos recuperados después de pasar por la FPGA. Este procedimiento se aplica a todos los bancos de filtros analizados en esta tesis, por lo que constituye un procedimiento general.

Se configuró, entonces, un sistema BF-DFTG de $K = 16$ canales, con $k_0 = 0$ y $n_0 = 0$, es decir el caso BF-DFTG críticamente muestreado. En la generación de los tonos se utilizan amplitudes constantes y las fases de Newman, presentadas en la Sección 2.3. Las especificaciones de diseño son las mismas que las mostradas en la Tabla 3.1.

El primer paso consiste en generar los tonos de entrada para el sistema. Se generan, así, una serie de componentes espectrales que van a servir de prueba para poder caracterizar la respuesta del sistema y que representan las señales que se aplican y las que provienen de los detectores criogénicos. Además, con propósito de pruebas, se eliminan algunos de los tonos para ciertos canales. El programa escrito en Python tiene la posibilidad de elegir qué canal eliminar. La Figura 3.17 muestra los tonos de entrada generados en función del número de muestra. En la misma figura puede apreciarse la señal suma (FDM) de los tonos generados. La señal generada consta de tres tonos, para los canales 3, 6 y 14, respectivamente.

Se diseña entonces un sintetizador para el sistema BF-DFT, al cual ingresan los tonos generados. El objetivo general aquí es armar el sistema sintetizador/analizador

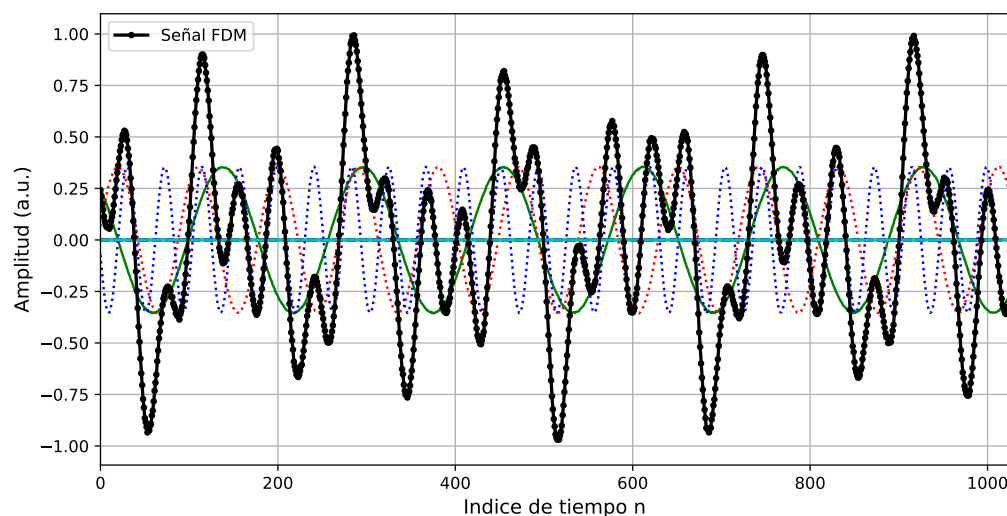


Figura 3.17: Señal de entrada para el sistema BF-DFTG críticamente muestreado. La señal FDM está compuesta por tres tonos, para los canales 3, 6 y 14, respectivamente. El resto de los canales no tienen señal de entrada.

en la FPGA para comprobar que se pueden recuperar los tonos del lado del analizador, luego de haber atravesado los sistemas de conversión D/A y A/D en la placa Red Pitaya. En lugar de generar directamente los tonos centrados en cada canal, lo que se hace es partir de señales cuyo espectro quepa dentro del ancho de banda de un canal y luego se trasladan en frecuencia al canal respectivo, en concordancia con el esquema de generación presentado en la Sección 2.3.

Los filtros polifásicos para el analizador se generan a partir del modelo de conmutador girando en sentido horario, lo contrario para el sintetizador. Los coeficientes obtenidos se cargan en la configuración del bloque FIR Compiler. Todo el sistema se implementa en Vivado para poder realizar simulaciones y contrastar resultados. Esta forma de trabajo permite realizar cambios y evaluar las consecuencias de dichos cambios en todo el procesamiento de las señales.

En la Figura 3.18 se muestra la respuesta espectral de los tonos generados. En el gráfico se aprecian los tres tonos, para los canales 3, 6 y 14, luego de aplicar una transformada FFT de 2^{13} puntos y donde se ha aplicado a los datos una ventana de Kaiser con $\alpha = 8$. Los tonos están centrados en $F_1 = 0,79157$ MHz, $F_2 = 1,38525$ MHz y $F_3 = 2,96839$ MHz, que se corresponde con $k = 3, 6, 14$ en la ecuación (2.26), respectivamente. El espectro mostrado en la Figura 3.18 representa la entrada del sintetizador y son las señales que se pretende recuperar, luego de pasar por los sistemas sintetizador/analizador diseñados. Para simular el ruido del sistema, las señales se generan acompañadas de ruido blanco, para obtener una relación $\text{SNR} = 63$ dB.

El programa escrito en Python permite guardar archivos para todas las etapas del diseño. De esta forma, se generan los archivos para la carga de los bloques de memoria

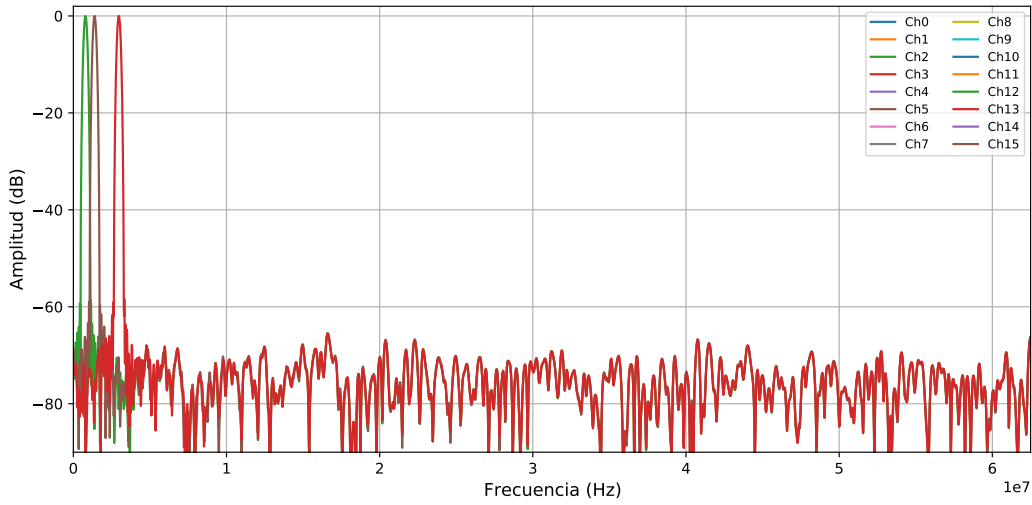


Figura 3.18: Espectro de las componentes espectrales generadas para los canales 3, 6, y 14. Se generan señales cuyo ancho de banda está contenido en el ancho de banda de un canal del sistema BF-DFT. Esta situación es lo que en realidad ocurre si se analizan los detectores superconductores, como los MKID. Los componentes espectrales están centrados en $F_1 = 0,79157$ MHz, $F_2 = 1,38525$ MHz y $F_3 = 2,96839$ MHz. El resto de los canales se eliminan a propósito, con fines de prueba.

que constituyen el sistema sintetizador. La Figura 3.19 muestra el espectro de señales a la salida del sintetizador. Se puede distinguir la presencia de los tonos en los canales 3, 6 y 14, y el resto de los canales con el piso de ruido acorde a las especificaciones. Aquí también se ha aplicado a los datos una ventana de Kaiser con $\alpha = 8$.

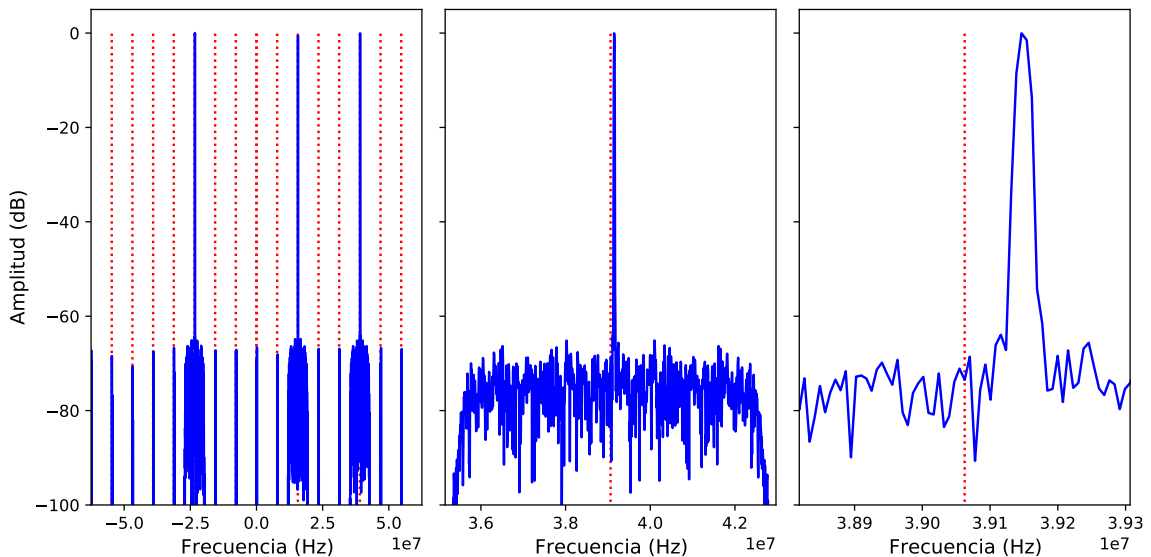


Figura 3.19: Espectro normalizado de entrada generado para las pruebas. Las líneas punteadas marcan la frecuencia central del canal respectivo. En las gráficas del centro y derecha se presenta una vista ampliada de la señal presente en el canal 6.

Para entender el espectro mostrado en la Figura 3.19, se debe partir del hecho de que el sintetizador traslada en frecuencia (modula) las señales presentes en su entrada. Así,

para encontrar una frecuencia de entrada F_i en un determinado canal del sintetizador, se utiliza la siguiente ecuación:

$$F_{ks} = F_{kc} + F_i/K, \quad (3.18)$$

donde K es el número de canales del sistema y F_{kc} es la frecuencia central del k -ésimo canal del sintetizador, y viene dada por

$$F_{kc} = (k - 1) \times \frac{F_s}{K} \quad k = 1, 2, \dots, K. \quad (3.19)$$

Entonces, se puede aplicar la ecuación (3.18) para encontrar las frecuencias que se verán a la salida del sintetizador, teniendo como frecuencias de entrada $F_1 = 0,79157$ MHz, $F_2 = 1,38525$ MHz y $F_3 = 2,96839$ MHz, para los canales 3, 6 y 14, respectivamente. Las componentes espectrales que se observan en la Figura 3.19 son:

$$F_{\text{canal } 3} = 15,674 \text{ MHz},$$

$$F_{\text{canal } 6} = 39,149 \text{ MHz},$$

$$F_{\text{canal } 14} = 101,748 \text{ MHz} \equiv -23,251 \text{ MHz}.$$

La Figura 3.20 muestra una medición realizada con un analizador de espectros Rigol DSA815 en una de las salidas de la placa Red Pitaya (espectro real). Puede notarse el correcto funcionamiento del sintetizador de señales, ya que se observan las tres componentes espectrales esperadas.

3.7.3. Prueba de ruido en configuración realimentada

Como primera medida, para conocer el comportamiento de los sistemas diseñados, se realizó la caracterización del hardware a través de una medición del piso de ruido de la placa Red Pitaya. La medición consistió en conectar los puertos de salida de la placa, donde se tenía las secuencias reales I y Q de la señal de excitación compleja FDM, a los dos puertos de entrada apadpados con terminadores de 50Ω . La señal adquirida se procesó con los sistemas analizadores diseñados, tanto críticamente muestreados, como sobremuestreados. Por ejemplo, la Figura 3.21 muestra el espectro obtenido luego de procesar las señales con el sistema BF-DFTG críticamente muestreado. A partir de estas mediciones, se puede afirmar que el piso de ruido para cada uno de los 16 canales se encuentra en el orden de los -63 dB, con una relación señal/ruido disponible del orden de 47 dB. Esto confirma que la elección de la placa Red Pitaya es adecuada para la excitación y lectura de resonadores superconductores, proveyendo un nivel aceptable de SNR y piso de ruido, de acuerdo a los requerimientos generales analizados en el Capítulo 2, para la electrónica.

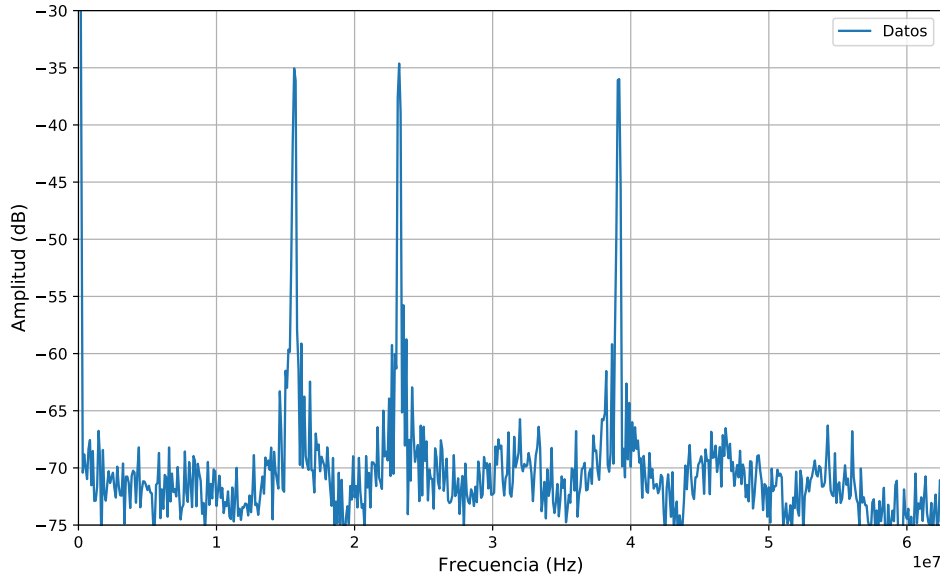


Figura 3.20: Medición de los tonos a la salida del sintetizador de frecuencias. Se muestra el espectro de salida medido con el analizador de espectros DSA815, marca Rigol Technologies. Las componentes espectrales mostradas corresponden a las frecuencias $F_{\text{canal } 3} = 15,674 \text{ MHz}$, $F_{\text{canal } 6} = 39,149 \text{ MHz}$ y $F_{\text{canal } 14} = 23,251 \text{ MHz}$.

3.7.4. Evaluación y resultados

La Figura 3.22 muestra el banco de pruebas armado para evaluar el sistema BF-DFT a través de simulaciones en Vivado. Se diseñó un bloque IP que contiene el analizador BF-DFTG, críticamente muestreado, para $K = 16$ canales. La simulación de la respuesta en frecuencia a la salida del analizador del sistema BF-DFTG, con apilamiento de canales par, se puede ver en la parte superior de la Figura 3.23. En la misma figura, en la parte inferior, se muestra el mismo espectro normalizado, obtenido a partir de la implementación del banco de filtros DFT en la placa Red Pitaya.

Por otro lado, las Figuras 3.24 y 3.25 muestran las mismas señales, en función del tiempo, separando parte real e imaginaria, para cada uno de los 16 canales del sistema. En estas dos figuras se aprecia una comparación entre las señales obtenidas de la simulación y las señales obtenidas de la implementación en la FPGA de la placa Red Pitaya. Se observa que el analizador del sistema BF-DFT es capaz de recuperar las señales enviadas por el sintetizador, cumpliendo su objetivo.

Interferencia de canal adyacente

La interferencia del canal adyacente es causada por energía no deseada de la señal en el canal adyacente que se entromete en el canal de interés. La interferencia será más severa si se agrega más energía al canal adyacente, porque entra más energía no deseada en el canal de interés. La capacidad de un sistema para rechazar la interferencia del

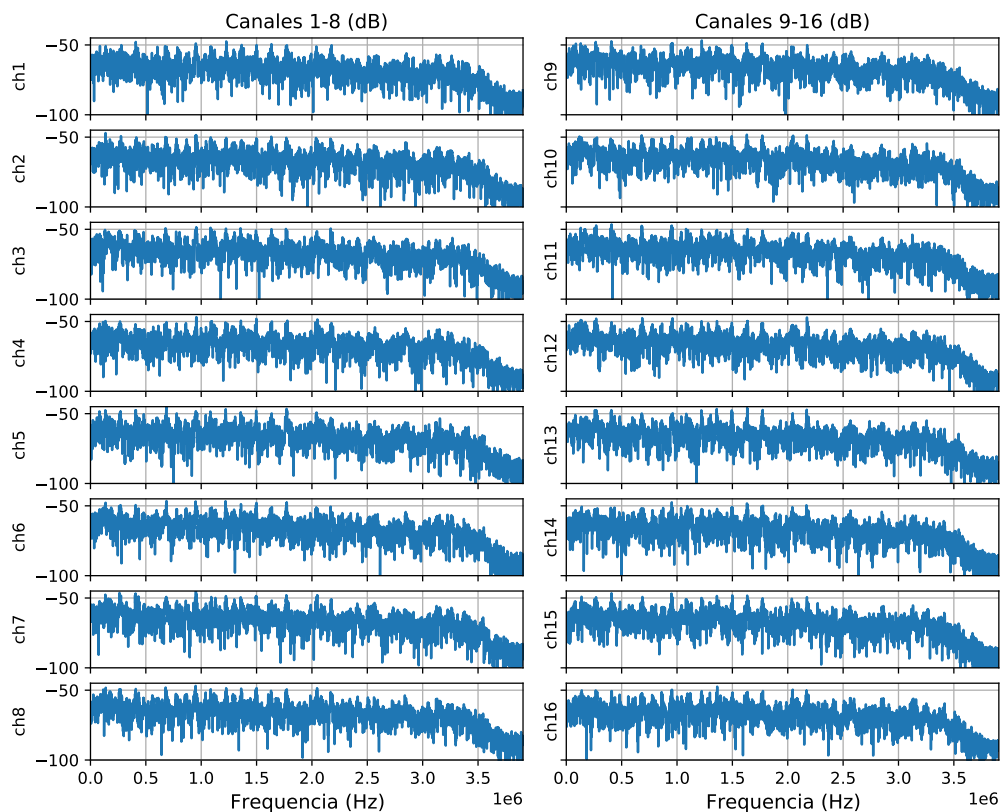


Figura 3.21: Piso de ruido medido. La caracterización corresponde al sistema BF-DFTG, críticamente muestreado, en configuración de realimentación. Es decir, se conectaron directamente los dos puertos de salida a los dos puertos de entrada de la placa Red Pitaya. Los puertos de entrada estaban adaptados con terminadores de 50Ω .

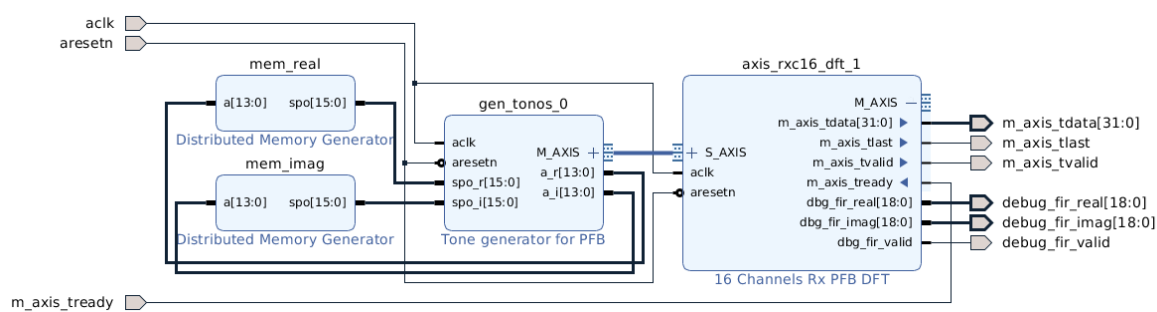


Figura 3.22: Banco de pruebas armado para evaluar la respuesta del sistema BF-DFT (o lo que es lo mismo BF-DFTG, con $k_0 = 0$). El bloque IP desarrollado cumple con el estándar de interconexión AXI. Las memorias contienen la parte real e imaginaria de la señal FDM, creada para simular el funcionamiento del sintetizador.

canal adyacente afecta en última instancia su capacidad para manejar una mezcla de señales adyacentes y canales más lejanos (menor potencia). Por lo tanto, el rechazo de la interferencia del canal adyacente es una característica importante del desempeño de los filtros de subbanda del analizador.

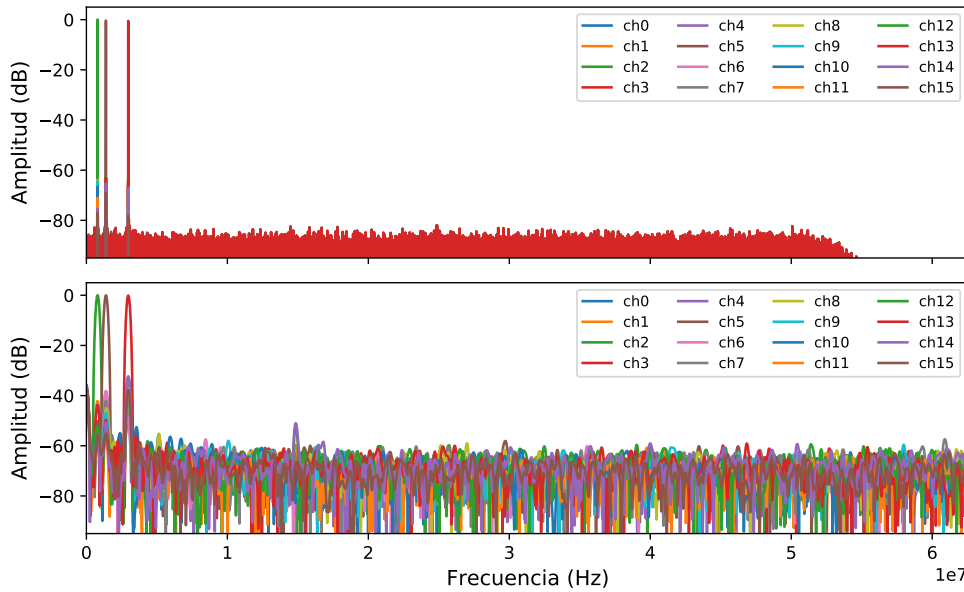


Figura 3.23: Simulación del espectro de salida normalizado para el analizador BF-DFTG críticamente muestreado de 16 canales (figura superior). Se observa un margen de ruido de ~ 60 dB entre canales adyacentes. Respuesta en frecuencia normalizada del mismo sistema, aplicado a la placa Red Pitaya (figura inferior). El margen de ruido disminuye hasta aproximadamente 35 dB, debido al ruido externo, agregado por los sistemas electrónicos de la placa.

Las especificaciones para la lectura de detectores MKIDs indican que el requisito mínimo para el valor de la relación portadora a adyacente es $C/I_a = -45$ dB. De la Figura 3.23 se desprende que el diseño implementado en FPGA cumple con esta especificación, incluso con un margen de 2 dB.

3.7.5. Evaluación del filtro con coeficientes complejos

Se creó un bloque IP y se armó un banco de pruebas para verificar el correcto funcionamiento del arreglo de filtros de la Figura 3.13. Comprobar el funcionamiento de este arreglo de filtros FIR es de fundamental importancia para la implementación de los sistemas BF-DFTG, ya que constituye uno de los bloques principales en todo el procesamiento de señales llevado a cabo por los bancos de filtros con coeficientes complejos. En el banco de pruebas se comparan las simulaciones generadas con el lenguaje Python y la respuesta obtenida del bloque IP, implementado en Vivado. La Figura 3.26 muestra la comparación de las salidas antes mencionadas. Se observa que ambas salidas coinciden. De esta forma, se pudo comprobar el funcionamiento del arreglo propuesto para el tratamiento de señales complejas en la FPGA.

3.7.6. Utilización de recursos hardware

La señal de entrada de banda ancha se digitalizó con una resolución de 14 bits por muestra. Los coeficientes del bloque FIR Compiler, la mayoría de las memorias de en-

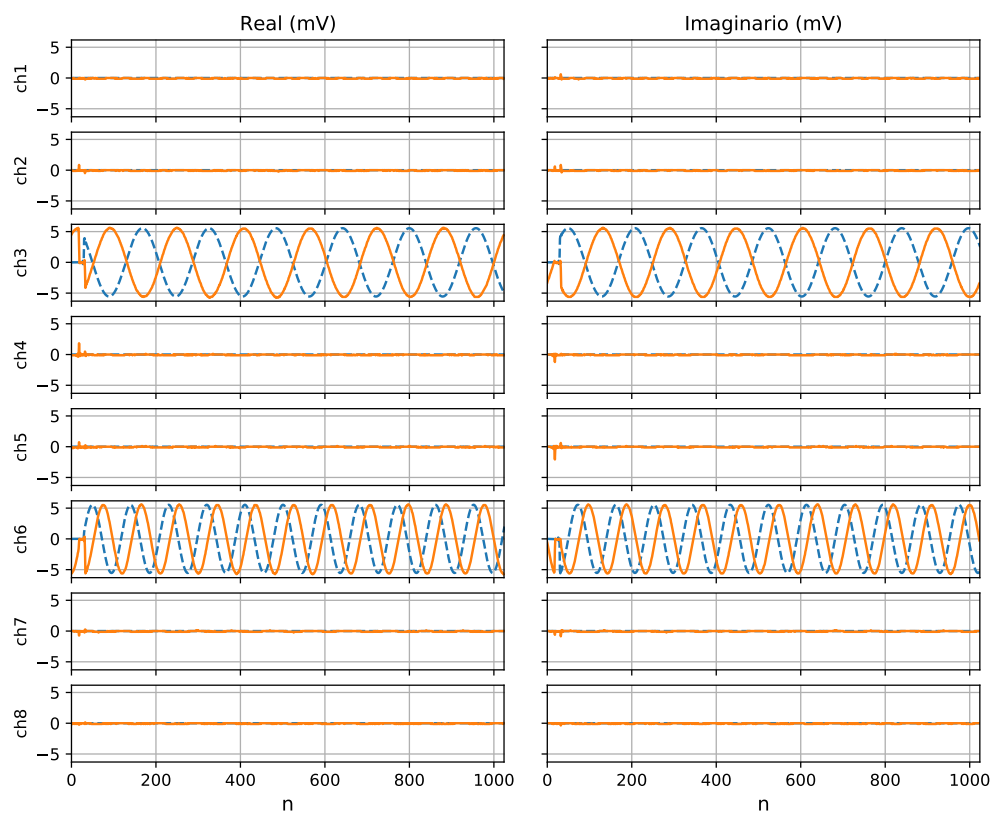


Figura 3.24: Canales 1 a 8. Señales de salida de los canales del analizador en el sistema BF-DFT diseñado. Se puede ver la recuperación de los canales 3 y 6 transmitidos por el sintetizador. Se muestran las señales obtenidas luego de pasar por los sistemas de conversión D/A y A/D de la Red Pitaya (línea continua), comparados con las señales obtenidas en la simulación del sistema (línea discontinua).

trada y salida, y los resultados intermedios de la FFT requerirán, en general, del uso de bloques de memoria RAM. Todas las multiplicaciones y adiciones se implementaron en bloques DSP48 para obtener el máximo desempeño. Por lo tanto, el uso de los bloques de memorias RAM y DSP48 son los más importantes para evaluar. En la Tabla 3.3 se muestra el uso de recursos FPGA para el sistema BF-DFTG de 16 canales, con apilamiento de canales par e impar y para el sistema sobremuestreado, con apilamiento de canales impar. Cabe aclarar que en la Tabla 3.3 se compara solamente el uso de los bloques DSP48 y BRAM en la FPGA, sin tener en cuenta el hardware adicional que pueda requerir algunas de las implementaciones. Por ejemplo, existen selectores y memorias FIFO asociadas a la arquitectura BF-DFTG-SM (Figura 3.15), que se implementan con memorias DRAM (Distributed RAM) y que no se analizan en dicha tabla comparativa.

Como resultado, el sistema BF-DFTG con apilamiento de canales impar utilizará un 50 % más de recursos, pero puede tener un mejor uso del espectro. Por otro lado, si se

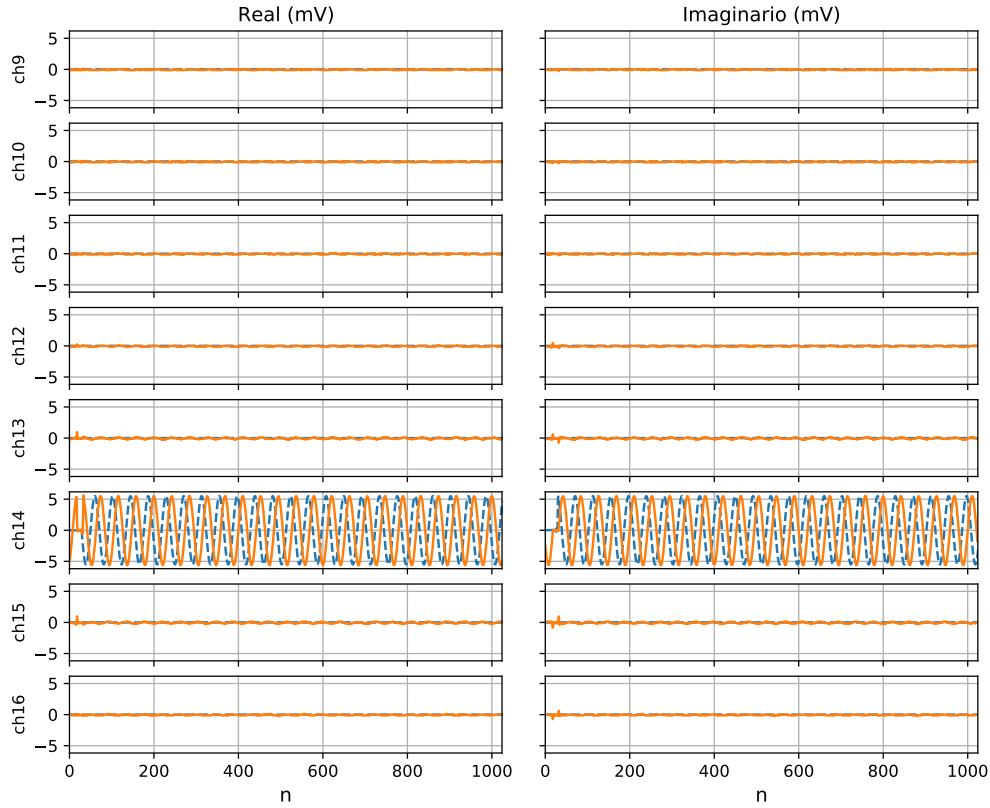


Figura 3.25: Canales 9 a 16. Señales de salida de los canales del analizador en el sistema BF-DFT diseñado. Se puede ver la recuperación del canal 14 transmitidos por el sintetizador. En línea continua, el resultado de la implementación en la FPGA de la placa Red Pitaya, comparada con las señales de la simulación del sistema (línea discontinua).

Tabla 3.3: Uso de recursos hardware en los sistemas diseñados. El porcentaje mostrado está referido al total de recursos disponibles en la placa Red Pitaya 125-14.

Parámetro	BF-DFTG		BF-DFTG-SM	
	$k_0 = 0$	$k_0 = \frac{1}{2}$	$k_0 = 0$	$k_0 = \frac{1}{2}$
	FIR			
DSP Slices	60 (75 %)	2×60 (150 %)	2×26 (65 %)	2×26 (65 %)
BRAM	0 (0 %)	0 (0 %)	0 (0 %)	0 (0 %)
Arquitectura	Systolic Multiply Accumulate	Systolic Multiply Accumulate	Systolic Multiply Accumulate	Systolic Multiply Accumulate
	FFT			
DSP Slices	12 (15 %)	12 (15 %)	12 (15 %)	12 (15 %)
BRAM	2 (3.3 %)	2 (3.3 %)	2 (3.3 %)	2 (3.3 %)
Implementación	Pipelined Streaming I/O	Pipelined Streaming I/O	Pipelined Streaming I/O	Pipelined Streaming I/O

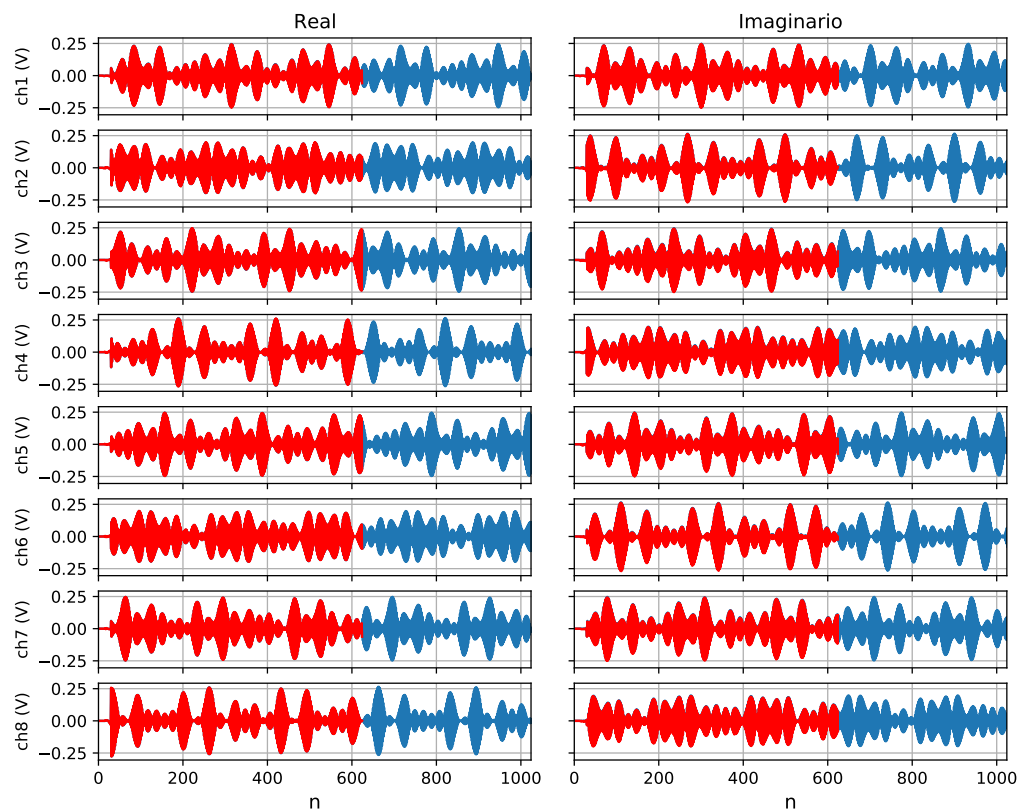


Figura 3.26: Comparación entre las simulaciones hechas en Vivado y Python. Respuesta del arreglo de filtros de la Figura 3.13, para los canales 1 a 8. Se muestra una superposición de respuestas entre la simulación con Python (azul) y la simulación del mismo sistema en Vivado (rojo). Se observan respuestas similares, y esto confirma el correcto funcionamiento del arreglo propuesto.

comparan las implementaciones sobremuestreadas con las muestreadas críticamente, se puede afirmar que la utilización de recursos es de un 10 % menor. Sin embargo, cualquiera de estos sistemas BF-DFTG tiene una eficiencia de recursos muy grande en comparación con el enfoque por canal, es decir, comparado con el caso de implementar el filtro sin utilizar la descomposición polifásica. En el enfoque por canal, 16 canales requieren un filtro FIR de 465 coeficientes y su correspondiente convertidor digital hacia abajo con diferentes frecuencias centrales.

Por último, los sistemas BF-DFTG pueden utilizarse para implementar analizadores o sintetizadores con apilamientos de canal par e impar (con una elección adecuada de k_0), porque implican un diseño general. Sin embargo, el sistema BF-DFT es el diseño más eficiente, ya que no requiere el uso de bloques FIR complejos (que requiere 2 bloques FIR Compiler) o la máquina de estados de cambio de frecuencia de salida.

De la Tabla 3.3 también resulta evidente que si se desea optimizar aún más estas implementaciones, será necesario un análisis más detallado de la estructura de los

filtros FIR, ya que el bloque FFT es por definición una implementación eficiente. Esto último es evidente en la Tabla 3.3, donde las cuatro implementaciones utilizan la misma cantidad de recursos en su bloque FFT. El análisis detallado de la estructura de los filtros FIR y su optimización es un problema que se aborda en el próximo capítulo de esta tesis.

3.8. Sumario

En este capítulo se pudo establecer un procedimiento de diseño para los diferentes bancos de filtros, tanto críticamente muestreados como sobremuestreados. Se analizaron las ventajas y desventajas que presentan dichas implementaciones. Todos los diseños estudiados requieren el uso intensivo de bloques DSP, así como de memoria RAM en la FPGA. De acuerdo a este análisis, se puede concluir que los diseños sobremuestreados, en general, requieren menos uso de recursos. Esto es cierto al menos para diseños con un número de canales pequeños ($K = 16$). Sin embargo, cualquiera de estos sistemas BF-DFTG tiene una eficiencia de recursos muy grande en comparación con el enfoque por canal, es decir, comparado con el caso de implementar el filtro sin utilizar la descomposición polifásica.

Se presentó el material que derivó en la presentación de un artículo en una prestigiosa revista internacional [1], así como un artículo en un congreso de la IEEE [2].

Los sistemas BF-DFTG pueden utilizarse para implementar bancos de filtros más generales, con un uso más eficiente del espectro, cuestión que puede ser de utilidad para la lectura de los detectores superconductores estudiados en esta tesis. Sin embargo, el banco de filtros DFT es el diseño más eficiente, ya que no requiere el uso de bloques FIR complejos.

Capítulo 4

Optimización de los bancos de filtros

“When you can measure what you are speaking about, and express it in numbers, you know something about it; but when you cannot measure it, when you cannot express it in numbers, your knowledge is of a meagre and unsatisfactory kind: it may be the beginning of knowledge, but you have scarcely, in your thoughts, advanced to the stage of science.”

— William Thomson, Lord Kelvin (1824–1907)

4.1. Introducción

En este capítulo de la tesis se aborda el problema de la optimización de los bancos de filtros presentados en los capítulos anteriores. Se investiga cuáles son los factores que definen la eficiencia de estos sistemas multitasa y se analizan las implementaciones de estructuras en árbol. Esto último unido a las realizaciones polifásicas de los filtros, permite obtener bancos de filtros óptimos en el uso de recursos.

En los sistemas de lectura de grandes arreglos de detectores superconductores el ancho de banda de los resonadores individuales es mucho menor que el ancho de banda de la señal FDM transmitida a través de todo el arreglo. En este caso, diezmar la señal en una sola etapa puede resultar en un arreglo de filtrado muy costoso y complejo en términos computacionales. Para estos casos puede resultar más eficiente la implementación de la conversión de la tasa de muestreo en múltiples etapas [63, 64]. La disminución gradual de la tasa de muestreo da como resultado un diseño simplificado de las diversas etapas del filtro y el diseño resultante aún puede cumplir con los requisitos generales de diezmado y filtrado. Los ahorros se logran reduciendo el número de multiplicaciones y adiciones por segundo (MADS), o lo que es lo mismo, reduciendo la tasa de multiplicación (MPS).

4.2. Cambio de la tasa de muestreo en etapas

El diseño de filtros FIR digitales con bandas de transición muy estrecha, banda de paso plana y banda de atenuación con gran atenuación da como resultado filtros de orden elevado. Los filtros digitales anti alias y anti imagen utilizados en los bancos de filtros analizados hasta aquí (críticamente muestreados o sobremuestreados) pertenecen a esta categoría. El enfoque ahora está en utilizar un diseño de varias etapas para que las especificaciones de diseño de cada filtro individual se pueda relajar.

4.2.1. Diezmado en etapas

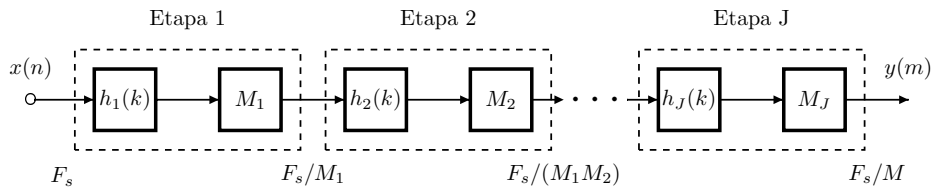


Figura 4.1: Proceso de diezmado multietapas.

La Figura 4.1 muestra la disposición de los bloques y la relación entre las frecuencias para un proceso de diezmado en J etapas. La condición para permitir el diezmado en múltiples etapas es que M , el factor de diezmado total, no sea un número primo y que se pueda escribir como el producto:

$$M = \prod_{i=1}^J M_i = M_1 \times M_2 \times \cdots \times M_J, \quad (4.1)$$

donde M_1, M_2, \dots, M_J , son los factores de diezmado asociados a las etapas respectivas en un diezmador de J etapas. Esto a su vez implica que la frecuencia de muestreo original, F_s , y la frecuencia de muestreo final $F_{s,J}$ estarán relacionadas de acuerdo a

$$F_{s,J} = \frac{F_s}{M} = \frac{F_s}{\prod_{i=1}^J M_i}, \quad (4.2)$$

y la relación entre dos tasas de muestreo sucesivas se puede expresar como

$$F_{s,i} = \frac{F_{s,i-1}}{M_i}, \quad i = 1, 2, \dots, J. \quad (4.3)$$

Las frecuencias inicial y final serán $F_{s,0} = F_s$ y $F_{s,J} = F_s/M$, respectivamente.

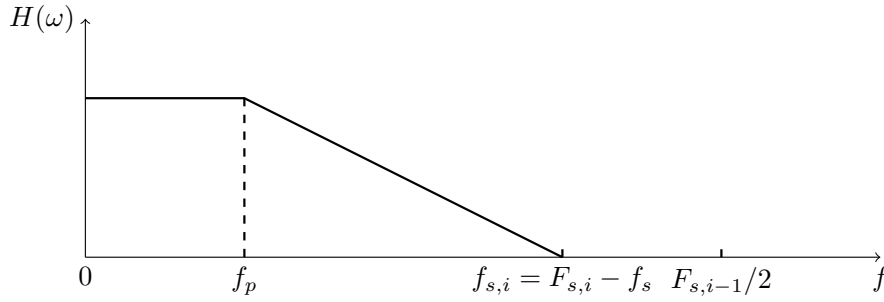


Figura 4.2: Especificaciones de respuesta en frecuencia para el filtro i , $i = 1, 2, \dots, J$.

4.2.2. Requerimientos de los filtros para las etapas individuales

El proceso de diezmado en múltiples etapas puede abordarse desde una perspectiva espectral. La Figura 4.2 y la Tabla 4.1 presentan las características requeridas para la etapa i -ésima de un filtro diezmador multietapas como el mostrado en la Figura 4.1, donde $F_{s,i}$ y N_i son, respectivamente, la frecuencia de muestreo de salida y la longitud del filtro para el diezmador i -ésimo. La máxima frecuencia de la banda de paso para todo el conjunto viene dada por f_p y la frecuencia de inicio de la banda atenuada es f_s . El parámetro Δf_i es la banda de transición normalizada para la etapa i -ésima y viene dado por

$$\Delta f_i = \frac{f_{s,i} - f_p}{F_{s,i-1}}. \quad (4.4)$$

En general, para evitar cualquier degradación debida al alias, la frecuencia de inicio de la banda atenuada de la última etapa debe obedecer el teorema del muestreo, es decir

$$f_s \leq \frac{F_{s,J}}{2}. \quad (4.5)$$

Las características de la banda de paso del filtro de la etapa i -ésima deben ser planas entre frecuencia cero y f_p para evitar cualquier distorsión de la señal en dicha banda. Por otro lado, para garantizar que no haya componentes de alias en la banda de señal deseada, la frecuencia de inicio de la banda atenuada del filtro de la etapa i -ésima debe ajustarse a la relación:

$$f_{s,i} \leq F_{s,i} - f_s \quad (4.6)$$

El resultado en (4.6) implica que la frecuencia de inicio de la banda atenuada de la última etapa es $f_{s,J} = F_{s,J} - f_s = 2f_s - f_s = f_s$, tal como se requiere para todo el sistema.

En este punto, los siguientes parámetros a analizar son las ondulaciones permitidas en las bandas de paso y atenuada de cada etapa. El requisito es que la ondulación general de la banda de paso del filtro compuesto de J etapas esté por debajo de $1 + \delta_p$. Esto impone restricciones más estrictas en la ondulación de la banda de paso tolerable

Tabla 4.1: Requerimientos para los filtros de las etapas individuales

Parámetro	Valor
Banda de paso	$0 \leq f \leq f_p$
Banda de atenuación	$(F_{s,i} - \frac{F_s}{2M}) < f < \frac{F_{s,i-1}}{2}, i = 1, 2, \dots, J$
Ondulación en la banda de paso	δ_p/J
Ondulación en la banda de atenuación	δ_s
Longitud del filtro	$N_i \simeq \frac{D_\infty(\delta_p, \delta_s)}{\Delta f_i} - f(\delta_p, \delta_s)\Delta f_i + 1$

en las etapas individuales en cascada. Una forma simple, pero no única, de especificar la banda de paso de cada etapa es requerir que $1 + \delta_{p,i}$, se especifique de forma tal que $\delta_{p,i} = \delta_p/J$. De manera similar, la ondulación de la banda de atenuación δ_s especifica la ondulación de la banda atenuada global, o la ondulación de la banda atenuada del filtro multietapas acumulativa. Esta ondulación se impone a todas las etapas en cascada, es decir, $\delta_{s,i} \cong \delta_s$. Esto es particularmente importante ya que el alias no necesariamente se agrega de manera coherente, entonces se requiere una atenuación suficiente para evitar el alias en cada etapa. Sin embargo, depende del diseñador y la naturaleza del diseño especificar este parámetro.

Habiendo entendido la relación que existe entre los distintos parámetros que relacionan las respuestas de las diferentes etapas en un diezmador multietapas, ahora surge una pregunta interesante: ¿cuál es el número óptimo de etapas de diezmado y la cantidad por la cual se debe diezmarse en cada etapa para lograr la máxima eficiencia?. La respuesta a estas preguntas está en minimizar la complejidad computacional del filtro general, lo cual a su vez está relacionado con la expresión para la longitud del filtro (N) que aparece en la Tabla 4.1.

Para estimar el orden requerido de un filtro FIR pasa bajas óptimo, se define la banda de transición Δf de la ecuación (4.4) para una etapa de diezmado dada, cuyo ancho está normalizado por la frecuencia de muestreo de entrada en esa etapa particular, y que se escribe de nuevo aquí explicitando los factores intervinientes, es decir

$$\Delta f_i = \frac{(F_{s,i} - f_s) - f_p}{F_{s,i-1}}. \quad (4.7)$$

Entonces, el número óptimo de coeficientes viene dado por [63, 65]:

$$N_{i,opt} \cong \frac{D_\infty(\delta_{p,i}, \delta_{s,i})}{\Delta f_i} - f(\delta_{p,i}, \delta_{s,i})\Delta f_i + 1 \quad (4.8)$$

donde

$$\begin{aligned}
 D_{\infty}(\delta_{p,i}, \delta_{s,i}) = & [5,309 \times 10^{-3}(\log_{10} \delta_{p,i})^2 \\
 & + 7,114 \times 10^{-2}(\log_{10} \delta_{p,i}) - 0,4761] \times \log_{10} \delta_{s,i} \\
 & - [2,66 \times 10^{-3}(\log_{10} \delta_{p,i})^2 + 0,5941(\log_{10} \delta_{p,i}) \\
 & + 0,4278]
 \end{aligned} \tag{4.9}$$

y

$$f(\delta_{p,i}, \delta_{s,i}) = 11,01217 + 0,51244 \log_{10} \left(\frac{\delta_{p,i}}{\delta_{s,i}} \right) \tag{4.10}$$

Se debe notar que, para una relación de diezmado general (M) grande, donde la banda de transición es pequeña, la ecuación (4.8) puede simplificarse a

$$N_{i,opt} \approx \frac{D_{\infty}(\delta_{p,i}, \delta_{s,i})}{\Delta f_i}. \tag{4.11}$$

El objetivo final de un diezmador multietapas es el de minimizar el número total de multiplicaciones y adiciones por segundo (MADS), R_T . Sea R_i el número de MADS en la i -ésima etapa de diezmado, entonces R_T viene dado por

$$R_T = \sum_{i=1}^J R_i. \tag{4.12}$$

Minimizar el R_T minimiza la cantidad total de cómputo requerida en el sistema. Aquí debe hacerse notar que R_T no es nada más que otra forma de expresar el MPS, analizado en el Apéndice B.2.1, para el sistema global. Entonces, dada la longitud óptima del filtro $N_{i,opt}$ para la i -ésima etapa y asumiendo una implementación en forma directa para los filtros FIR, el parámetro R_i se puede expresar como el producto de $N_{i,opt}$ veces la tasa de muestreo de entrada del filtro $F_{s,i}$, dividido por el factor de diezmado M_i ,

$$R_i = \frac{N_{i,opt} \times F_{s,i}}{M_i}. \tag{4.13}$$

A partir de (4.3), (4.11) y (4.13), en [64] se encontró que (4.13) puede expresarse como

$$R_i \cong D_{\infty} \left(\frac{\delta_p}{J}, \delta_s \right) \frac{M_i F_{s,i}^2}{F_{s,i} - f_s - f_p}, \tag{4.14}$$

y el cálculo total para todas las etapas se puede expresar en la siguiente forma:

$$\begin{aligned} R_T &\cong D_\infty \left(\frac{\delta_p}{J}, \delta_s \right) \sum_{i=1}^J \frac{M_i F_{s,i}^2}{F_{s,i} - f_s - f_p} \text{ (MADS)} \\ &\cong D_\infty \left(\frac{\delta_p}{J}, \delta_s \right) F_s \sum_{i=1}^J \frac{M_i}{\left(\prod_{j=1}^i M_j \right) \left(1 - \frac{f_s + f_p}{F_s} \prod_{j=1}^i M_j \right)} \text{ (MADS)}. \end{aligned} \quad (4.15)$$

Para simplificar aún más las relaciones en (4.15), se define ΔF como la relación de banda de transición

$$\Delta F = \frac{f_s - f_p}{f_s}, \quad (4.16)$$

con lo cual se puede reescribir (4.15) como

$$R_T \cong D_\infty \left(\frac{\delta_p}{J}, \delta_s \right) F_s S \text{ (MADS)} \quad (4.17)$$

donde

$$S = \frac{2}{\left(\Delta F \prod_{j=1}^{J-1} M_j \right)} + \sum_{i=1}^{J-1} \frac{M_i}{\left(\prod_{j=1}^i M_j \right) \left(1 - \alpha \prod_{j=1}^i M_j \right)}, \quad (4.18)$$

que es la forma final buscada y $\alpha = \frac{2-\Delta F}{2M}$.

De (4.17), se puede observar que la elección del número óptimo de etapas J está fuertemente influenciada por ΔF y M , mucho más que las ondulaciones de la banda de paso y la banda atenuada.

De manera similar, se puede desarrollar la teoría para encontrar el costo de memoria total del sistema, N_T , definida como

$$N_T = \sum_{i=1}^J N_i, \quad (4.19)$$

donde N_i es el número de coeficientes del filtro de la etapa i -ésima. Esta función de costo se puede expresar en términos de $D_\infty(\delta_p, \delta_s)$ como

$$N_T = D_\infty(\delta_p, \delta_s) GT, \quad (4.20)$$

donde G es una constante de proporcionalidad relacionada con la implementación de los coeficientes del filtro y T viene dada por

$$T = \frac{2}{\Delta F} \frac{M}{\prod_{j=1}^{J-1} M_j} + \sum_{i=1}^{J-1} \frac{M_i}{1 - \alpha \prod_{j=1}^i M_j}. \quad (4.21)$$

Es decir que el problema de minimizar R_T o N_T se relaciona con minimizar las funciones

S en (4.18) y T en (4.21), respectivamente.

Como caso particular, para un diezmador de dos etapas ($J = 2$) y $M > 10$, los autores en [64] proveen una solución para elegir los factores de diezmado M_1 y M_2 de forma óptima. Esto se hace minimizando R_T en (4.17) para un dado J . Recordando que, en este caso, el factor de diezmado total es $M = M_1 \times M_2$, la solución óptima entrega

$$M_{1,opt} = \frac{2M \left(1 - \sqrt{\frac{M\Delta F}{2-\Delta F}}\right)}{2 - \Delta F(M+1)}, \quad J = 2 \quad (4.22)$$

y

$$M_{2,opt} = \frac{M}{M_{1,opt}}, \quad J = 2 \quad (4.23)$$

Se debe notar en (4.22) que la relación resultará en la mayoría de los casos en números no enteros. La elección del factor $M_{1,opt}$, resultará entonces en la elección del entero más cercano, tal que

$$M = M_{1,opt} \times M_{2,opt} \quad (4.24)$$

4.3. Determinación del número óptimo de etapas requeridas

Ahora que se conocen los factores involucrados en la optimización de un sistema multietapas, el paso siguiente en esta tesis es encontrar un algoritmo que permita determinar cuál es el número óptimo de etapas para la implementación del sistema de lectura de detectores.

El diseño de filtros de varias etapas es un problema complejo de optimización multidimensional, aunque en [66] y [67] se encontró que las soluciones óptimas pueden derivarse analíticamente tomando la ecuación diferencial parcial de la función de costo, reduciéndola a un problema unidimensional sin necesidad de complejos algoritmos de búsqueda numérica. Sin embargo, las soluciones óptimas suelen ser grupos de números reales no enteros que no pueden implementarse en sistemas prácticos. Se necesita un ajuste manual de los resultados, requiriéndose aún métodos numéricos para resolver las ecuaciones, y para cada diseño, las raíces de la ecuación deben volver a colocarse en una función de costo para encontrar el conjunto de soluciones óptimo. Alternativamente, se puede obtener la solución entera directamente. En [68] se representa este problema en el dominio de enteros usando la teoría de conjuntos, y luego realiza la factorización de enteros. En [69] se muestra que el problema puede resolverse mediante una búsqueda exhaustiva con el uso de algoritmos genéticos. En general, los enfoques que producen resultados enteros útiles tienen un alto costo computacional y no consideran las propiedades importantes de diseño de filtros multietapas [70].

Aquí se desarrolla un algoritmo simplificado para buscar directamente los resultados enteros óptimos. Teniendo en cuenta los parámetros de diseño prácticos más útiles, los resultados óptimos se pueden aproximar con un número limitado de conjuntos para cualquier diseño que satisfaga ciertas restricciones, con costos insignificantes. Esto simplifica enormemente la complejidad del problema.

4.3.1. Algoritmo de búsqueda del número de etapas

La elección del número de etapas, J , y de los factores de diezmado, M_i , no es un problema trivial. Sin embargo, en la práctica el número de etapas raramente supera 3 o 4 [71]. Más aún, para un valor determinado de M , existe un limitado conjunto de posibles factores enteros. Entonces una solución posible al problema de búsqueda de factores de diezmado óptimos es determinar todos los posibles factores de M , esto es todos los conjuntos posibles de valores M_i , y sus correspondientes requerimientos para R_T o N_T . Se elegirá, entonces, la solución más eficiente (o la preferida) por inspección.

Sin embargo, si se observan los resultados de los experimentos de soluciones óptimas de valor real y valor entero antes mencionados, existen dos propiedades importantes de las distribuciones de soluciones óptimas para el costo computacional y el costo de memoria de almacenamiento:

- 1) El conjunto de los M_i siempre se presenta en orden descendente para el diezmado multietapa y en orden ascendente para la interpolación multietapa [64, 71].
- 2) ΔF está relacionado con el ancho de la banda de transición. La variación de ΔF cambia el orden del filtro pero no el factor de cambio de frecuencia de muestreo (M_i) de cada etapa.

Por lo tanto, la búsqueda de soluciones con valores enteros puede ser informada por 1), y debido a 2), el tamaño del problema es considerablemente más pequeño de lo que parece ser.

En base a estas propiedades, desarrollamos un algoritmo de búsqueda de número de etapas óptimas que nos permitiera, dado un determinado requerimiento de diseño, obtener la implementación más adecuada en cuanto al uso de recursos para la FPGA que albergaría el sistema de procesamiento. El algoritmo está escrito en lenguaje Python y permite obtener todos los parámetros útiles de cada etapa del sistema estudiado.

4.4. Evaluación de implementaciones utilizando el algoritmo de búsqueda

Para comprobar el algoritmo desarrollado en esta tesis, se analizaron e implementaron diferentes diseños de bancos de filtros con $K = 16$ canales críticamente muestreados

y sobremuestreados, de una etapa y de varias etapas, antes de pasar a analizar las características de diseños más grandes, con $K \geq 10.000$ canales. En cada caso, se buscó la implementación óptima para los diseños multietapas. Los diseños fueron probados en la placa Red Pitaya.

4.4.1. Banco de filtros críticamente muestreado $K = M = 16$

Las especificaciones generales del filtro son las mismas que las presentadas en la Tabla 3.1. Es decir, se diseña un diezmador con $M = 16$, que convierte la frecuencia de muestreo de entrada $F_{s,0} = 125$ MHz, a la frecuencia de muestreo de salida de $F_{s,J} = 7,8125$ MHz. La frecuencia del borde de la banda de paso es $f_p = 3,125$ MHz y la frecuencia del borde de la banda atenuada es $f_s = 3,90625$ MHz. La ondulación máxima de banda de paso solicitada se especifica a $\delta_p = 5,756 \times 10^{-3}$ (0,1 dB), y la ondulación máxima de la banda atenuada es $\delta_s = 5,041 \times 10^{-4}$ (66 dB).

Solución de una etapa para $M = 16$

Para el diezmador de una etapa, un filtro FIR óptimo con $N = 465$ cumple con los requisitos de diseño especificados anteriormente. La descomposición polifásica para $M = 16$ entrega 16 subfiltros, y la longitud de cada subfiltro es de 30. En este diseño, la tasa de multiplicación viene dada por $R_T = 465 \times 7,8125 \times 10^6 = 3,6328125 \times 10^9$ multiplicaciones por segundo.

Solución multietapas para $M = 16$

Aplicando el algoritmo para la búsqueda del número de etapas óptimo, el factor de diezmado $M = 16$ se puede expresar como un producto de dos enteros, es decir, $M = M_1 \times M_2$, y en lugar del diezmado de una sola etapa, este procesamiento se puede realizar en dos pasos. El algoritmo encuentra dos posibles combinaciones, $M = 4 \times 4$ o $M = 8 \times 2$. Luego de analizar los resultados, se encuentra que la combinación $M = 8 \times 2$ es la más eficiente en términos de R_T . La elección de estos factores arroja $N_1 = 44$ y $N_2 = 61$ para la primera y segunda etapa, respectivamente. La Figura 4.3(a) muestra la disposición de los bloques de filtrado y de diezmado para la configuración elegida.

En la primera etapa, la señal de entrada se diezma en 8 por el filtro $H_1(z)$, y en la segunda etapa en 2 por el filtro $H_2(z)$. La Figura 4.3(b) presenta el arreglo equivalente de una etapa del diezmador de dos etapas [72, 73], obtenido luego de aplicar la tercera identidad (ver el Apéndice C). La función de los filtros $H_1(z)$ y $H_2(z)$ es hacer cumplir los requisitos generales de diseño especificados para el diezmador. El filtro $H_2(z)$, que funciona a la frecuencia de muestreo de 15,625 MHz, está diseñado para la frecuencia límite de la banda de paso de 3,125 MHz y la frecuencia de borde de

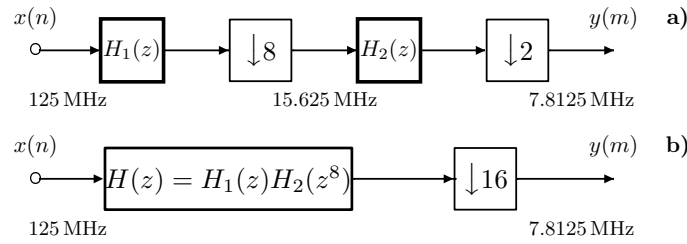


Figura 4.3: Diezmador de dos etapas. a) Implementación para $M = 8 \times 2$. b) Equivalente de una etapa para $M = 8 \times 2$.

la banda atenuada de 11,719 MHz. El papel de $H_1(z)$ es entregar una banda de paso en el rango de 0 – 3,125 MHz y proporcionar la atenuación de 66 dB en el resto del espectro. Los filtros se diseñaron siguiendo el esquema de tolerancia de la Figura 3.1. La respuesta global resultante $H(z) = H_1(z)H_2(z^8)$ se muestra en la Figura 4.4. Con este enfoque, la tarea de filtrado general se comparte entre dos filtros de orden inferior. Cabe notar, observando la Figura 4.4, que si se desea mantener el alias en las bandas adyacentes por debajo de las especificaciones generales, seguramente haya que aumentar en 3 o 4 el número de coeficientes de los filtros de las etapas o elegir algún método alternativo [72, 74, 75] al esquema de la Figura 3.1 para definir las especificaciones de los filtros. Esto se debe a que los valores permitidos para M son, por definición, enteros y no continuos, como requiere la solución óptima [63, 64].

El número total de coeficientes en el diezmador de dos etapas para $M = 8 \times 2$ asciende a $44 + 61 = 105$, comparados con los $N = 465$ coeficientes requeridos para implementar el filtro en una sola etapa. La primera etapa, que consiste en el filtro $H_1(z)$ y el bloque de muestreo descendente por 8, se puede implementar con 8 subfiltros polifásicos que funcionan a la velocidad de muestreo intermedia de 15,625 MHz. La tasa de multiplicación, R_1 , para la primera etapa se puede calcular como

$$R_1 = 44 \times 15,625 \times 10^6 = 0,6875 \times 10^9 \text{ MPS.} \quad (4.25)$$

La segunda etapa, que consiste en el filtro $H_2(z)$ y el bloque de muestreo descendente por 2 se puede implementar con 2 subfiltros polifásicos que funcionan a la velocidad de muestreo de salida de 7,8125 MHz. Por lo tanto, para la segunda etapa, que tiene 61 coeficientes, la tasa de multiplicación es

$$R_2 = 61 \times 7,8125 \times 10^6 = 0,4765625 \times 10^9 \text{ MPS.} \quad (4.26)$$

Entonces, la tasa de multiplicación del diezmador de dos etapas es

$$R_T = R_1 + R_2 = 0,6875 \times 10^9 + 0,4765625 \times 10^9 = 1,1640625 \times 10^9 \text{ MPS.} \quad (4.27)$$

Comparando este resultado con las $3,6328125 \times 10^9$ multiplicaciones por segundo re-

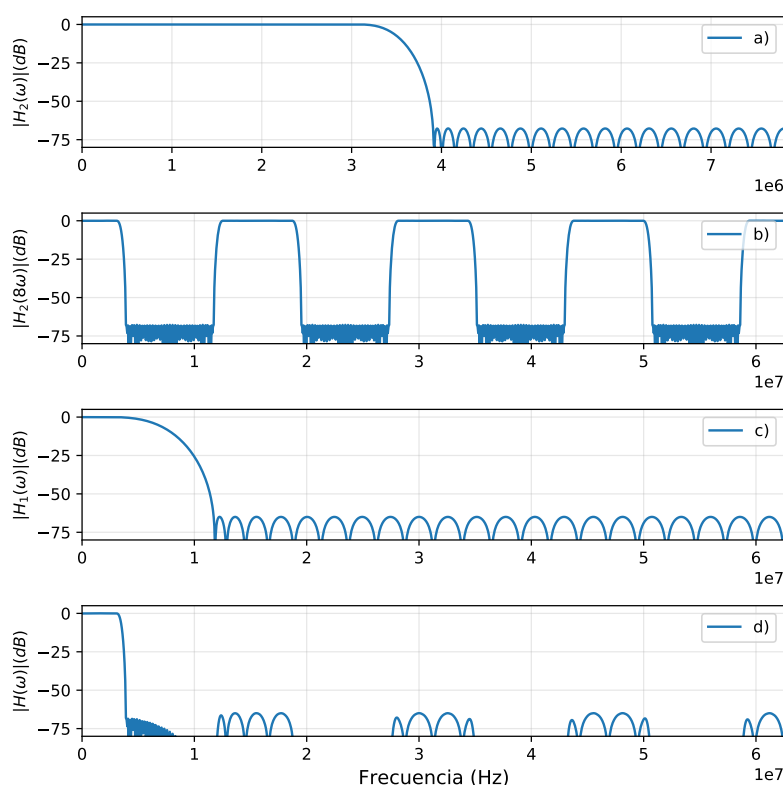


Figura 4.4: Respuestas en magnitud del diezmador de dos etapas. a) Filtro de la segunda etapa $H_2(z)$. b) Filtro periódico $H_2(z^8)$. c) Filtro de la primera etapa $H_1(z)$. d) Respuesta equivalente del filtro de diezmado global $H(z)$.

Tabla 4.2: Implementaciones del diezmador por $M = 16$.

J	N_1	N_2	M_1	M_2	R_T	N_T
1	463	-	16	-	$3,6328125 \times 10^9$	463
2	44	61	8	2	$1,1640625 \times 10^9$	105
2	13	124	4	4	$1,3750000 \times 10^9$	137

queridas para el diezmador de una etapa, la eficiencia computacional en el diseño de dos etapas se triplica.

Las ventajas del diezmador de dos etapas son evidentes al comparar las características del filtro con las requeridas para el diezmador de una etapa. La Tabla 4.2 muestra los parámetros encontrados para las implementaciones del diezmador por $M = 16$. También se han incluido los requerimientos de memoria, N_T , para cada implementación.

De este análisis para el diezmador por $M = 16$ se puede decir que, en general, los valores M_i que minimizan los requerimientos de memoria también minimizan el número de MPS. Sin embargo, cuando los valores de M_i se ven restringidos a valores enteros esas condiciones no siempre se satisfacen. La solución final surge por inspección, luego de aplicar el algoritmo desarrollado y por eso, normalmente es conveniente observar

todos los conjuntos de factores enteros.

4.4.2. Banco de filtros sobremuestreado $K = MI = 16$

Para completar el análisis, también se analizó el diseño del banco de filtros sobremuestreado por un factor $I = 2$ y $K = MI = 16$ canales.

Las especificaciones generales del filtro son las mismas que las presentadas en la Tabla 3.1. Es decir, se diseña un diezmador con $M = 8$, que convierte la frecuencia de muestreo de entrada $F_{s,0} = 125$ MHz a la frecuencia de muestreo de salida $F_{s,J} = 15,625$ MHz. La frecuencia del borde de la banda de paso es $f_p = 3,90625$ MHz y la frecuencia del borde de la banda atenuada es $f_s = 7,8125$ MHz. La ondulación máxima de banda de paso solicitada se especifica a $\delta_p = 5,756 \times 10^{-3}$ (0,1 dB), y la ondulación máxima de la banda atenuada es $\delta_s = 5,041 \times 10^{-4}$ (66 dB).

Solución de una etapa para $M = 8$

Para el diezmador sobremuestreado de una etapa, un filtro FIR óptimo con $N = 92$ cumple con los requisitos de diseño especificados anteriormente. La descomposición polifásica sobremuestreada para $M = 8$ entrega 16 subfiltros polifásicos, y la longitud de cada subfiltro es $N_p = 6^1$. Para este diseño, la tasa de multiplicación R_T viene dada por $R_T = 92 \times 15,625 \times 10^6 = 1,4375 \times 10^9$ multiplicaciones por segundo.

Solución multietapas para $M = 8$

Aplicando el algoritmo desarrollado, el factor de diezmado $M = 8$ se puede expresar como un producto de dos o tres enteros, es decir, $M = M_1 \times M_2$ o $M = M_1 \times M_2 \times M_3$, y en lugar del diezmado de una sola etapa, el diezmado se puede realizar en dos o tres etapas. El algoritmo encuentra dos posibles combinaciones, $M = 4 \times 2$ o $M = 2 \times 2 \times 2$. Luego de analizar los resultados, se encuentra que la combinación $M = 4 \times 2$ es la más eficiente en términos de R_T . La elección de estos factores arroja $N_1 = 32$ y $N_2 = 23$ para la primera y segunda etapa, respectivamente. La Figura 4.5(a) muestra la disposición de los bloques de filtrado y de diezmado para la configuración elegida.

El diseño de los filtros sobremuestreados de las etapas individuales debe modificarse levemente, respecto a los valores mostrados en la Tabla 4.1. El cambio principal es que la ecuación (4.6) debe cambiarse, para un factor de sobremuestreo $I = 2$ y para la etapa i -ésima, a

$$f_{s,i} = \frac{F_{s,i}}{2}. \quad (4.28)$$

En la primera etapa, la señal de entrada se diezma en 4 por el filtro $H_1(z)$, y en la segunda etapa en 2 por el filtro $H_2(z)$. La Figura 4.5(b) presenta el arreglo equiva-

¹Luego de buscar una longitud más conveniente, como se comentó en la Sección 3.3.3.

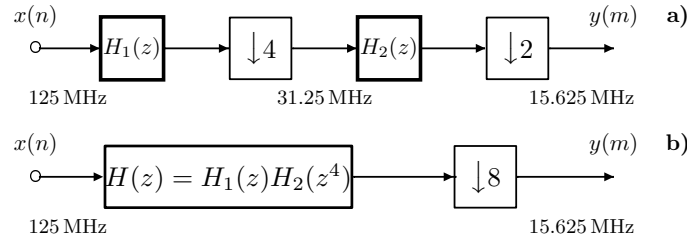


Figura 4.5: Diezmador sobremuestreado de dos etapas. a) Implementación para $M = 4 \times 2$. b) Equivalente de una etapa para $M = 4 \times 2$.

lente de una etapa del diezmador sobremuestreado de dos etapas. El filtro $H_2(z)$, que funciona a la frecuencia de muestreo de 31,25 MHz, está diseñado para la frecuencia límite de la banda de paso de 3,90625 MHz y la frecuencia de borde de la banda atenuada de 7,8125 MHz. El papel de $H_1(z)$ es entregar una banda de paso en el rango de 0 – 3,90625 MHz y proporcionar la atenuación de 66 dB en el resto del espectro. La respuesta global resultante $H(z) = H_1(z)H_2(z^4)$ se muestra en la Figura 4.6. El

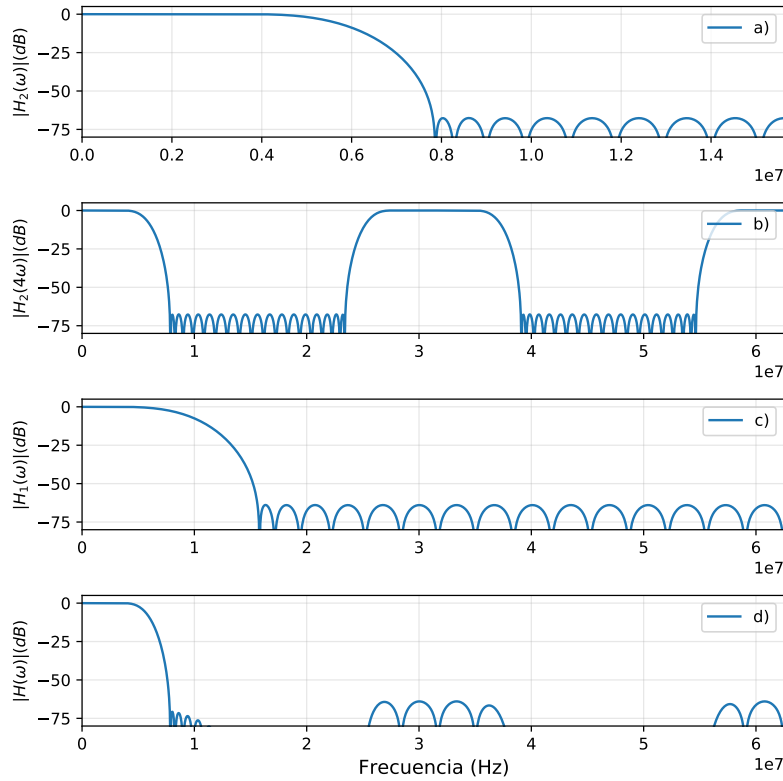


Figura 4.6: Respuestas en magnitud del diezmador de dos etapas. a) Filtro de la segunda etapa $H_2(z)$. b) Filtro periódico $H_2(z^4)$. c) Filtro de la primera etapa $H_1(z)$. d) Respuesta equivalente del filtro de diezmado global $H(z)$.

número total de coeficientes en el diezmador de dos etapas para $M = 4 \times 2$ asciende a $32 + 23 = 55$, comparados con los $N = 92$ coeficientes requeridos para implementar el filtro en una sola etapa. La primera etapa, que consiste en el filtro sobremuestreado $H_1(z)$ y el bloque de muestreo descendente por 4, se puede implementar con 8 subfiltros

Tabla 4.3: Implementaciones del diezmador sobremuestreado por $M = 8$.

J	N_1	N_2	N_3	M_1	M_2	M_3	R_T	N_T
1	92	-	-	16	-	-	$1,437500 \times 10^9$	92
2	32	23	-	4	2	-	$1,359375 \times 10^9$	55
3	12	15	24	2	2	2	$1,593750 \times 10^9$	51

polifásicos que funcionan a la velocidad de muestreo intermedia de 31,25 MHz. La tasa de multiplicación, R_1 , para la primera etapa se puede calcular como

$$R_1 = 32 \times 31,25 \times 10^6 = 1 \times 10^9 \text{ MPS.} \quad (4.29)$$

La segunda etapa, que consiste en el filtro sobremuestreado $H_2(z)$ y el bloque de muestreo descendente por 2 se puede implementar con 4 subfiltros polifásicos que funcionan a la velocidad de muestreo de salida de 15,625 MHz. Por lo tanto, para la segunda etapa, que tiene 23 coeficientes, la tasa de multiplicación es

$$R_2 = 23 \times 15,625 \times 10^6 = 0,359375 \times 10^9 \text{ MPS.} \quad (4.30)$$

Entonces, la tasa de multiplicación del diezmador de dos etapas es

$$R_T = R_1 + R_2 = 1 \times 10^9 + 0,359375 \times 10^9 = 1,359375 \times 10^9 \text{ MPS.} \quad (4.31)$$

Comparando este resultado con las $1,4375 \times 10^9$ multiplicaciones por segundo requeridas para el diezmador sobremuestreado de una etapa, la eficiencia computacional en el diseño de dos etapas es de un $\sim 5\%$ mejor. Este resultado no es sorprendente si se piensa que el diseño sobremuestreado de una sola etapa ya es un diseño eficiente. Por otro lado, como el factor de diezmado en este caso es bajo $M = 8$, se esperan ahorros computacionales mayores para factores de diezmado más grandes.

La Tabla 4.3 muestra los parámetros encontrados para las implementaciones del diezmador sobremuestreado por $M = 8$. También se han incluido los requerimientos de memoria, N_T , para cada implementación.

4.5. Análisis para $K \geq 10.000$ canales

Típicamente, los sistemas de conversión de frecuencia, como los que tienen incorporados la placa RFSoc o la placa *fMESSI*, convierten la señal de banda ancha en el rango de los GHz a frecuencias menores, del orden de los 512 MHz para que pueda ser procesada por la FPGA. El truco es tener varios de esos caminos de datos, funcionando en paralelo a 512 MHz, para procesar los datos con una tasa de muestreo efectiva de al-

gunos GHz. Después de esa primera conversión se debe bajar la tasa de muestreo hasta los 2 MHz de funcionamiento típicos para un resonador, de acuerdo a lo presentado en los Capítulos 1 y 2.

El desafío es, entonces, lograr leer de manera eficiente un arreglo de 1.000 o más detectores superconductores como los MKID en una FPGA que tiene recursos hardware limitados. En esta sección se estudian las diferentes implementaciones posibles para poder leer estos grandes arreglos de detectores, partiendo de los 512 MHz hasta los 2 MHz necesarios para un solo pixel. Es decir diseños con factores de diezmado de $M = 256$, críticamente muestreado y $M = 128$, sobremuestreado por un factor $I = 2$.

4.5.1. Banco de filtros críticamente muestreado $M = 256$

El procedimiento general de diseño es el mismo que el seguido hasta ahora. Es decir, se diseña un diezmador que convierte la frecuencia de muestreo de entrada $F_{s,0} = 512$ MHz a la frecuencia de muestreo de salida $F_{s,J} = 2$ MHz. El sistema es uno con muestreo crítico, con un número de canales $K = M = 256$. La frecuencia del borde de la banda de paso es $f_p = 0,9$ MHz y la frecuencia del borde de la banda atenuada es $f_s = 1$ MHz. La ondulación máxima de banda de paso solicitada se especifica a $\delta_p = 5,756 \times 10^{-3}$ (0,1 dB), y la ondulación máxima de la banda atenuada es $\delta_s = 5,041 \times 10^{-4}$ (66 dB).

Solución de una etapa para $M = 256$

Para el diezmador de una etapa, un filtro FIR óptimo con $N = 7416$ cumple con los requisitos de diseño especificados anteriormente. Para este diseño, la tasa de multiplicación R_T viene dada por $R_T = 7416 \times 2 \times 10^6 = 14,832 \times 10^9$ multiplicaciones por segundo.

Solución multietapas para $M = 256$

Aplicando el algoritmo desarrollado se encuentran los factores de la Tabla 4.4. Luego de analizar los resultados, se encuentra que la combinación de tres etapas, con $M = 16 \times 8 \times 2$ es la más eficiente en términos de R_T . La elección de estos factores arroja $N_1 = 54$, $N_2 = 46$ y $N_3 = 64$ para las tres etapas, respectivamente. La Tabla 4.5 muestra el resultado de la comparación entre los factores que hacen mínimo R_T y N_T en las implementaciones de $J = 1, 2, 3, 4$ etapas. Cabe notar que de la tabla surge que el diseño de cuatro etapas es el más eficiente en términos del uso de elementos de memoria. Por lo tanto, queda a elección del diseñador cuál de las funciones de costo elegir para optimizar en el diseño final.

Tabla 4.4: Posibles factores M_i para $M = 256$ y $J = 1, 2, 3, 4$.

J	Factores M_i
1	256
2	(64, 4), (128, 2), (16, 16), (32, 8)
3	(16, 8, 2), (16, 4, 4), (32, 4, 2), (8, 8, 4), (64, 2, 2)
4	(8, 4, 4, 2), (4, 4, 4, 4), (16, 4, 2, 2), (8, 8, 2, 2), (32, 2, 2, 2)

Tabla 4.5: Requerimientos para los filtros de las etapas individuales $K = M = 256$

J	N_1	N_2	N_3	N_4	M_1	M_2	M_3	M_4	R_T	N_T
1	7416	-	-	-	256	-	-	-	$14,832 \times 10^9$	256
2	32	8	-	-	112	2	-	-	$2,2900 \times 10^9$	361
3	54	46	64	-	16	8	2	-	$2,0400 \times 10^9$	164
4	26	12	22	66	8	4	4	2	$2,0760 \times 10^9$	126

4.5.2. Banco de filtros sobremuestreado $K = MI = 256$

Se diseñó en este caso un diezmador sobremuestreado por un factor $I = 2$ y $K = MI = 256$ canales, que convierte la frecuencia de muestreo de entrada $F_{s,0} = 512$ MHz a la frecuencia de muestreo de salida $F_{s,J} = 4$ MHz. La frecuencia del borde de la banda de paso es $f_p = 1$ MHz y la frecuencia del borde de la banda atenuada es $f_s = 2$ MHz. La ondulación máxima de banda de paso solicitada se especifica a $\delta_p = 5,756 \times 10^{-3}$ (0,1 dB), y la ondulación máxima de la banda atenuada es $\delta_s = 5,041 \times 10^{-4}$ (66 dB).

Solución de una etapa para $M = 128$

Para el diezmador de una etapa, un filtro FIR óptimo con $N = 1483$ cumple con los requisitos de diseño especificados anteriormente. Para este diseño, la tasa de multiplicación R_T viene dada por $R_T = 1483 \times 4 \times 10^6 = 5,932 \times 10^9$ multiplicaciones por segundo.

Solución multietapas para $M = 128$

Aplicando el algoritmo desarrollado se encontraron los factores de la Tabla 4.6. Luego de analizar los resultados, se encuentra que la combinación de dos etapas, con $M = 16 \times 8$ es la más eficiente en términos de R_T . La elección de estos factores arroja $N_1 = 106$ y $N_2 = 99$ para las dos etapas, respectivamente. La Tabla 4.7 muestra el resultado de la comparación entre los factores que hacen mínimo R_T y N_T en las implementaciones de $J = 1, 2, 3, 4$ etapas. Cabe notar, como se hizo en el caso críticamente muestreado, que de la tabla surge que el diseño de cuatro etapas es el más eficiente

Tabla 4.6: Posibles factores M_i para $M = 128$ y $J = 1, 2, 3, 4$.

J	Factores M_i
1	1483
2	(16, 8), (32, 4), (64, 2)
3	(8, 8, 2), (32, 2, 2), (16, 4, 2), (8, 4, 4)
4	(16, 2, 2, 2), (8, 4, 2, 2), (4, 4, 4, 2)

Tabla 4.7: Requerimientos para los filtros de las etapas individuales $K = 256$ y $M = 128$

J	N_1	N_2	N_3	N_4	M_1	M_2	M_3	M_4	R_T	N_T
1	1483	-	-	-	128	-	-	-	$5,932 \times 10^9$	1483
2	106	99	-	-	16	8	-	-	$3,788 \times 10^9$	205
3	110	33	24	-	16	4	2	-	$3,880 \times 10^9$	167
4	54	29	15	25	8	4	2	2	$4,140 \times 10^9$	123

en términos del uso de elementos de memoria y la implementación final dependerá en gran medida de los recursos con que cuente la FPGA en donde se aplique el diseño.

Para concluir el análisis de eficiencia en sistemas multietapas, la Figura 4.7 muestra una comparación entre los diseños críticamente muestreado y sobremuestreado que se vinieron analizando hasta ahora. De la figura se desprende que, si bien el diseño con muestreo crítico tiene una mayor carga computacional para cuando se lo implementa en una sola etapa, rápidamente supera al diseño sobremuestreado cuando se lo implementa en múltiples etapas. Sin embargo, si el diseño debe implementarse en una sola etapa, conviene elegir el sobremuestreado. También es cierto que para la lectura de arreglos de MKID, lo más conveniente es usar un sistema sobremuestreado, ya que de ese modo no se tiene pérdida de zonas espectrales. Teniendo esto último en cuenta, se ve en la figura que existe un cambio importante al pasar de una etapa a dos etapas, pero después no solo que no hay mucha diferencia en la eficiencia computacional, sino que también disminuye (o lo que es lo mismo, aumenta la carga computacional).

En términos de uso de elementos de memoria, el diseño sobremuestreado es más eficiente en diseños de hasta dos etapas. Para diseños de más etapas, la diferencia en el uso de recursos de memoria entre ambas implementaciones es despreciable.

4.6. Bancos de filtros basados en realizaciones en cascada y estructuras de árbol

Hasta ahora se han considerado diseños de bancos de filtros uniformes (con muestreo crítico y sobremuestreados) con modulación en cuadratura, donde cada canal del banco

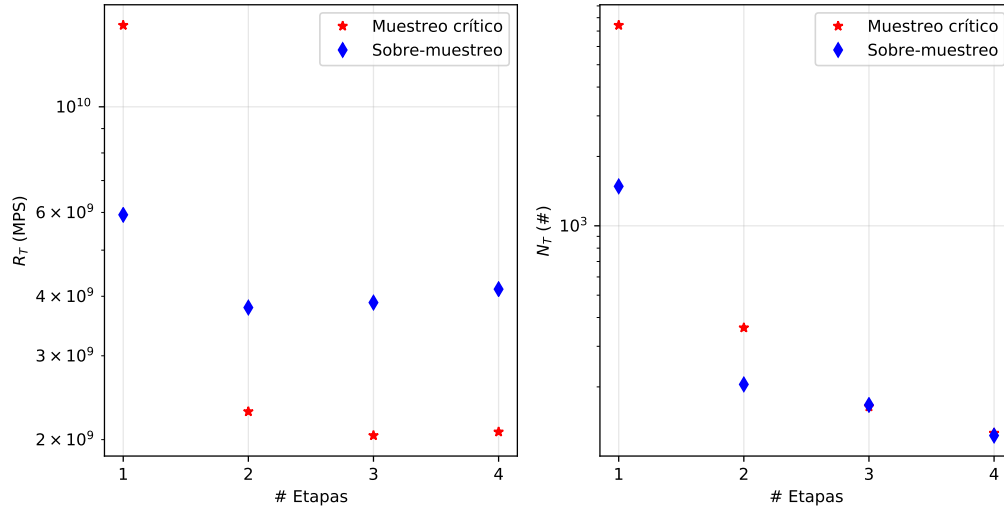


Figura 4.7: Comparación de uso de recursos y eficiencia computacional entre los diseños críticamente muestreado y sobremuestreado ($I = 2$). Se comparan los diseños con $F_{s,0} = 512$ MHz y $K = 256$.

de filtros corresponde a la traslación espectral de un filtro prototipo de banda base común. Se analizó cómo esta propiedad permite factorizar la estructura del banco de filtros (polifases) para que el procesamiento de los canales se pueda compartir y la traslación en frecuencia de las bandas sea eficiente gracias a la utilización de un algoritmo de transformación rápida (FFT).

En esta sección se considera un enfoque diferente para los diseños de bancos de filtros, haciendo una comparación con las estructuras de árbol, en las que la señal de entrada se divide sucesivamente en bandas de frecuencia más pequeñas en cada etapa del árbol [76, 77]. La eficiencia en estos diseños se logra mediante el uso de los métodos de diezmado e interpolación de múltiples etapas como los analizados en este capítulo y, bajo ciertas condiciones [72, 73], gracias a la descomposición polifásica de los filtros.

Los diseños de bancos de filtros resultantes no se limitan al caso en el que todos los canales son traslaciones en frecuencia de un diseño pasa bajas común y en general, no es necesario que se limiten al caso de bancos de filtros uniformes. Por lo tanto, ofrecen una mayor flexibilidad en la elección de diseños de bancos de filtros.

4.6.1. Estructuras de árbol y filtros QMF

Un banco de filtros con estructura de árbol consiste en una cascada de bloques de bancos de filtros de K ramas en paralelo, con $K = 2$ en cada bloque. El diezmado o interpolación total en cada rama viene determinado por el número de etapas en el árbol.

En esta sección se verán una serie de aspectos relacionados a los bancos de filtros

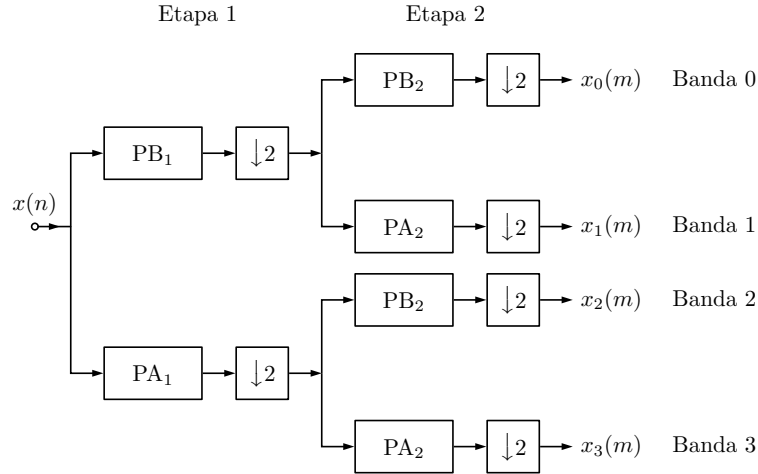


Figura 4.8: Banco de filtros de dos etapas y su implementación en forma de diagramas en bloque. Se muestra un ejemplo de un banco de filtros uniforme, de dos etapas y cuatro bandas. Este banco se implementa con filtros complementarios pasa bajas (PB) y pasa altas (PA).

con estructura de árbol. En particular, el foco está centrado en las características que presentan los filtros espejo en cuadratura (QMF²), que juegan un papel clave en los diseños donde se desea un muestreo crítico y una reconstrucción de análisis/síntesis como los abordados en esta tesis. Además, se pretende mostrar cómo estos diseños de estructura de árbol se relacionan con los diseños de bancos de filtros de bandas paralelas que empezamos a estudiar en el Capítulo 3. Todo este trabajo se hace con el objetivo de buscar una implementación lo más optimizada posible, dados los conocidos altos requerimientos de hardware que tienen los sistemas de lectura para detectores resonadores superconductores.

La Figura 4.8 ilustra un ejemplo simple de una estructura de árbol de dos etapas para un diseño de banco de filtros uniforme de cuatro bandas muestreadas críticamente. La señal de entrada $x(n)$ se filtra en la primera etapa del árbol mediante los filtros complementarios PB_1 (o $H_0(z)$) y PA_1 (o $H_1(z)$), respectivamente, para dividirla en dos partes iguales. Cada una de estas señales se diezma en frecuencia por un factor de 2 y se filtra nuevamente en la segunda etapa del árbol mediante los filtros complementarios PB_2 y PA_2 . Las señales resultantes son diezgadas nuevamente por un factor de 2 para producir el banco de filtros uniforme de cuatro bandas mostrado.

En lo que sigue se verá cómo puede relacionarse esta misma representación en forma de árbol a los filtros polifásicos $E_0(z^2)$ y $E_1(z^2)$, obtenidos a partir de los filtros complementarios pasa bajas ($H_0(z)$) y pasa altas ($H_1(z)$) de la representación del filtro QMF [72, 73, 75].

La Figura 4.9 muestra un ejemplo de dos bancos de filtros no uniformes de cuatro

²Quadrature Mirror Filter

bandas, basados en una estructura paralela (a) y en una estructura de árbol de tres etapas (b). En estos enfoques, cada banda - excepto las dos superiores - se muestrean a diferentes velocidades y esas velocidades se comparan con el ancho de las bandas correspondientes a cada rama.

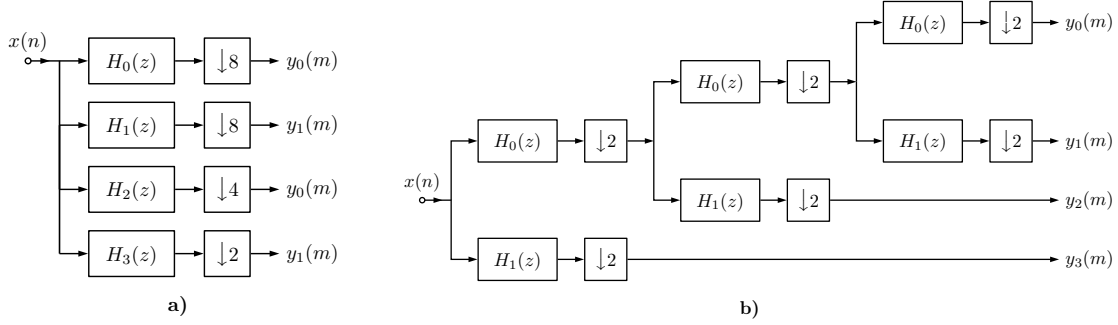


Figura 4.9: Ejemplos de bancos de filtros no uniformes, implementados mediante una estructura de filtros en paralelo (a), como los que se venían analizando hasta ahora y, mediante una estructura en forma de árbol de tres etapas (b).

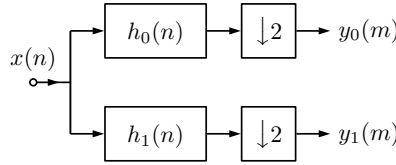


Figura 4.10: Filtro de análisis de dos bandas para el diseño de filtros de espejo en cuadratura (QMF).

En el diseño del filtro QMF, el requerimiento para eliminar el alias es que los filtros pasa bajas $h_0(n)$ y pasa altas $h_1(n)$ (ver Figura 4.10) correspondan a las versiones trasladadas en frecuencia de un filtro común pasa bajas, denotado como $h(n)$, es decir

$$h_0(n) = h(n), \quad \text{para todo } n \quad (4.32)$$

y

$$h_1(n) = (-1)^n h(n), \quad \text{para todo } n. \quad (4.33)$$

Equivalentemente, en el dominio de la frecuencia este requerimiento puede escribirse como

$$H_1(z) = H_0(-z). \quad (4.34)$$

La relación entre los filtros complementarios pasa bajas y pasa altas con los com-

ponentes polifásicos, $E_0(z)$ y $E_1(z)$, puede obtenerse a partir de

$$\begin{bmatrix} H_0(z) \\ H_1(z) \end{bmatrix} = \begin{bmatrix} 1 & z^{-1} \end{bmatrix} \begin{bmatrix} E_0(z^2) & 0 \\ 0 & E_1(z^2) \end{bmatrix} \begin{bmatrix} 1 & 1 \\ 1 & -1 \end{bmatrix}, \quad (4.35)$$

donde se ha utilizado la representación polifásica tipo 1 por conveniencia en los cálculos. En esta representación, aparece por primera vez un tipo particular de matrices, denominadas matrices de Hadamard [78, 79]. Estas matrices cumplen un papel fundamental en el desarrollo de la teoría de los filtros con estructura de árbol y su implementación eficiente. En los siguientes apartados se analizan las relaciones entre estas matrices y la descomposición en bandas de los filtros que componen la estructura del banco de filtros.

La Figura 4.11 muestra la estructura del banco de filtros QMF correspondiente a las relaciones mostradas en las ecuaciones (4.34) y (4.35).

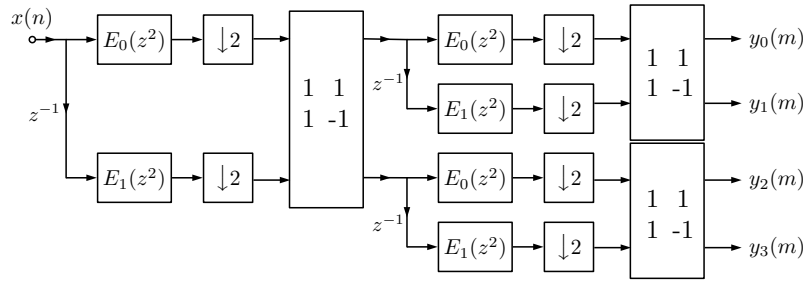


Figura 4.11: Banco de filtros de dos etapas y su implementación correspondiente a las relaciones mostradas en las ecuaciones (4.34) y (4.35). Esta implementación relaciona los filtros complementarios $H_0(z)$ y $H_1(z)$ con las componentes polifásicas $E_0(z)$ y $E_1(z)$.

4.6.2. Descomposición del filtro en subbandas

Como en el caso de la descomposición polifásica, cualquier función $V(z)$ que representa un filtro FIR de orden N puede escribirse como [80]

$$V(z) = \sum_{i=1}^N T_i(z) R_i(z^N), \quad (4.36)$$

donde los $r_i(n)$ son los subfiltros y $T_i(z)$ se deriva a partir de las filas de la matriz de Hadamard de $N \times N$; por ejemplo, para $N = 4$, la matriz de Hadamard de 4×4 es

$$J_4 = \begin{bmatrix} 1 & 1 & 1 & 1 \\ 1 & -1 & 1 & -1 \\ 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 \end{bmatrix} \quad (4.37)$$

y las funciones $T_i(z)$ son

$$T_1(z) = 1 + z^{-1} + z^{-2} + z^{-3} \quad (4.38a)$$

$$T_2(z) = 1 - z^{-1} + z^{-2} + z^{-3} \quad (4.38b)$$

$$T_3(z) = 1 + z^{-1} - z^{-2} - z^{-3} \quad (4.38c)$$

$$T_4(z) = 1 - z^{-1} - z^{-2} + z^{-3} \quad (4.38d)$$

o

$$T(z) = \begin{bmatrix} 1 & z^{-1} & z^{-2} & z^{-3} \end{bmatrix} J_4. \quad (4.39)$$

Las funciones $r_i(n)$ vienen dados por

$$\begin{bmatrix} r_1(n) \\ r_2(n) \\ \vdots \\ r_N(n) \end{bmatrix} = \frac{1}{N} J_4 \begin{bmatrix} v(nN) \\ v(nN + 1) \\ \vdots \\ v(nN + N - 1) \end{bmatrix} \quad (4.40)$$

La ecuación (4.40) muestra, además, la relación entre los componentes polifásicos $e_i(n)$ y los subfiltros $r_i(n)$ de $v(n)$. Las dos implementaciones alternativas para el filtro de subbanda se muestran en la Figura 4.12. La estructura mostrada en la Figura 4.12(b), por ejemplo, resulta atractiva para aplicaciones de filtrado adaptativo [81].

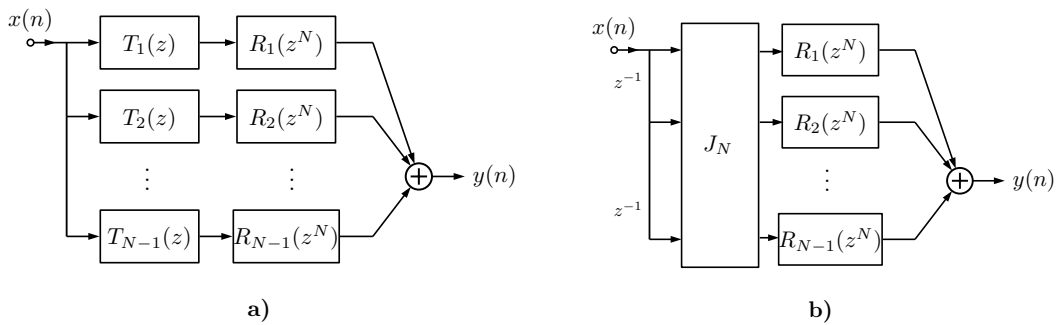


Figura 4.12: Implementación de subbanda de un filtro.

4.7. Bancos de filtros con estructura de árbol y su realización paralela equivalente

Un banco de filtros estructurado en forma de árbol contiene conjuntos de bancos de filtros ordenados de a dos en ramas paralelas en los que el filtro pasa altas es la imagen especular del filtro pasa bajas. El filtro pasa altas es derivado para satisfacer la condición de potencia complementaria [82, 83], es decir,

$$\sum_{k=1}^{M-1} |H_k(e^{j\omega})|^2 = 1, \quad (4.41)$$

para un conjunto de M funciones transferencia.

El filtro pasa altas $h_1(n)$ se obtiene invirtiendo el signo de cada índice impar del filtro pasa bajas $h_0(n)$, es decir

$$h_1(n) = (-1)^n h_0(n) \quad (4.42)$$

o en el dominio de la frecuencia

$$H_1(z) = H_0(-z). \quad (4.43)$$

El diseño de los filtros está siempre limitado al diseño de un filtro pasa bajas de media banda sin importancia del número de etapas. La principal diferencia reside en las ondulaciones (ondulaciones de la banda de paso y la banda atenuada) impuestas a $H_0(z)$: las ondulaciones máximas impuestas a un filtro pasa bajas con estructura de árbol de una etapa son diferentes a las ondulaciones máximas impuestas a un filtro pasa bajas con estructura de árbol de cuatro etapas. En el peor caso, si δ_p es la ondulación de paso del filtro de una etapa, entonces las ondulaciones del filtro pasa bajas de cuatro etapas será $\delta_p/4$ como primera aproximación. La ondulación en la banda de atenuación, sin embargo, decrecerá. Esta ondulación será igual a la ondulación de la primera etapa elevada a la potencia 4, es decir, δ_s^4 si la ondulación en la banda atenuada de la primera etapa es δ_s . Para el par de filtros pasa bajas - pasa altas, siempre se debe cumplir

$$|H_0(e^{j\omega})|^2 + |H_1(e^{j\omega})|^2 = 1. \quad (4.44)$$

Sin embargo, no siempre resulta fácil satisfacer la condición (4.44) ya que en general requerirá condiciones demandantes (frecuencias de corte abruptas y ondulaciones pequeñas en las diferentes bandas) para el diseño de los filtros. La solución consiste en relajar (4.44) como se muestra en la ecuación (4.45) para obtener filtros de fase lineal,

aceptando que el diezmado por 2 cause cierto alias

$$|H_0(e^{j\omega})|^2 + |H_1(e^{j\omega})|^2 \approx 1. \quad (4.45)$$

4.8. Bancos de filtros con estructura de árbol y su representación polifásica equivalente

4.8.1. Conversión paralela

En el banco de filtros críticamente muestreado general de K canales, se puede elegir diseñar cada filtro de forma separada y obtener una estructura con cálculos reales para filtros con coeficientes reales (este procedimiento de diseño resulta dificultoso para bancos de filtros con un número grande de canales y entonces no es un procedimiento generalmente utilizado) o diseñar un solo filtro prototipo y utilizar la teoría desarrollada en los capítulos anteriores para derivar el resto de los filtros. En el segundo método, los cálculos siempre requieren operaciones complejas inherentes a la derivación del método (uso de la matriz DFT o FFT). Cuando se implementa la estructura de árbol, los cálculos permanecen en el dominio real (para filtros con coeficientes reales) debido a que los elementos de la matriz FFT son reales. El filtro prototipo pasa bajas, que es un filtro pasa bajas de media banda, es también fácil de diseñar.

Se pueden obtener también cálculos reales en el caso de un banco de filtros críticamente muestreado de K canales paralelos si el prototipo $H(z)$ se diseña de forma que pueda escribirse como en (4.46), es decir si el filtro pasa bajas general se deriva de uno pasa bajas de media banda: esto es equivalente a derivar el filtro pasa bajas equivalente en una estructura de árbol

$$H(z) = \prod_{i=0}^{s-1} H_0(z^{2^i}), \quad (4.46)$$

donde $H_0(z)$ es un filtro pasa bajas de media banda y s , el número de etapas, es un entero relacionado con K por

$$s = \log_2 K. \quad (4.47)$$

Para que s sea entero se requiere que K sea una potencia de 2. Esta condición, como se mostrará, permitirá una implementación utilizando la matriz de Hadamard.

La ecuación (4.46) implica que el filtro pasa bajas $H(z)$ diseñado puede escribirse como un producto de un filtro pasa bajas de media banda y sus versiones interpoladas (sobremuestreadas). Si el filtro pasa bajas $H(z)$ equivalente se diseña de forma tal que se satisface (4.46), entonces en lugar de obtener el resto de los filtros utilizando la ecuación (A.44), derivada en el Apéndice A, se puede utilizar la derivación dada en lo que sigue de esta sección. Se debe notar que los filtros que satisfacen (4.46), para

$K > 2$ no serán derivados directamente. Esos filtros se derivarán más bien de un filtro pasa bajas de media banda dado.

En el caso de un banco de filtros con estructura de árbol, la derivación de (4.46) es directa. De hecho, todos los filtros de las ramas se obtendrán de una combinación de filtros de media banda pasa bajas y pasa altas: la implementación correspondiente se convierte entonces en la realización equivalente paralela de un banco de filtros de s etapas con estructura de árbol [72, 84]. La Figura 4.13 muestra un banco de filtros de dos etapas con estructura de árbol y su implementación equivalente por medio de un banco de filtros de 4 ramas en paralelo. Los filtros $F_i(z)$ y $H_i(z)$ en los dos bancos

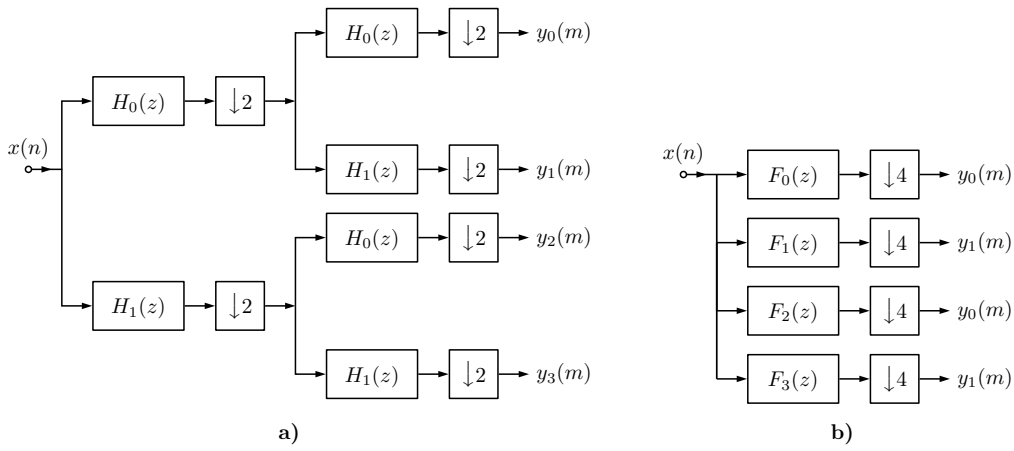


Figura 4.13: Banco de filtros de análisis de dos etapas con estructura de árbol (a) y su implementación equivalente con un banco de filtros de 4 ramas en paralelo (b).

de análisis están relacionados como sigue, utilizando la variable z de la primer etapa como la variable z general

$$F_0(z) = H_0(z)H_0(z^2) \quad (4.48a)$$

$$F_1(z) = H_0(z)H_1(z^2) \quad (4.48b)$$

$$F_2(z) = H_1(z)H_0(z^2) \quad (4.48c)$$

$$F_3(z) = H_1(z)H_1(z^2). \quad (4.48d)$$

La respuesta en frecuencia de los filtros obtenidos de esta forma es simétrica respecto de $F_s/2$ (o π) comparada con la respuesta en frecuencia de los filtros obtenidos por medio de la modulación compleja (A.44).

Con este enfoque de implementación equivalente (Figura 4.13(b)), se puede notar que si el filtro prototipo de media banda en la estructura de árbol es de orden bajo, entonces el filtro equivalente del banco de filtros con estructura paralela (Figura 4.13(b)) será de un orden relativamente alto, dependiendo del factor de diezmado.

Si se reescribe (4.48) utilizando esta vez los componentes polifásicos de $H_0(z)$, se

tiene

$$F_0(z) = E_0(z^2)E_0(z^4) + z^{-1}E_1(z^2)E_0(z^4) + z^{-2}E_0(z^2)E_1(z^4) + z^{-3}E_1(z^2)E_1(z^4) \quad (4.49a)$$

$$F_1(z) = E_0(z^2)E_0(z^4) + z^{-1}E_1(z^2)E_0(z^4) - z^{-2}E_0(z^2)E_1(z^4) - z^{-3}E_1(z^2)E_1(z^4) \quad (4.49b)$$

$$F_2(z) = E_0(z^2)E_0(z^4) - z^{-1}E_1(z^2)E_0(z^4) + z^{-2}E_0(z^2)E_1(z^4) - z^{-3}E_1(z^2)E_1(z^4) \quad (4.49c)$$

$$F_3(z) = E_0(z^2)E_0(z^4) - z^{-1}E_1(z^2)E_0(z^4) - z^{-2}E_0(z^2)E_1(z^4) + z^{-3}E_1(z^2)E_1(z^4) \quad (4.49d)$$

así

$$F_i(z) = E_0(z^2)E_0(z^4) \pm z^{-1}E_1(z^2)E_0(z^4) \pm z^{-2}E_0(z^2)E_1(z^4) \pm z^{-3}E_1(z^2)E_1(z^4) \quad (4.50)$$

o en forma de matriz

$$F = ZEM_4 \quad (4.51)$$

donde

$$Z = \begin{bmatrix} 1 & z^{-1} & z^{-2} & z^{-3} \end{bmatrix}^T \quad (4.52)$$

$$E = \begin{bmatrix} E_0(z^2)E_0(z^4) & E_1(z^2)E_0(z^4) & E_0(z^2)E_1(z^4) & E_1(z^2)E_1(z^4) \end{bmatrix} \quad (4.53)$$

$$M_4 = \begin{bmatrix} 1 & 1 & 1 & 1 \\ 1 & 1 & -1 & -1 \\ 1 & -1 & 1 & -1 \\ 1 & -1 & -1 & 1 \end{bmatrix} \quad (4.54)$$

La Figura 4.14 muestra la implementación correspondiente. A partir de los puntos tratados, hay algunas cuestiones a resaltar:

- La matriz M_4 con elementos positivos y negativos difiere de la matriz FFT de 4 elementos (no tiene elementos complejos).
- El factor de diezmado se puede distribuir aplicando las identidades nobles (ver el Apéndice C) para obtener la Figura 4.15 (o su versión alternativa simplificada mostrada en la Figura 4.16).
- Los componentes polifásicos se derivan a partir de un prototipo pasa bajas de

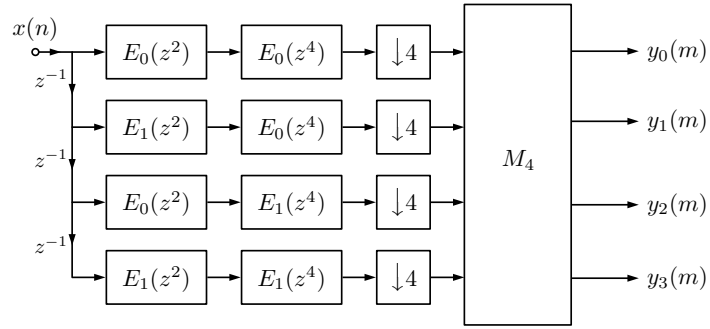


Figura 4.14: Implementación polifásica equivalente de la Figura 4.13(b).

media banda en lugar del filtro pasa bajas equivalente de K bandas.

Se debe notar también que realizando un ordenamiento de las salidas (y_i) en el orden inverso de los bit, es decir, $y_0(m), y_2(m), y_1(m), y_3(m)$, se puede demostrar que la matriz M_4 se convierte en la matriz de Hadamard, J_4 , de 4×4 . De hecho intercambiando la segunda y tercera columnas en M_4 , se obtiene la matriz de Hadamard.

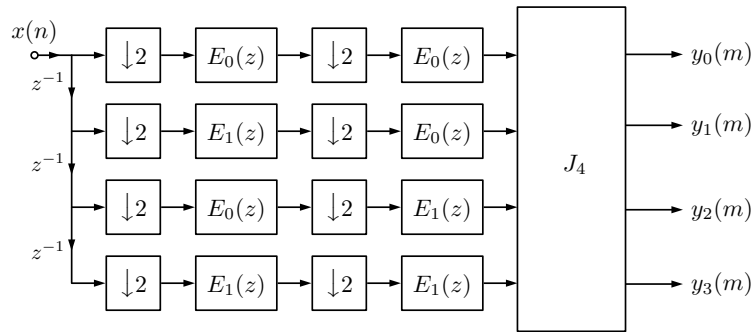


Figura 4.15: Implementación del sistema de la Figura 4.14 con los factores de diezmado distribuidos y con la matriz de Hadamard.

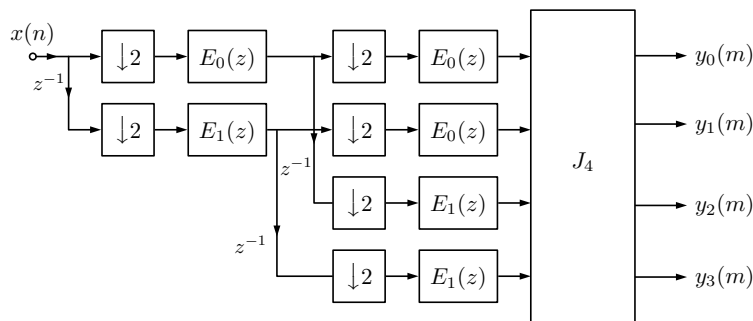


Figura 4.16: Implementación alternativa, simplificada, del sistema de la Figura 4.14.

4.8.2. Generalización

La idea desarrollada con $K = 4$ puede generalizarse para cualquier K (potencia de 2) como sigue:

- Diseñar el prototipo pasa bajas de media banda adecuado para un banco de filtros con estructura de árbol de s etapas (s está relacionado con K por medio de la ecuación (4.47)).
- Obtener los 2 componentes polifásicos $E_0(z)$ y $E_1(z)$ y organizarlos en forma de árbol binario de bits invertidos donde 0 y 1 representan $E_0(z)$ y $E_1(z)$, respectivamente.
- Preceder cada subfiltro $E_i(z)$ por un diezmador por 2.

La estructura obtenida así es también una estructura de árbol con componentes polifásicos. Se ilustra la generalización mediante la implementación de un banco de filtros con estructura de árbol, como sigue:

Ejemplo:

Haciendo $K = 8$, se diseña un filtro pasa bajas de media banda adecuado para un banco de filtros con estructura de árbol de 3 etapas, es decir si la ondulación total es δ_{tot} , entonces las ondulaciones de los filtros de las etapas serán $\delta_{\text{tot}}/3$. A partir de la combinación binaria (000, 001, 010, 011, 100, 101, 110, 111), se obtiene la combinación de árbol binario de bits invertido (000, 100, 010, 110, 001, 011, 111), que lleva a obtener a su vez la estructura de la Figura 4.17. Si se remueven las ramas redundantes en la

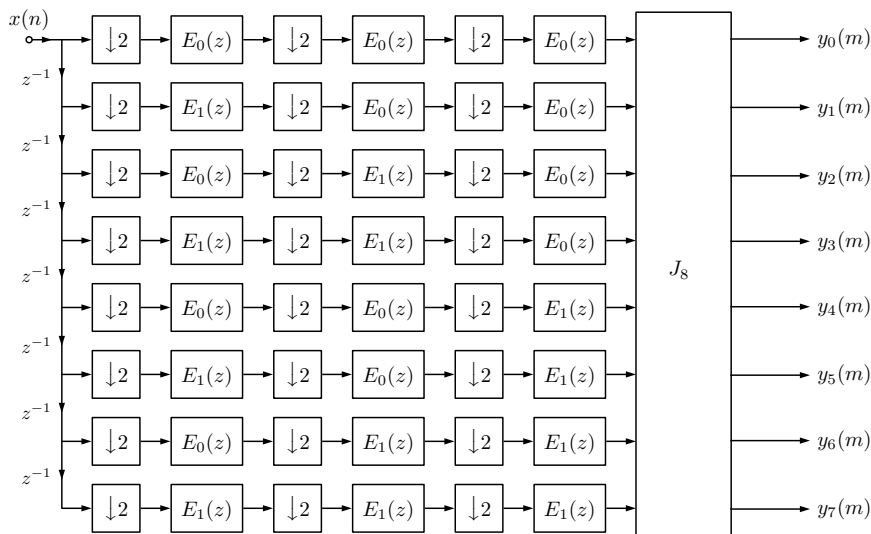


Figura 4.17: Banco de análisis implementado con estructura de árbol de tres etapas.

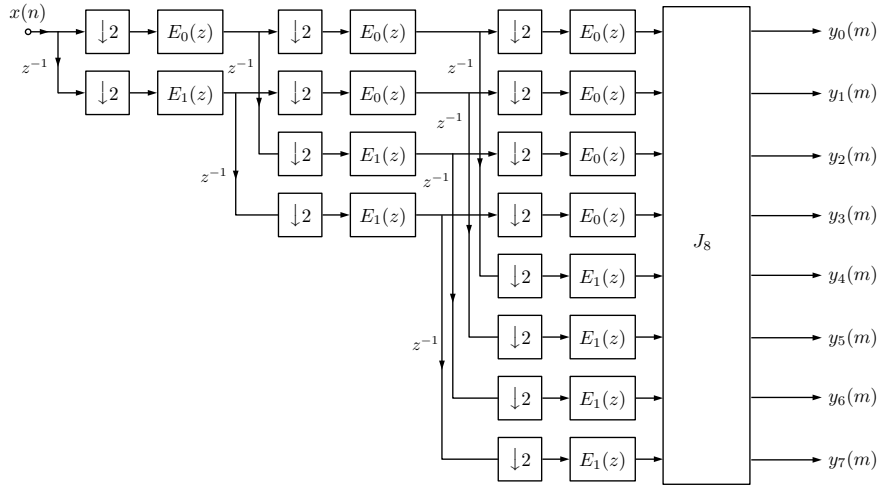


Figura 4.18: Simplificación extra respecto al sistema mostrado en la Figura 4.17

primer etapa, la Figura 4.17 puede redibujarse como muestra la Figura 4.18

La condición de reconstrucción perfecta puede alcanzarse si los filtros de síntesis $p_k(n)$ (componentes polifásicos) se relacionan con los filtros de análisis $e_k(n)$ (componentes polifásicos) de la siguiente forma

$$p_k(n) = e_k(L_k - 1 - n), \quad k = 0, 1, \quad (4.55)$$

donde L_k es la longitud de $e_k(n)$.

La ecuación (4.55) permite una reconstrucción perfecta de las señales etapa por etapa para cada par de bancos de análisis/síntesis (para cualquier K).

4.9. Sumario

Se abordó el problema de la optimización de los bancos de filtros con el objetivo de entender cuáles son los factores que definen su eficiencia. Presentamos el análisis de estructuras en árbol y estructuras en etapas, como opciones posibles para el desarrollo del sistema de lectura.

Gracias al algoritmo desarrollado para encontrar el número óptimo de etapas fue posible encontrar la implementación más eficiente. Si bien el diseño con muestreo crítico tiene una mayor carga computacional para cuando se lo implementa en una sola etapa, rápidamente supera en eficiencia al diseño sobremuestreado cuando se lo implementa en múltiples etapas.

Si la elección es implementar el banco de filtros en una sola etapa, conviene utilizar el sistema sobremuestreado.

En términos de uso de elementos de memoria, la alternativa sobremuestreada es

más eficiente en diseños de hasta dos etapas. Para diseños de más etapas, la diferencia entre ambas implementaciones es despreciable.

Por último, se demostró cómo pasar de una estructura de ramas en paralelo a una estructura de árbol. Esta última, bajo ciertas condiciones, permite aprovechar la realización polifásica de los filtros, utilizando además las matrices de Hadamard, que no tienen elementos complejos en su estructura.

Al realizar el diezmado en etapas donde cada etapa a su vez requiere un número menor de recursos hardware, se puede afirmar que en general se obtienen ahorros extra en la estructura de árbol, respecto de las estructuras de ramas en paralelo. Por lo tanto, constituye un sistema aún más optimizado a tener en cuenta para la realización de los sistemas de lectura de grandes arreglos de detectores superconductores.

Capítulo 5

Caracterización de MKIDs

“A wise man once said that a journey of a thousand miles begins with a single step.”

— Lao-tzu, The Way of Lao-tzu, filósofo chino (604 AC - 531 AC)

5.1. Introducción

Este capítulo está dedicado a mostrar las mediciones realizadas durante mi estadía en el Fermi National Laboratory (Fermilab) de Chicago. En el transcurso de mi estadía en Fermilab trabajé tanto en el desarrollo del nuevo firmware para el sistema de excitación/lectura de MKIDs, como con los detectores diseñados y construidos en la Universidad de California en Santa Bárbara (UCSB). Entre ambas instituciones existen esfuerzos mancomunados en el desarrollo de la nueva generación de detectores superconductores para astronomía. Estos dos grupos de trabajo llevan adelante investigaciones en conjunto tratando de mejorar y ampliar tanto el sistema de excitación/lectura como el tamaño de las matrices de detectores de MKID pensando en la nueva generación de detectores que está por venir.

Como parte de esos desarrollos, la UCSB envió al Fermilab un conjunto de muestras de los nuevos detectores desarrollados en sus instalaciones. Para poder empezar a trabajar con los arreglos de MKID en Fermilab, primero había que caracterizarlos y entender su comportamiento a través de barridos de potencia y temperatura. Estas pruebas, además, servirían como base para entender el funcionamiento del firmware actual del sistema de lectura, diseñado por grupos de trabajo externos a ambas instituciones, para luego poder actualizarlo y adecuarlo a las nuevas necesidades.

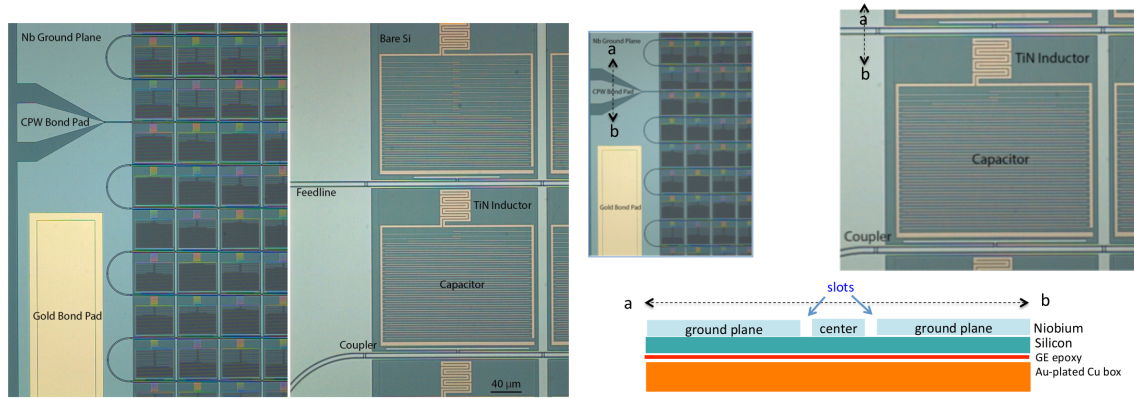


Figura 5.1: Izquierda: imagen de microscopio de una porción de la matriz MKID de 2024 píxeles utilizada en el telescopio Palomar 200", donde una microlente enfoca la luz hacia el inductor [85]. Derecha: Se etiquetan varias características de interés y se muestra, además, la composición del detector superconductor en sus diferentes capas de materiales.

5.1.1. Diseño de la Universidad de California en Santa Bárbara

Los MKID son muy versátiles, ya que esencialmente cualquier resonador con un superconductor como inductor funcionará como un MKID. En 2008, el grupo de trabajo de la Universidad de California se encaminó en el diseño de resonadores de elementos agrupados [27] como una solución alternativa prometedora al problema de producir grandes matrices de detectores ultrasensibles para astronomía. El resonador en sí consiste en una película de nitruro de titanio subestequiométrico (TiN_x) de 20 nm de espesor [86, 87] con el contenido de nitrógeno sintonizado con $x < 1$, de modo que la temperatura de transición superconductora T_c es aproximadamente 800 mK. Debido a la gran profundidad de penetración de estas películas (~ 1000 nm), la inductancia superficial es extremadamente alta (90 pH/píxel), lo que permite un arreglo de resonadores muy compacto que se ajusta a un cuadrado de $100 \times 100 \mu\text{m}$. Para enfocar la luz en el inductor fotosensible se utiliza un microlente cuadrado con un factor de relleno óptico del 92 %. La vida útil de las cuasipartículas en estas películas de TiN es de 50 – 100 μs. Esto establece el tiempo de caída del pulso en la señal de salida, lo que permite una tasa de conteo máxima con la electrónica de lectura actual de aproximadamente 2500 cuentas/píxel/segundo antes de que surjan problemas al separar los pulsos.

Después de un desarrollo significativo [88], se ha logrado obtener una matriz de 2024 píxeles (44×46), tal como la mostrada en la Figura 5.1 y en las fotografías de las Figuras 5.2 y 5.3. El rendimiento típico para dispositivos de un solo píxel es $R \sim 10$ a 4000 Å. En una matriz completa, se puede alcanzar una resolución espectral media de $R \sim 8$ a 4000 Å. Por lo general, mas del 90 % de los resonadores aparecen en barridos de frecuencia, pero debido a las variaciones en la barrera de separación de TiN hay un número significativo de colisiones (dos o más píxeles con frecuencias de resonancia más cercanas que 500 kHz), lo que reduce el número de píxeles utilizables. Después de

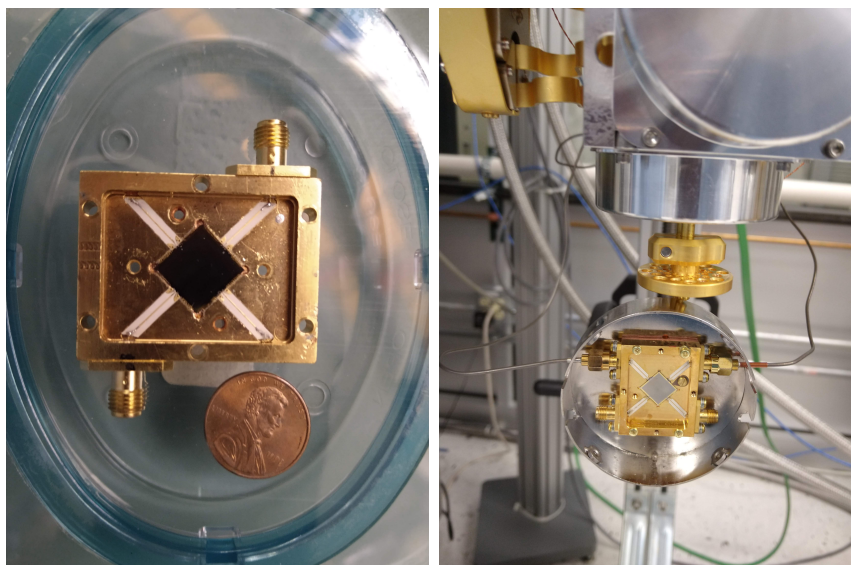


Figura 5.2: Fotografía de una matriz MKID de 2024 píxeles en un empaquetado de microondas (izquierda). Esta matriz está diseñada para trabajar los rangos ultravioleta, óptico e infrarrojo cercano (UVOIR) ($0,1 - 5 \mu\text{m}$). Se muestra la matriz montada en el crio-generador, lista para realizar las mediciones en el laboratorio SiDet del Fermilab (derecha).

realizar cortes por colisiones y por píxeles con un factor de calidad especialmente alto o bajo, generalmente se tiene un 70 % de píxeles utilizables. Una película más uniforme, como las realizadas con multicapas de Ti/TiN [89] o con depósito de capa atómica (ALD), podría reducir significativamente el número de colisiones, mejorando drásticamente el rendimiento. Incluso con el rendimiento y la resolución espectral moderada actual, estas matrices son algunas de las herramientas más poderosas para la astrofísica de campo de visión estrecho jamás desarrolladas.

Especificaciones

Para poder realizar mediciones y como referencia se enumeran ciertas características del sistema de conexión para la excitación y lectura de los detectores superconductores de microondas con los que se trabajó. Las especificaciones constructivas del arreglo de detectores MKID diseñado y construido en la Universidad de California, además de algunas características de la caja contenedora y las conexiones asociadas, son las siguientes:

- TiN sobre Si
- TiN de 20 nm de ancho
- Arreglo utilizado en ARCONS (Array Camera for Optical to Near-IR Spectrophotometry)
- Arreglo de 44×46 resonadores (2024 píxeles)

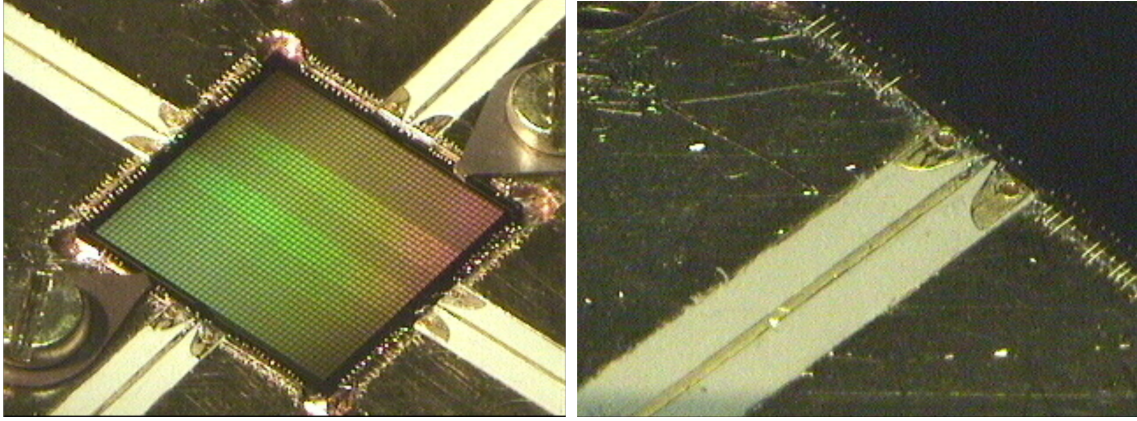


Figura 5.3: Fotografías en acercamiento a las conexiones y el empaquetado del arreglo de MKID caracterizado. El arreglo es uno de los fabricados para usarse en el proyecto ARCONS [85, 90] y fue diseñado y construido en la UCSB.

- Separación entre frecuencias de resonancia de 2 MHz
- Nitruro de Titanio (TiN) con una temperatura crítica de $T_c \sim 0,9\text{ K}$
- Banda de observación: 380 nm – 1150 nm
- La caja es de cobre enchapado en oro (sin níquel, solo materiales no magnéticos)
- Conexiones de alambre de oro en las almohadillas de conexión en el empaquetado para la disipación de calor

5.2. Arreglo experimental

Se ha visto en el Capítulo 1 que es posible medir la variación de la frecuencia de resonancia de un detector MKID y, por lo tanto, del número de cuasipartículas dentro de él, vigilando la fase y la amplitud de una señal transmitida a través del detector. Esto se puede lograr armando un sistema de excitación/lectura como el analizado en la Sección 2.2 y que se muestra en la Figura 2.1. Se utilizó el conjunto de placas ROACH2 y *fMESSI* para generar los tonos de prueba a la frecuencia resonante de los MKID considerados. Después de pasar por los detectores MKID, las señales se amplifican y se envía al puerto de salida del crióstato y luego al puerto de RF del mezclador *IQ* de la placa *fMESSI*, que lo combina con la señal de referencia tomada de la placa ROACH2. El mezclador *IQ* proporciona a sus dos canales de salida un voltaje que es proporcional al componente de la señal de RF que está respectivamente en fase (*I*) y en cuadratura (*Q*) con la referencia OL (oscilador local). Entonces se puede calcular la amplitud *A* y la fase θ de la señal transmitida usando las siguientes expresiones:

$$A = \sqrt{I^2 + Q^2} \quad (5.1)$$

$$\theta = \arctan\left(\frac{Q}{I}\right) \quad (5.2)$$

5.2.1. Electrónica fría y de control

En las caracterizaciones de los detectores MKID se utilizó un crióstato compacto Rainier modelo 103 [91], de High Precision Devices Inc., que es un refrigerador de desmagnetización adiabática (ADR) que proporciona un espacio experimental relativamente grande (26 cm de diámetro por 25 cm de alto). Entre las características criogénicas sobresalientes de este elemento se incluyen el enfriamiento desde 300 K a 4 K en solo 15 horas y más de 150 horas de regulación sin carga a 100 mK.

El sistema de control de temperatura está basado en un instrumento SIM900 Mainframe [92] de Stanford Research Systems montado en un rack de 9 pulgadas (Figura 5.4). El SIM900 es un sistema modular que permite tener hasta ocho instrumentos de precisión en su panel frontal. Entre estos instrumentos se destacan el módulo SIM921 y el SIM960, que son un medidor de resistencias en puente y un controlador PID, respectivamente. Estos módulos fueron utilizados para vigilar la temperatura en el crióstato y para realizar los barridos de temperatura de manera controlada, respectivamente.

Para minimizar la carga térmica en la cabeza fría, se han agregado elementos de bloqueo de CD a la cadena de radiofrecuencias. La potencia de salida del sistema de excitación era de -40 dB, con una atenuación total, antes de llegar al detector MKID, de 30 dB, con lo cual la potencia de entrada al MKID era de -70 dB. Al variar la potencia de RF enviada al crióstato, es posible encontrar el nivel de señal óptimo, que otorga una alta relación SNR en la lectura, sin afectar la superconductividad del MKID.

El arreglo de detectores MKID se coloca en una caja de aluminio que sirve como blindaje magnético dentro del ADR. Cuando el sistema llega a 100 mK se procede a realizar la toma de datos con programas escritos en Python y que funcionan dentro de la placa ROACH2. El programa tiene como parámetros de entrada el rango de frecuencias, potencia a aplicar, número de segmentos, número de puntos por segmentos, temperatura y tiempo entre cambios de temperatura. Los parámetros a cambiar dependen del tipo de medición (barrido de potencia, de temperatura, etc.) que se desea realizar. Todo el sistema de excitación/lectura, además, se podía contrastar con las mediciones hechas utilizando un analizador de redes E5071C de Keysight Technologies.

5.2.2. Amplificador de bajo ruido

Como se analizó en la Sección 2.2, el amplificador de bajo ruido es uno de los componentes más críticos de todo el sistema de lectura, ya que sus características son las que tienen el mayor impacto en la relación señal/ruido de salida. El parámetro principal

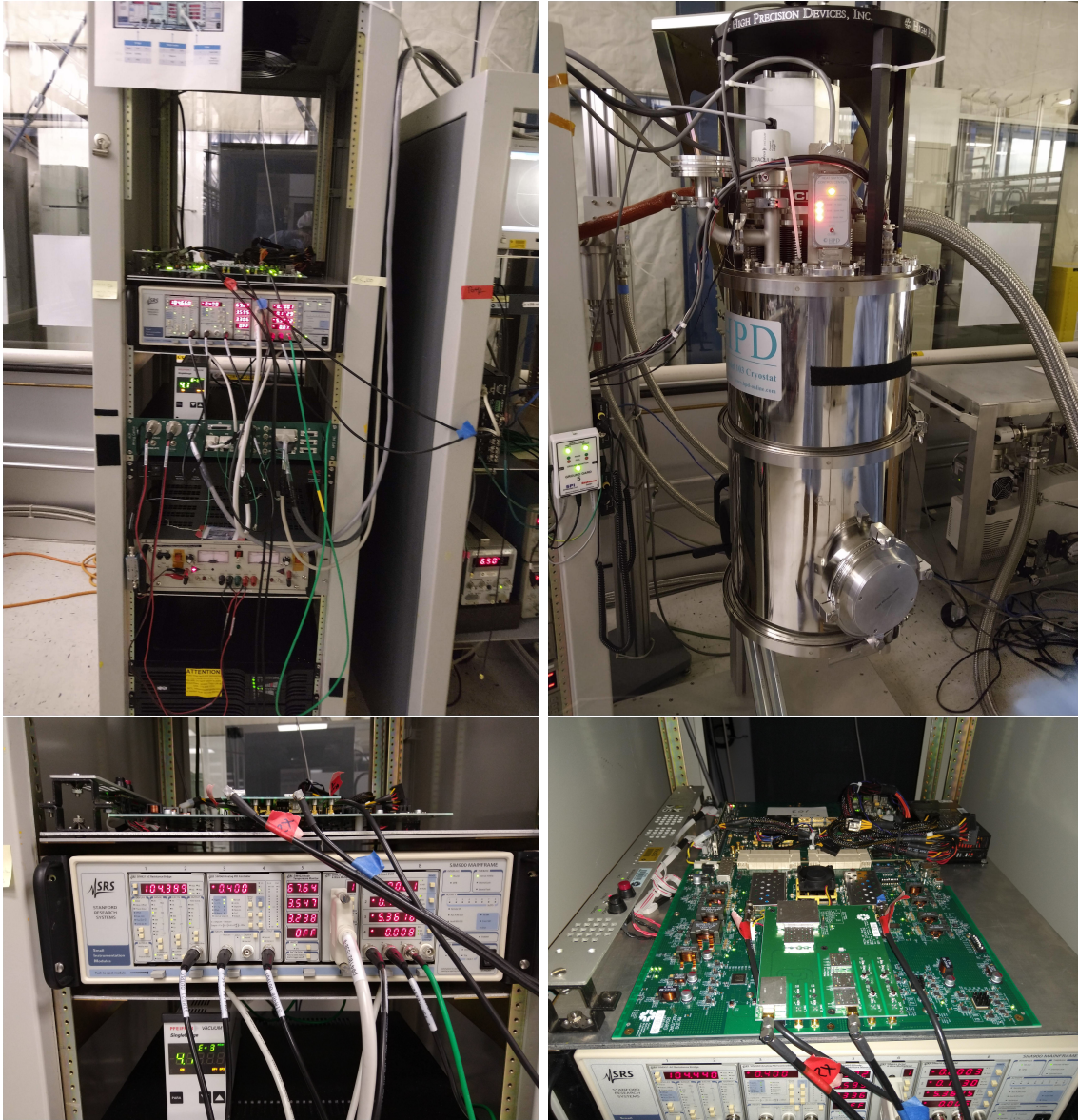


Figura 5.4: Arreglo experimental utilizado para realizar las caracterizaciones de los MKID. Se muestra el rack conteniendo el sistema de control de temperatura, basado en el instrumento SIM900 Mainframe (arriba, izquierda). El sistema de enfriamiento de los detectores está basado en un crióstatado de desmagnetización adiabática de High Precision Devices Inc. (arriba, derecha). Abajo se muestra un acercamiento tanto al sistema de control de temperatura, como del sistema de excitación/lectura de los detectores MKID, basado en las placas *fMESSI* y ROACH2.

de este amplificador, aparte de su ganancia G en decibeles, es la temperatura de ruido. De hecho, cada amplificador en la cadena de adquisición aportará una contribución adicional al ruido total de la medición, de modo que la relación SNR a la salida sea menor que la de la entrada.

Es una práctica común describir este efecto representando al amplificador como una resistencia ideal (R) a temperatura T_R . Para un cierto valor de T_R , y para un ancho de banda B , la resistencia tendrá una tensión de ruido Johnson $V_n^2 = 4k_B T_R B R$, lo que representa la contribución del amplificador al ruido. Este valor se define como la

temperatura de ruido.

Si se considera una cascada de amplificadores, el efecto de los amplificadores en la relación SNR se reduce después de cada etapa. Esto es así porque la señal a la que el amplificador n -ésimo agrega ruido ya se ha amplificado $n - 1$ veces, por lo que su impacto en el valor de la SNR se reduce en un factor $\frac{1}{G_1 G_2 \dots G_{n-1}}$.

En las mediciones se utilizó el amplificador criogénico de bajo ruido CITCRYO1-12A [93], con un ancho de banda total de 1 a 12 GHz. La ganancia de este amplificador es de aproximadamente 32 dB en todo el rango de frecuencias de trabajo de los MKID, con una temperatura de ruido por debajo de 6 K.

5.3. Estudio de la fracción de inductancia cinética α

Los detectores de inductancia cinética de microondas utilizan un resonador de línea de transmisión superconductor para medir los cambios en la inductancia cinética asociados con la ruptura de pares de Cooper por fotones absorbidos. Un parámetro importante del MKID es la fracción de inductancia cinética, α , definida como la relación entre la inductancia cinética y la inductancia total de la línea de transmisión. La determinación de α , que depende de la geometría del resonador y la profundidad de penetración magnética del superconductor, es necesaria para comprender la capacidad de respuesta del MKID, es decir, el cambio de frecuencia resonante para un cambio dado en la densidad de cuasipartículas.

Para una línea de transmisión superconductora, la inductancia total L consiste en la inductancia magnética L_m y la inductancia cinética L_k . La fracción de inductancia cinética se define como $\alpha = L_k / (L_m + L_k)$. En un resonador de cuarto de onda por ejemplo, la inductancia total se puede inferir midiendo la frecuencia de resonancia $f_r = 1 / (4l\sqrt{LC})$, donde l y C son la longitud y la capacitancia por unidad de longitud del resonador, respectivamente. Una forma de obtener α es comparar la frecuencia de resonancia medida de un resonador coplanar (CPW) superconductor f_r^{sc} con la frecuencia de resonancia calculada del mismo resonador suponiendo solamente la inductancia magnética f_r^m [29]:

$$\alpha = 1 - \left(\frac{f_r^{sc}}{f_r^m} \right)^2. \quad (5.3)$$

Debido a que L_k es proporcional a la profundidad de penetración magnética λ , que depende de la temperatura, $\delta f_r / f_r$ también depende de la temperatura y está relacionado con $\delta \lambda / \lambda$ por [29]

$$\frac{\delta f_r(T)}{f_r} = -\frac{\alpha}{2} \frac{\delta \lambda(T)}{\lambda}. \quad (5.4)$$

Entonces, variando la temperatura de la muestra es posible reunir mucha información de la misma. Por ejemplo, cuando se eleva la temperatura, se induce un exceso de

cuasipartículas dentro del material que puede aproximar el efecto de los pares de Cooper rotos por la radiación incidente. También se puede extraer T_c ajustando $\delta f_r(T)/f_r$ a algunas expresiones analíticas de la conductividad compleja dada por la teoría de Mattis-Bardeen [34, 94]. De esta forma se estudia, además, la reproducibilidad de la fabricación mediante mediciones y la comparación de la frecuencia de resonancia f_r con los valores de diseño, así como el factor de calidad cargado (Q_c), la temperatura crítica del material, T_c , y la inductancia cinética L_k de cada resonador.

5.3.1. Medición de la temperatura crítica y la fracción de inductancia cinética

A pesar de la propiedad de multiplexación en matrices grandes, cuando el tamaño de la matriz aumenta, el porcentaje de rendimiento, definido como la relación entre el número de resonadores útiles al número de resonadores diseñados, a menudo disminuye debido a solapamientos de frecuencia en la lectura. Este problema generalmente se cree que está asociado con el proceso de depósito utilizado en la fabricación. Además, en la práctica se han encontrado problemas tales como falta de uniformidad o inestabilidad [48].

En este sentido, en Fermilab y en la UCSB se estuvo investigando formas de aumentar la homogeneidad en el proceso de depósito de material, para mejorar el rendimiento por píxel de sus dispositivos a través de nuevos materiales superconductores y técnicas de fabricación más recientes. La ruta que se estuvo explorando fue la de intentar crear películas más uniformes mediante el uso de la técnica de depósito de capa atómica (ALD) en lugar del método de pulverización catódica más tradicional. ALD es una técnica de película delgada basada en el uso secuencial de un proceso químico en fase gaseosa. Algunas de las ventajas que ofrece el uso de ALD es el control de grosor y el control de composición [95]. El material superconductor seleccionado fue el TiN, debido a que las películas delgadas de este material han demostrado recientemente propiedades ventajosas para aplicaciones de astrofísica y computación cuántica superconductoras [96]. Entre las propiedades del TiN se puede resaltar una temperatura de transición por debajo de 6 K [97] que disminuye al disminuir el espesor [98, 99] y al ajustar la concentración de nitrógeno TiN_x [97, 100, 101]. Por lo tanto, a través de la medición de la temperatura crítica, se puede evaluar la uniformidad de las muestras del proceso ALD.

En lo que sigue se estudia la uniformidad de la temperatura crítica y de las muestras debido al uso de ALD como técnica para realizar el depósito de material superconductor. Las mediciones se realizaron sobre 5 resonadores pertenecientes a un arreglo de 2024 MKID diseñado en la UCSB (Figura 5.1). Todos los MKID fueron fabricados con depósitos de TiN a través de la técnica ALD en las mismas condiciones. La T_c

se extrae ajustando el cambio de frecuencia de resonancia fraccional $\delta f_r(T)/f_r$ a expresiones analíticas de la conductividad compleja de la teoría de Mattis-Bardeen, tal como se comentó anteriormente. Además, con la definición dada en la Sección 1.4.1 para la frecuencia de resonancia, y teniendo en cuenta la dependencia de la inductancia cinética con la temperatura crítica, se puede probar la homogeneidad en la frecuencia de resonancia que ofrece la técnica ALD. Esta comprobación se realiza midiendo las variaciones en la inductancia cinética entre diferentes resonadores MKID del arreglo. El proceso consiste en calcular el cambio fraccional de la inductancia cinética, que es proporcional al cambio fraccional de la temperatura crítica, entre los resonadores MKID. Las mediciones nos permitirán saber si la variación en f_r se origina por una variación en el depósito de TiN en los MKID, midiendo y comparando la frecuencia de resonancia para resonadores idénticos de diferentes obleas.

El cambio de frecuencia de resonancia fraccional en función de la temperatura tiene una relación con la impedancia de la superficie, que es una propiedad intrínseca de los superconductores, y es común para resonadores de todas las geometrías hechas del mismo espesor y composición de película superconductora (TiN). A través de variaciones en la frecuencia de resonancia de un resonador en función de la temperatura, se puede obtener la temperatura crítica de un resonador ajustando el cambio de frecuencia de resonancia fraccional $\delta f_r/f_r$ a la parte imaginaria de la conductividad compleja de un superconductor [94]:

$$\frac{\delta f_r}{f_r} = \frac{f_r(T) - f_r(0)}{f_r(0)} = -\frac{1}{2}\alpha \frac{\delta \sigma_2(T)}{\sigma_2(0)} \quad (5.5)$$

donde α es la relación de la inductancia cinética a la inductancia total del resonador,

$$\alpha = \frac{L_k}{L_{\text{tot}}}. \quad (5.6)$$

La parte imaginaria de la conductividad compleja ($\sigma = \sigma_1 - j\sigma_2$) es $\sigma_2(T)$ y tiene la siguiente expresión analítica aproximada por la teoría de Mattis-Bardeen [34, 94]

$$\frac{\sigma_2(T)}{\sigma_N} \simeq \frac{\pi\Delta_1}{\hbar\omega} \left[1 - 2 \exp\left(-\frac{\Delta_1}{k_B T}\right) \exp\left(-\frac{\hbar\omega}{2k_B T}\right) I_0\left(\frac{\hbar\omega}{2k_B T}\right) \right], \quad (5.7)$$

donde σ_N es una conductividad normal, $I_0(x)$ es la función modificada de Bessel de orden 0, $\hbar\omega$ es la energía y Δ_1 es la parte real de la brecha de energía Δ , definida como el parámetro $\Delta = \Delta_1 + j\Delta_2$, ($\Delta_2 \ll \Delta_1$).

Para extraer α , el rango de temperatura de trabajo, 0,10 K – 0,23 K, se ajustó a un modelo que combina el desplazamiento de la fórmula de Mattis-Bardeen [102], y los efectos inducidos por el ruido de segundo nivel (TLS) de temperatura más baja,

$$\frac{\delta f(T)}{f(0)} = -\left(\frac{\alpha}{2}\right) \sqrt{\frac{\pi\Delta}{2k_B T}} e^{-\left(\frac{\Delta}{k_B T}\right)}, \quad (5.8)$$

Tabla 5.1: Parámetros medidos en los 5 resonadores.

Resonador	$f_r(T = 0,10 \text{ K})(\text{GHz})$	α	$T_c (\text{K})$
1	$4,020156 \pm 1 \times 10^{-6}$	$0,043 \pm 6 \times 10^{-3}$	$0,753 \pm 2 \times 10^{-3}$
2	$4,034996 \pm 1 \times 10^{-6}$	$0,060 \pm 1 \times 10^{-3}$	$0,817 \pm 2 \times 10^{-3}$
3	$4,046675 \pm 1 \times 10^{-6}$	$0,057 \pm 9 \times 10^{-3}$	$0,810 \pm 2 \times 10^{-3}$
4	$4,087974 \pm 1 \times 10^{-6}$	$0,071 \pm 1 \times 10^{-3}$	$0,832 \pm 2 \times 10^{-3}$
5	$4,097847 \pm 1 \times 10^{-6}$	$0,035 \pm 5 \times 10^{-3}$	$0,760 \pm 2 \times 10^{-3}$

El valor de Δ en la ecuación 5.8 viene dado por [21]

$$\Delta = \frac{3,5}{2} k_B T_c \quad (5.9)$$

Los datos de ajuste para los cinco resonadores se muestran en la Tabla 5.1. En la Figura 5.5 se muestran los datos medidos y el ajuste a la ecuación (5.8). El valor obtenido para la temperatura crítica en nuestras mediciones es de $T_c = 0,79 \pm 0,02 \text{ K}$, que está dentro del rango de desviaciones obtenidas por medio de mediciones independientes en la UCSB con obleas similares de MKIDs (ver Figura 5.6). De esta forma, fuimos capaces de encontrar la temperatura crítica de nuestros arreglos que, como se mencionó anteriormente, depende entre otras cosas de la concentración de nitrógeno y del espesor de la muestra. Con esta medición nos aseguramos de contar con el valor de T_c para nuestras muestras, además de confirmar la uniformidad y reproducibilidad del proceso de depósito de material utilizado.

Si bien la respuesta de los cinco resonadores mostró ser homogénea en cuanto a T_c , los valores hallados para α muestran que la inductancia cinética de los resonadores se encuentra entre un 3 % y un 7 % de la inductancia final. Este resultado estaría indicando que se puede mejorar ya sea el proceso de fabricación como el de diseño para mejorar la inductancia cinética de los resonadores.

5.4. Dependencia de la frecuencia de resonancia con la temperatura

Uno de los factores que más influye en la respuesta de los detectores superconductores de microondas es la temperatura. Variando la temperatura de la muestra es posible reunir mucha información sobre el comportamiento intrínseco del material y por ende, de su respuesta a las excitaciones externas. Para conocer la respuesta a la temperatura del arreglo de MKID, se hicieron mediciones variando la temperatura en el crióstato.

La dependencia de la frecuencia de resonancia del MKID con la temperatura puede

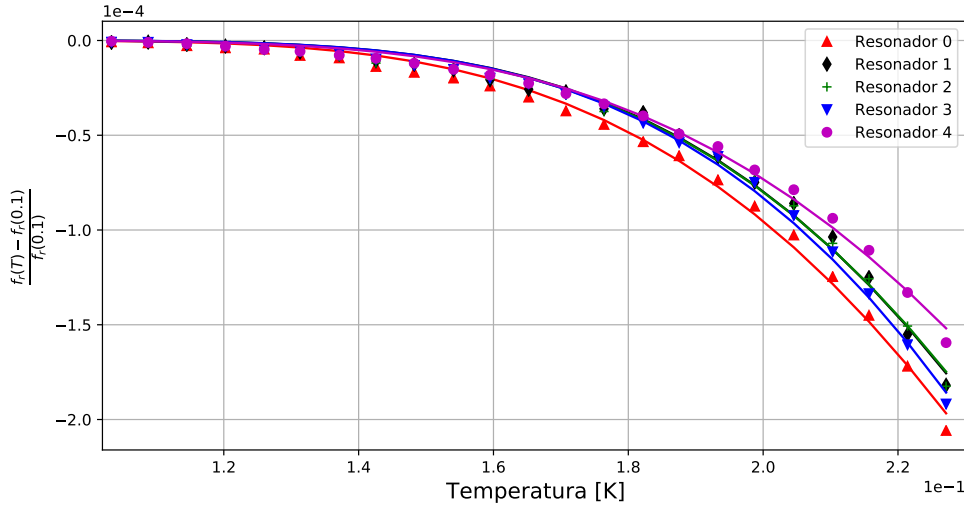


Figura 5.5: Ajuste de la ecuación 5.8 a los datos medidos de $\delta f_r/f_r$. El ajuste confirma la homogeneidad de la muestra analizada. Se obtiene un valor de $T_c = 0,79 \pm 0,02$ K, en concordancia con lo medido de forma independiente en la Universidad de California, para obleas similares. Las barras de error están contenidas en los puntos mostrados.

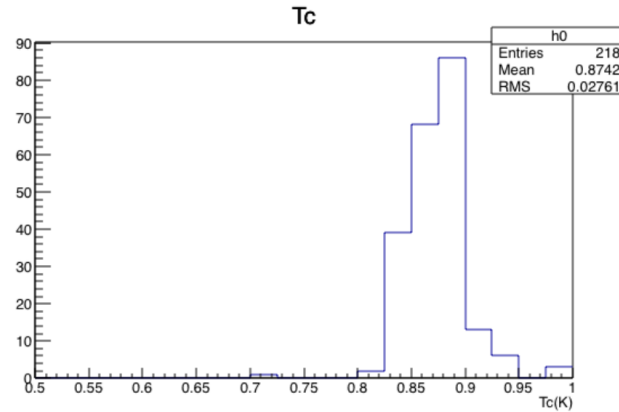


Figura 5.6: Histograma de las mediciones de la temperatura crítica para un arreglo de MKID, tomadas de una oblea diferente en la UCSB. Esta medición nos permite confirmar la uniformidad y reproducibilidad del proceso de depósito de material.

medirse mediante los datos de transmisión $|S_{21}|$ a diferentes temperaturas de funcionamiento. El arreglo de MKID de TiN ha sido colocado en el crióstato ADR y la señal de transmisión de la línea de alimentación se midió en el ancho de banda de 4 a 4.3 GHz, debido a que en ese rango de frecuencias se encontraban las resonancias de los cinco resonadores analizados. Durante las mediciones, la señal de entrada al arreglo de detectores tenía una potencia de microondas fija de -70 dBm.

Se midió la frecuencia de resonancia de los cinco resonadores antes mencionados. La Figura 5.7 muestra las curvas de transmisión $|S_{21}|$ para el resonador 0, medidas desde 100 mK hasta 230 mK. Se observa una degradación del factor Q y un desplazamiento de la frecuencia de resonancia a valores más bajos, ambos consecuencia del mayor número de cuasipartículas presentes dentro del superconductor. Las curvas a temperaturas

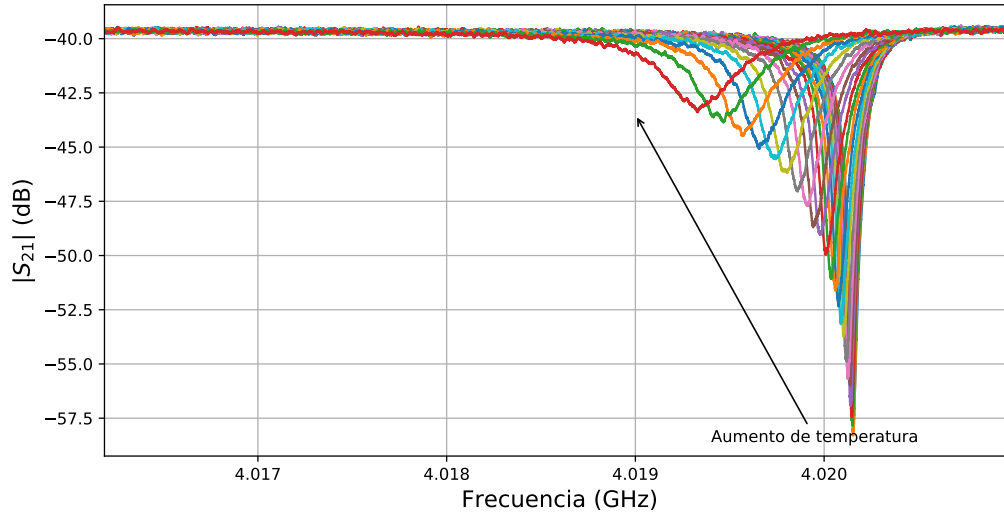


Figura 5.7: Barrido de temperatura, desde 100 mK hasta 230 mK, para el rango de frecuencias de trabajo del resonador 0 (4-4.3 GHz). Se observa un cambio máximo de amplitud en el parámetro $|S_{21}|$ de $\sim 14,3$ dB.

más altas son más anchas y menos profundas que las de temperaturas más bajas. La magnitud del cambio de amplitud en el parámetro $|S_{21}|$ es de $\sim 14,3$ dB en el rango de temperaturas mencionado.

5.5. Estudio del factor de calidad como función de la potencia de lectura

Otro de los factores importantes que influyen en el comportamiento de los resonadores es la potencia con la cual se los excita. Si la potencia de RF de entrada es demasiado grande, podría surgir un efecto no lineal como consecuencia de la degradación, y eventualmente la pérdida completa de la superconductividad debido a los campos magnéticos inducidos demasiado fuertes en los resonadores. Por lo tanto, se realizó una caracterización del arreglo de MKID en función de la potencia de excitación. Al variar la potencia de RF enviada al crióstato, es posible encontrar la señal de excitación óptima, que otorga una alta relación SNR en la lectura, sin afectar la superconductividad del MKID. Estas mediciones, además sirvieron para determinar los requerimientos de la electrónica de excitación/lectura analizados en esta tesis.

Los barridos de potencia se hicieron en sentido ascendente y descendente, con la idea de estudiar cómo afectaba dicho cambio a los resonadores y comprobar que no hubiese ningún efecto tipo “histéresis” debido a los campos magnéticos presentes en los alrededores de los resonadores.

Los barridos de potencia se hicieron con el analizador de redes E5071C. La confi-

guración de los barridos se hizo desde una potencia máxima de -25 dB hasta -50 dB. Si se tiene en cuenta el atenuador de 30 dB puesto a la salida del analizador de redes, conseguimos una potencia de excitación para los resonadores que iba desde los -55 dB hasta los -80 dB.

La Figura 5.8 muestra la respuesta normalizada del resonador 0 para un barrido de potencias ascendente. En base a las mediciones pudimos determinar que la potencia

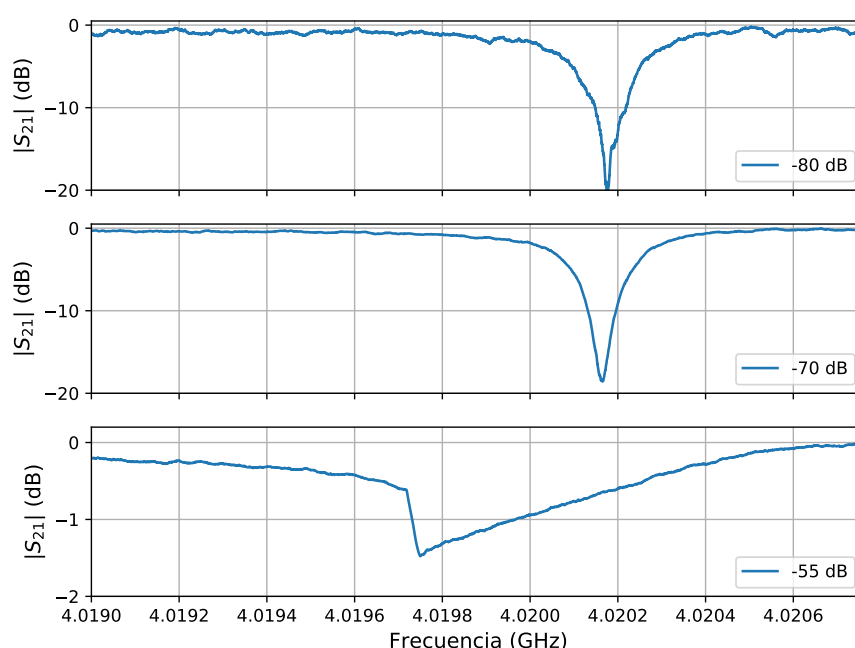


Figura 5.8: Barrido de potencias para el resonador 0. Se muestra la variación del factor de calidad del resonador en función de la potencia de excitación.

óptima de trabajo para los resonadores se encuentra en el rango $-77 \text{ dB} < P_{\text{opt}} < -65 \text{ dB}$. Además, se observó un efecto de saturación debida a la potencia de excitación para $P > -65 \text{ dB}$.

También se estudió el comportamiento del factor de calidad en función de la potencia de excitación. La Figura 5.9 muestra las mediciones del factor de calidad para los cinco resonadores. En general, el factor de calidad se mantiene estable dentro del rango de potencias de trabajo óptimo antes mencionado. Fuera de ese rango existen efectos de saturación que hacen que la definición utilizada para determinar el ancho de banda ya no sea válida. Debido a esto último, se ve que algunas de las curvas incluso aumentan de valor para potencias más grandes.

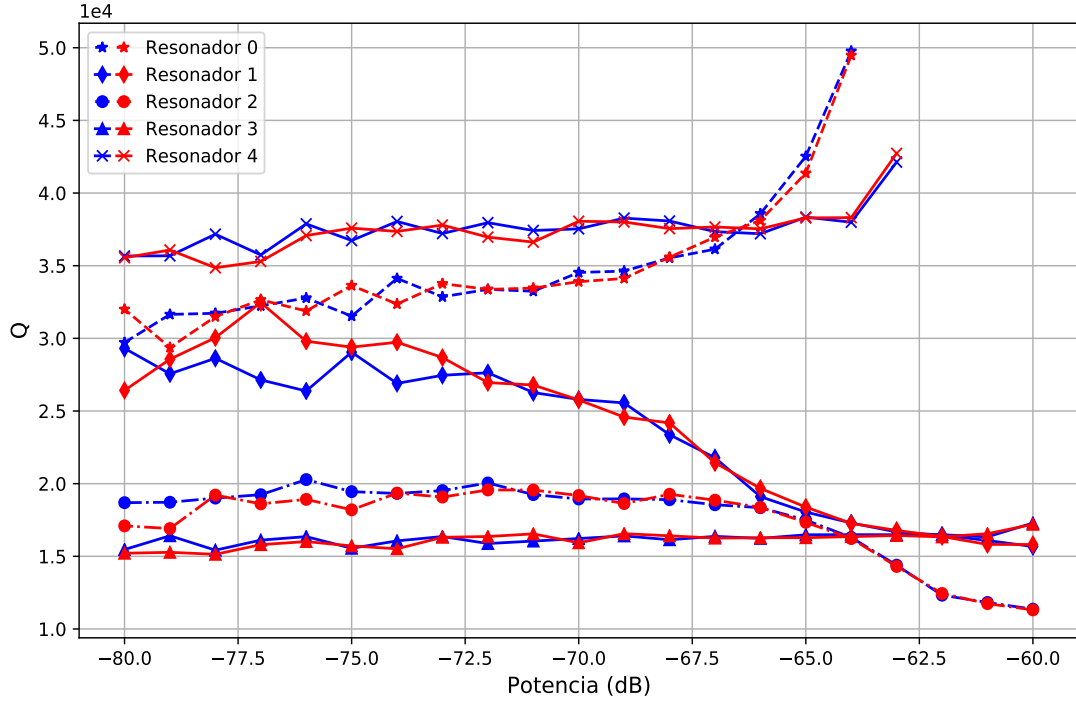


Figura 5.9: Factor de calidad como función de la potencia de excitación. Barrido completo para potencias ascendente (azul) y descendente (rojo). Puede afirmarse que no existe efecto “histéresis” debido a los campos magnéticos presentes en cercanías de los resonadores. El rango de trabajo óptimo para los resonadores es de $-77 \text{ dB} < P_{\text{opt}} < -65 \text{ dB}$.

5.6. Sumario

En este capítulo se mostró el trabajo de caracterización de MKIDs llevado a cabo en el Fermi National Laboratory. Las mediciones se hicieron a través de barridos de potencia y temperatura para todo el arreglo de 2024 MKID y utilizando cinco detectores como muestras.

Las pruebas permitieron confirmar la uniformidad de la temperatura crítica y de las muestras debido al uso de ALD como técnica para realizar el depósito de material superconductor. Si bien la respuesta de los cinco resonadores mostró ser homogénea en cuanto a la temperatura crítica, los valores hallados para la fracción de inductancia cinética muestran que se pueden mejorar tanto el proceso de fabricación como el de diseño.

Se pudo determinar un cambio de amplitud en el parámetro $|S_{21}|$ de $\sim 14,3 \text{ dB}$ debido a un cambio de temperatura desde 100 mK hasta 230 mK para las muestras analizadas. Este resultado demuestra que es necesario tener un control de temperatura sumamente preciso en el sistema de lectura, contribuyendo a aumentar los costos.

Los barridos de potencia mostraron un rango óptimo de trabajo desde $-77 \text{ dB} < P_{\text{opt}} < -65 \text{ dB}$, confirmando la elección de niveles de señal mostrados en el Capítulo 2.

Capítulo 6

Conclusiones y trabajo futuro

“A wise man once said that a journey of a thousand miles begins with a single step.”

— Lao-tzu, The Way of Lao-tzu, filósofo chino (604 AC - 531 AC)

6.1. Conclusiones

Los bancos de filtros polifásicos juegan un papel importante en los sistemas de procesamiento digital de señales (DSP) actuales. Si bien la teoría de los bancos de filtros ha sido ampliamente estudiada y desarrollada durante los últimos 30 años, los estudios relacionados con la implementación en FPGA de los sistemas BF-DFTG críticamente muestreados y sobremuestreados son bastante escasos en la literatura. Toda esta teoría ha cobrado especial interés como resultado del auge que tuvieron los detectores superconductores en las últimas décadas, y la necesidad de acomodarlos en grandes arreglos, con el objetivo de lograr mejores resoluciones en las mediciones. Las implementaciones en FPGA de bancos de filtros con bloques IP reconfigurables también son raras.

En el Capítulo 1 se presentó una introducción a la cosmología, a los detectores superconductores y al marco científico general que sirvió para entender la necesidad de desarrollar sistemas electrónicos con gran capacidad de procesamiento y cómputo, cuya utilización de hardware esté optimizada. Se analizaron los factores que favorecieron la popularidad de los detectores de bajas temperaturas dentro de la comunidad científica. En particular, destacan su alta sensibilidad, resolución de energía, detección individual de partículas y una alta precisión en diversos tipos de mediciones.

Se analizaron las razones por las cuales es factible utilizar microresonadores superconductores (MKID) como elementos de detección en estudios de caracterización de la polarización del fondo cósmico de microondas (CMB).

Además, se presentaron y analizaron las principales características, así como el modelo eléctrico, de los detectores MKID, para comprender las necesidades de la electrónica desarrollada para su excitación y lectura.

En el Capítulo 2 se establecieron los requisitos generales de desempeño de la electrónica de lectura para los experimentos actuales que requieren la multiplexación del orden de 10.000 o más píxeles. A partir del trabajo presentado en este capítulo es posible comprender de forma global los requerimientos de hardware en un sistema diseñado para la excitación y lectura de grandes arreglos de detectores superconductores. Se analizaron con detalle suficiente los niveles de señal en cada una de las etapas, desde la generación de las portadoras hasta la lectura de las respuestas de los detectores.

Se desarrolló un método de generación de portadoras que optimiza el factor de cresta (FC) de la señal multifrecuencia. El método permite obtener, bajo ciertas condiciones, factores de cresta cercanos a los 4,6 dB, frente a los $\sim 14,5$ dB que generalmente tienen los sistemas de lectura utilizados en la actualidad.

De esta forma, los algoritmos utilizados en esta tesis muestran menor variación de la potencia de lectura por píxel en todo el rango de N (número de resonadores del arreglo) y la potencia por píxel es mayor, lo que puede traducirse en ahorro de hardware.

Además, las caracterizaciones llevadas adelante sobre los subsistemas de la placa Red Pitaya fueron de fundamental importancia, ya que sirvieron para definir parámetros de diseño a la hora de trabajar en el firmware de la FPGA en capítulos posteriores.

En el Capítulo 3 se pudo establecer un procedimiento de diseño para los diferentes bancos de filtros, tanto críticamente muestreados como sobremuestreados. Se introdujo un modelo de “acoplamiento cruzado” de señales para ejecutar el procesamiento dentro de la FPGA. Se analizaron las ventajas y desventajas que presentan dichas implementaciones. De acuerdo a este análisis, se puede decir que los diseños sobremuestreados, en general, requieren menos uso de recursos (RAM y DSP). Esto es cierto al menos para diseños con un número de canales pequeños ($K = 16$). Sin embargo, cualquiera de estos sistemas BF-DFTG tiene una eficiencia de recursos muy grande en comparación con el enfoque por canal, es decir, comparado con el caso de implementar el filtro sin utilizar la descomposición polifásica.

Los sistemas BF-DFTG pueden utilizarse para implementar bancos de filtros más generales, con un uso más eficiente del espectro. Sin embargo, el banco de filtros DFT es el diseño más eficiente, ya que no requiere el uso de bloques FIR complejos. Estas afirmaciones fueron corroboradas gracias a las simulaciones y pruebas en la placa Red Pitaya. Los resultados de estas pruebas mostraron que el uso de recursos por parte de los bloques FFT es prácticamente el mismo en cada uno de ellos. Sin embargo, existe margen para la optimización de recursos cuando se analizan los bloques de filtros FIR.

El material presentado en éste capítulo derivó en la presentación de un artículo en una prestigiosa revista internacional [1], así como un artículo en un congreso de

la IEEE [2]. En dichos artículos se analizan las implementaciones en FPGA de los sistemas multitasa estudiados.

En el Capítulo 4 se trató el problema de la optimización de los bancos de filtros con el objetivo de mejorar su eficiencia. Se presentaron las estructuras en árbol y estructuras en etapas, como opciones optimizadas para el desarrollo del sistema de lectura.

Se desarrolló un algoritmo para encontrar el número óptimo de etapas. Este algoritmo permitió encontrar en cada caso la alternativa más eficiente en el número de recursos utilizados.

Las arquitecturas implementadas permitieron visualizar que si bien el diseño con muestreo crítico tiene una mayor carga computacional para cuando se lo implementa en una sola etapa, rápidamente supera en eficiencia al diseño sobremuestreado cuando se lo implementa en múltiples etapas. En base a esto, se puede concluir que si la elección es implementar el banco de filtros en una sola etapa, conviene utilizar el sistema sobremuestreado. En términos de uso de elementos de memoria, la alternativa sobremuestreada es más eficiente en diseños de hasta dos etapas. Para diseños de más etapas, la diferencia entre ambas implementaciones es despreciable.

En este capítulo además, se demostró cómo pasar de una estructura de ramas en paralelo a una estructura de árbol. Esta última, bajo ciertas condiciones, permite aprovechar la realización polifásica de los filtros, utilizando además las matrices de Hadamard, que no tienen elementos complejos en su estructura, lo que puede redundar en ahorros de hardware.

Al realizar el diezmado en etapas donde cada etapa a su vez requiere un número menor de recursos hardware, se puede afirmar que en general se obtienen ahorros extra en la estructura de árbol, respecto de las estructuras de ramas en paralelo. Por lo tanto, constituye un sistema aún más optimizado a tener en cuenta para la realización del sistema de lectura.

Por último, en el Capítulo 5 se presentaron las caracterizaciones de MKIDs llevadas a cabo en el Fermi National Laboratory. Las mediciones se hicieron a través de barridos de potencia y temperatura para un arreglo de 2024 MKID, utilizando cinco detectores como muestras.

Las pruebas permitieron confirmar a la técnica ALD como alternativa válida para la obtención de depósitos uniformes de material superconductor. Si bien la respuesta de los resonadores mostró ser homogénea en cuanto a la temperatura crítica, los valores hallados para la fracción de inductancia cinética (α) mostraron que se pueden mejorar tanto el proceso de fabricación, como el de diseño.

Las pruebas de barrido de temperatura permitieron visualizar la necesidad de sistemas precisos para el control de temperatura en las muestras, debido a las variaciones registradas en la amplitud del parámetro $|S_{21}|$.

Los barridos de potencia, por otro lado, mostraron un rango óptimo de trabajo para

el arreglo de detectores de $-77\text{ dB} < P_{\text{opt}} < -65\text{ dB}$, cuestión que permitió confirmar la elección de niveles de señal vistos en capítulos anteriores.

6.2. Trabajo futuro

El enfoque general perseguido en esta tesis fue el de implementar sistemas eficientes, basados en FPGA, de excitación y lectura para resonadores superconductores. Sin embargo, todavía hay margen de mejora en las diferentes implementaciones. Se detallan a continuación algunas posibles opciones de trabajo futuro:

6.2.1. Optimización en la longitud de los filtros

La descomposición polifásica, analizada en detalle en los capítulos anteriores de esta tesis, se utiliza para descomponer el filtro FIR prototipo en subfiltros. Los interpoladores y diezmadores resultantes requieren significativamente menos registros que si se implementaran de forma directa [103]. Sin embargo, sufren dificultades para explotar la simetría encontrada al implementar un filtro FIR de fase lineal en forma directa modificada [104]. El patrón de simetría inicial se destruye [71, 72] y, por lo general, los coeficientes deben calcularse de manera directa, si se pretende mantener la simetría.

Se propone investigar posibles implementaciones, empezando, por ejemplo, por los trabajos reportados en [105–107], tendientes a mejorar la utilización de recursos de los bancos de filtros multitasa, debido al potencial ahorro que representa explotar la simetría de coeficientes.

El método de cálculo de coeficientes simétricos propuesto en [107] permite aprovechar la simetría para reducir la complejidad aritmética significativamente en comparación con el cálculo directo. Sin embargo, dicho trabajo es solo el inicio, ya que debe aplicarse a los bancos de filtros multitasa o adaptarlos a los sistemas con descomposición polifásica, tal como los estudiados en esta tesis.

6.2.2. Algoritmo de búsqueda de componentes espectrales

La salida de cada canal de un banco de filtros basado en el algoritmo DFTG será un flujo de datos en cuadratura, muestreado críticamente o sobremuestreado. Se puede lograr una resolución espectral más alta pasando la salida de un canal del banco de filtros (primera etapa o canalización “gruesa”) a una transformada DFT secundaria, para aplicar una canalización más fina, después de lo cual a las muestras se les puede calcular la densidad espectral de potencia (PSD). Este procesamiento es bastante común en los sistemas de lectura de resonadores superconductores actuales [39, 108]. En astronomía, los espectrómetros que emplean este enfoque se conocen como *espectrómetros*

de zoom [109]. Este enfoque se utiliza a menudo en la exploración extraterrestre [110], para lograr una resolución de subhercios en anchos de banda de entrada de varios MHz. Además, considerando los defectos de fabricación que pueden tener los resonadores superconductores, en los sistemas de lectura, resulta importante contar con algún algoritmo de búsqueda y seguimiento de las frecuencias de resonancia. Un algoritmo que se ajusta a estas necesidades y que es relativamente fácil de implementar en FPGA es el de Goertzel [74, 111].

El algoritmo de Goertzel es una técnica de procesamiento de señales digitales (DSP) para identificar los componentes de frecuencia de una señal. Mientras que el algoritmo general de la transformada rápida de Fourier (FFT) calcula uniformemente en todo el ancho de banda de la señal entrante, el algoritmo de Goertzel analiza frecuencias predeterminadas específicas. En aplicaciones como la lectura de resonadores superconductores, donde a veces puede ser necesario buscar y seguir la frecuencia de resonancia de los detectores dentro de un ancho de banda mucho mayor, este tipo de algoritmos se ajusta muy bien. Esto es debido a que dicho algoritmo hace poco uso de los recursos disponibles y, además, es fácil de implementar el cambio de frecuencia de monitoreo.

El algoritmo de Goertzel reduce el número de multiplicaciones de valor real en casi un factor de dos, en relación con el cálculo directo a través de la ecuación del algoritmo DFT. Por tanto, el algoritmo de Goertzel es útil para calcular algunos valores de frecuencia. Si se necesitan muchos o la mayoría de los valores de la DFT, el algoritmo FFT, que calcula todas las muestras de la DFT es más rápido.

El costo computacional del algoritmo de Goertzel es $2N + 2$ multiplicaciones reales y $4N - 2$ adiciones reales, una reducción de casi un factor de dos en el número de multiplicaciones reales en relación con el cálculo directo a través de la ecuación DFT de longitud N . Si los datos tienen un valor real, este costo se reduce casi a la mitad nuevamente.

6.2.3. Utilización de filtros IIR

Dos tipos clásicos de filtros digitales utilizados en el procesamiento multitasa de señales son los filtros de respuesta al impulso finito (FIR) y de respuesta al impulso infinito (IIR), entre los cuales los filtros FIR se utilizan ampliamente debido a su facilidad de ejecución, estabilidad y diseño lineal.

Los filtros de respuesta infinita al impulso se utilizan en aplicaciones donde la eficiencia computacional es la máxima prioridad. Se sabe que la función transferencia de un filtro IIR es de un orden considerablemente más bajo que la función transferencia de un filtro FIR equivalente. Los inconvenientes que presenta un filtro IIR son la característica de fase no lineal y la sensibilidad a los errores de cuantificación.

En aplicaciones multitasa, los requisitos computacionales para los filtros FIR pueden

reducirse mediante el factor de conversión de la tasa de muestreo, como se analizó en los capítulos anteriores de esta tesis. Sin embargo, tal grado de ahorro en cálculos no se puede lograr en implementaciones multitasa con filtros IIR. Esto se debe al hecho de que se necesita cada muestra calculada en el ciclo recursivo para evaluar una muestra de salida. Sobre la base de la descomposición polifásica, en los últimos años se han desarrollado varias técnicas que mejoran la eficiencia de los diezmadores e interpoladores IIR [112].

Se propone como trabajo futuro investigar las opciones que existen a la hora de implementar los bancos de filtros utilizando filtros IIR. Por ejemplo, en [113] se analiza el diseño de filtros recursivos con fase aproximadamente lineal, a través de la optimización de sus respuestas en fase y amplitud.

Aunque los bancos de filtros de respuesta al impulso infinito pueden ofrecer potencialmente sistemas con menores retardos y una atenuación más alta que sus contrapartes de respuesta al impulso finito, su diseño es mucho más complicado y, en general, se han restringido solo al caso de dos canales [114–116]. De hecho, la dificultad de diseñar tales bancos de filtros es satisfacer la complicada condición de reconstrucción perfecta (PR) y los requisitos de causalidad-estabilidad de los filtros.

Apéndice A

Teoría de sistemas multitasa

“Analysis consists in making experiments and observations, and in drawing general conclusions from them by induction, and admitting of no objections against the conclusions, but such as are taken from experiments.”

— Isaac Newton: “Opticks”, 1717

A.1. Introducción

Los conceptos de bancos de filtros digitales y de análisis y síntesis de espectros de Fourier surgen en muchas áreas de la ciencia y la ingeniería [117, 118]. Estos conceptos además desempeñan un papel importante en numerosas aplicaciones de procesamiento de señales, como compresión de datos, detección de armónicos, eliminación de ruido, descomposición de subbandas, reconocimiento de señales de una y dos dimensiones, filtrado adaptativo, diseño de wavelets y comunicación inalámbrica [73, 75, 119–121]. La razón de la popularidad de los bancos de filtros digitales es el hecho de que permiten fácilmente la detección y cuantificación de amplitud y fase de componentes espectrales de una señal al tiempo que proporcionan implementaciones muy eficientes.

Dado que la mayoría de los bancos de filtros implican el tratamiento de señales con varias tasas de muestreo, también se les conoce como sistemas *multitasa*. Casi todos estos tipos de sistemas tienen como base alguna forma diezmada de descomposición del banco de filtros o reconstrucción de la señal. Por lo tanto, estos sistemas involucran las operaciones de diezmado e interpolación.

A.2. Representación de señales discretas

El concepto de cambio de frecuencia de muestreo es fundamental para comprender el funcionamiento de los filtros multitasa. Como introducción al estudio de los filtros que participan en el procesamiento multitasa de señales, primero se abordará el proceso de remuestreo de una señal ya muestreada.

En relación a la conversión de frecuencia de muestreo, se tienen varias formas especiales de representar señales discretas. En esta sección se introducirán diferentes formas de representación que se utilizarán ampliamente en las secciones que siguen.

Antes de ahondar en el análisis de señales multitasa y sus características, resulta de interés revisar las relaciones entre las frecuencias en los espectros de las señales de tiempo continuo y discreto, las cuales se utilizarán en el desarrollo de esta tesis.

Señales continuas

- El símbolo F denota la variable de frecuencia en Hz.
- El símbolo F_s denota la frecuencia de muestreo en Hz. $F_s = 1/T$, donde T es el intervalo de muestreo (período de muestreo) en segundos.
- El símbolo Ω denota la variable de frecuencia en radianes por segundo, $\Omega = 2\pi F$.
- El símbolo Ω_s se utiliza para la frecuencia de muestreo en radianes por segundo, $\Omega_s = 2\pi F_s = 2\pi/T$.

Señales discretas

- El símbolo f denota la frecuencia normalizada en términos de la mitad de la frecuencia de muestreo (es decir, frecuencia de Nyquist).
- El símbolo ω denota la frecuencia angular en radianes $\omega = \pi f$, y a veces se expresa como radianes por muestra.

Relaciones correspondientes: discretas a continuas

- Variable de frecuencia normalizada: $f = F/(F_s/2)$.
- Frecuencia angular: $\omega = 2\pi F/F_s$, o $\omega = \Omega T$.
- La frecuencia de muestreo se ubica en $\omega = 2\pi$ debido a las igualdades: $2\pi F_s T = \Omega_s T = 2\pi$.

A.2.1. Muestreo discreto

El término *muestreo* se refiere a la conversión de señales de tiempo continuo en secuencias de tiempo discreto. En lo que sigue, se considera el *muestreo discreto*, es decir, el *muestreo de señales de tiempo discreto*. Si se muestrea una señal discreta $x(n)$, se retiene cada M -ésima muestra de $x(n)$ y las muestras intermedias se establecen en 0. El muestreo discreto así aplicado no implica un cambio en la frecuencia de muestreo original, sino que simplemente se establecen algunos de los valores originales a cero. Si las muestras de valor cero son el resultado de insertar ceros entre los valores de muestra de entrada existentes, este procesamiento si implica un cambio en la frecuencia de muestreo original y es un concepto que se aborda más adelante en esta tesis.

Para describir el muestreo de una señal discreta, se suele utilizar la función de *muestreo discreto*, $s_M(n)$,

$$s_M(n) = \frac{1}{M} \sum_{\nu=0}^{M-1} W_M^{\nu n} = \begin{cases} 1 & \text{para } n = mM, \text{ con } m \text{ entero,} \\ 0 & \text{en caso contrario.} \end{cases} \quad (\text{A.1})$$

Si $n = mM$, donde m es un número entero, los términos $W_M^{\nu n}$ son iguales a 1, y al sumar M de dichos términos se obtiene el valor M . Para todos los demás valores de n , los términos $W_M^{\nu n}$ se distribuyen uniformemente en el círculo unitario y su suma en (A.1) es por lo tanto cero.

En general, las señales discretas pueden describirse usando la notación compleja

$$W_M = e^{-j2\pi/M} = \sqrt[M]{1} \quad (\text{A.2})$$

Esta es una de las M diferentes raíces M -ésima de 1, ya que $W_M^M = 1$ y representa el *factor de ángulo de fase complejo*, que es constante con M . El número W_M se encuentra en el círculo unitario en el plano complejo y cualquier multiplicación con W_M representa una *operación de rotación*.

Dado que el valor de la función de muestreo discreto es 1 si n es un múltiplo de M y, de lo contrario 0, se forma una serie par, es decir¹:

$$s_M(n) = s_M(-n) = \frac{1}{M} \sum_{\nu=0}^{M-1} W_M^{-\nu n} \quad (\text{A.3})$$

El muestreo discreto, generalmente, se lleva a cabo sin ningún desplazamiento de fase; es decir, la señal muestreada contiene solo los valores de $x(n)$ para los cuales $n = mM$, donde m es un número entero. Sin embargo, también es posible utilizar un desplazamiento de fase ρ . En este caso, los valores de $x(n)$ retenidos después del muestreo son

¹La función de muestreo discreto (A.3) tiene la forma de la Transformada Inversa Discreta de Fourier (IDFT).

tales que $n = mM + \rho$, donde m es un número entero. Para lograr esto, la señal original debe multiplicarse por una función de muestreo que contenga un desplazamiento de fase ρ , la cual viene dada por:

$$s_M(n - \rho) = \frac{1}{M} \sum_{\nu=0}^{M-1} W_M^{\nu(n-\rho)} = \begin{cases} 1 & \text{para } n = mM + \rho, \text{ con } m \text{ entero,} \\ 0 & \text{en caso contrario.} \end{cases} \quad (\text{A.4})$$

Por ejemplo, en la Figura A.1 puede verse la señal discreta $x(n)$, que ha sido muestreada con desplazamientos de fase $\rho = 0, 1, 2, 3$, utilizando la función de muestreo discreto $s_2(n - \rho)$.

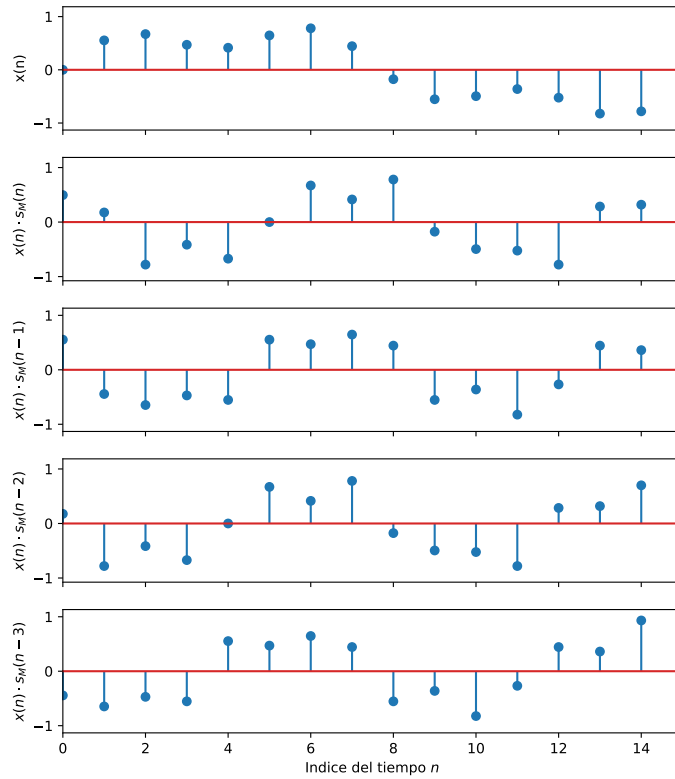


Figura A.1: Señal discreta muestreada con la función $s_2(n - \rho)$, con $\rho = 0, 1, 2, 3$.

A.2.2. Representación polifásica

Una clase general de estructuras que son de interés en los sistemas digitales multitasa, y para esta tesis en particular, son las redes *polifásicas* [122, 123]. Este tipo de representación será de utilidad para entender más adelante la descomposición polifásica de filtros FIR de análisis y síntesis.

Dado un número entero fijo M , a partir de una señal $x(n)$ se pueden obtener exactamente M diferentes señales discretas muestreadas, cada una de las cuales tiene un corrimiento de fase diferente. La Figura A.2 muestra una señal de longitud finita $x(n)$ y

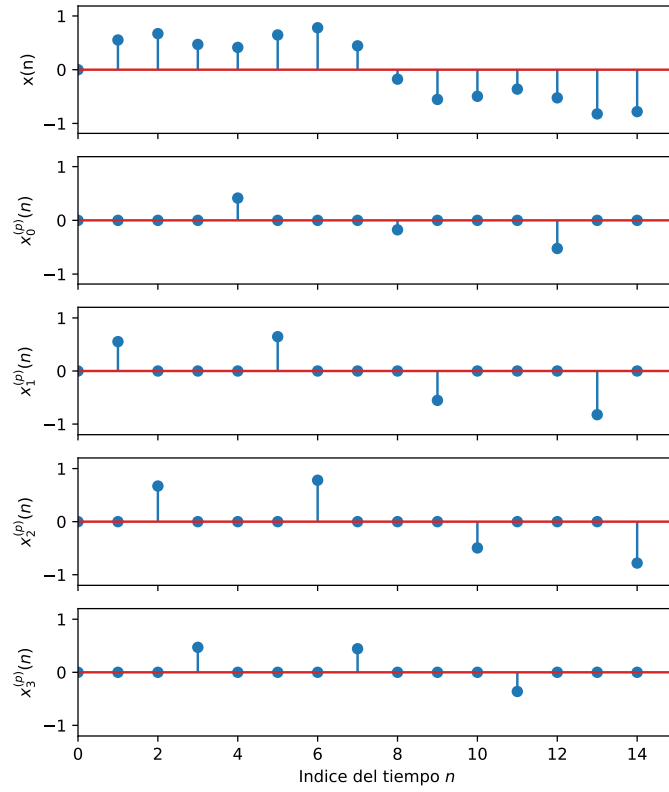


Figura A.2: Representación polifásica de una señal discreta. Se muestran las cuatro ($M = 4$) componentes polifásicas $x_\rho^{(p)}$, con $\rho = 0, 1, 2, 3$.

las cuatro señales distintas ($M = 4$), muestreadas discretamente $x_\rho^{(p)}$, $\rho = 0, 1, 2, 3$, cada una de las cuales se obtiene muestreando cada cuarto valor de $x(n)$. De la Figura A.2 es posible ver que la señal $x(n)$ se puede reconstruir como la suma de las cuatro señales muestreadas, $x_\rho^{(p)}$, las cuales pueden describirse a sí mismas utilizando la función de muestreo discreto (A.4):

$$x(n) = \sum_{\rho=0}^{M-1} x_\rho^{(p)}(n) = \sum_{\rho=0}^{M-1} x(n) s_M(n - \rho) \quad (\text{A.5})$$

Esta representación se denomina *representación polifásica* de una señal $x(n)$ en el dominio del tiempo. Las señales individuales $x_\rho^{(p)}$ se denominan componentes polifásicos de $x(n)$. Estrictamente hablando, la representación polifásica también depende del número M . Se supone que M se conoce por el contexto y se omitirá en la notación de los componentes polifásicos.

La ecuación (A.5) expresa la representación polifásica de una señal en el tiempo, pero también es posible dividir la transformada z en M subseñales para expresar la representación polifásica de la señal en el dominio de la frecuencia. Así, si se parte de

la transformada z

$$X(z) = \sum_{n=-\infty}^{\infty} x(n) z^{-n}, \quad (\text{A.6})$$

se puede obtener la representación polifásica, con $n = mM + \rho$, como

$$X(z) = \sum_{\rho=0}^{M-1} \sum_{m=-\infty}^{\infty} x(mM + \rho) z^{-(mM+\rho)} = \sum_{\rho=0}^{M-1} z^{-\rho} X_{\rho}^{(p)}(z^M) \quad (\text{A.7})$$

donde

$$X_{\rho}^{(p)}(z^M) = \sum_{m=-\infty}^{\infty} x(mM + \rho) z^{-mM} \quad (\text{A.8})$$

La ecuación (A.7) se llama la *representación polifásica* de la transformada z . Los polinomios $X_{\rho}^{(p)}(z)$ son cada uno de los componentes polifásicos.

Una comparación de (A.5) con (A.7) revela una correspondencia uno a uno entre los componentes polifásicos en el dominio del tiempo y los componentes polifásicos con el mismo índice de fase, en el dominio de la frecuencia. Como la transformada z es una operación lineal, se puede decir en general que

$$z^{-\rho} X_{\rho}^{(p)}(z^M) \bullet - \circ x_{\rho}^{(p)}(n), \quad \rho = 0, 1, 2, \dots, M-1, \quad (\text{A.9})$$

donde el símbolo “ $\bullet - \circ$ ” indica una correspondencia entre una señal de dominio transformado (transformada z , transformada de Fourier) y una señal de dominio del tiempo.

La representación polifásica definida por (A.5), (A.7) y (A.8) se denomina *representación polifásica tipo 1* o *representación estándar* [75]. Por conveniencia, se definen otras dos representaciones que se utilizarán en el desarrollo de temas posteriores. Reemplazando ρ por $M-1-\rho$, se obtiene la *representación polifásica tipo 2* [124]:

$$X(z) = \sum_{\rho=0}^{M-1} z^{-(M-1-\rho)} X_{\rho}^{(p2)}(z^M) \quad (\text{A.10})$$

donde

$$X_{\rho}^{(p2)}(z^M) = \sum_{m=-\infty}^{\infty} x_{\rho}^{(p2)}(m) z^{-mM} \quad (\text{A.11})$$

y

$$x_{\rho}^{(p2)}(m) = x(mM + M - 1 - \rho) \quad (\text{A.12})$$

Las representaciones tipo 1 y tipo 2 están relacionadas por

$$X_{\rho}^{(p2)}(z) = X_{M-1-\rho}^{(p)}(z), \quad \rho = 0, 1, 2, \dots, M-1. \quad (\text{A.13})$$

Reemplazando ρ por $-\rho$, se obtiene la *representación polifásica tipo 3* [72]:

$$X(z) = \sum_{\rho=0}^{M-1} z^{\rho} X_{\rho}^{(p3)}(z^M) \quad (\text{A.14})$$

donde

$$X_{\rho}^{(p3)}(z^M) = \sum_{m=-\infty}^{\infty} x_{\rho}^{(p3)}(m) z^{-mM} \quad (\text{A.15})$$

y

$$x_{\rho}^{(p3)}(m) = x(mM - \rho) \quad (\text{A.16})$$

Las representaciones tipo 1 y tipo 3 están relacionadas por

$$X_0^{(p3)}(z) = X_0^{(p)}(z) \quad (\text{A.17})$$

$$X_{\rho}^{(p3)}(z) = z^{-1} X_{M-\rho}^{(p)}(z), \quad \rho = 1, 2, 3, \dots, M-1. \quad (\text{A.18})$$

A.2.3. Descripción en forma de modulación

La *modulación* de la transformada z , $X(z)$, se realiza mediante la multiplicación de la variable independiente z con el número W_M^k . La transformada z modulada $X_k^{(m)}(z)$ es entonces

$$X_k^{(m)}(z) = X(z W_M^k), \quad k = 0, 1, 2, \dots, M-1. \quad (\text{A.19})$$

Si luego se hace la sustitución $z \rightarrow e^{j\Omega}$ y se considera la transformada de Fourier en tiempo discreto, se encuentra que la modulación de la transformada z con un factor W_M^k es equivalente a desplazar la frecuencia normalizada Ω de la transformada de Fourier en $2\pi k/M$:

$$X_k^{(m)}(e^{j\Omega}) = X(e^{j\Omega} e^{-j2\pi k/M}) = X(e^{j[\Omega - 2\pi k/M]}). \quad (\text{A.20})$$

El término modulación puede entenderse más fácilmente considerando el efecto en el dominio del tiempo. Usando la propiedad de escalamiento en el espacio z , se obtiene de (A.19) la correspondencia

$$\begin{aligned} X_k^{(m)}(z) &\bullet - \circ (W_M^{-k})^n x(n) \\ &= x(n) e^{j2\pi kn/M} \\ &= x(n) \cos(2\pi kn/M) + jx(n) \sin(2\pi kn/M). \end{aligned} \quad (\text{A.21})$$

En lo que sigue se hará la derivación de una relación importante entre la representación polifásica de la transformada z y la representación en forma de modulación, relaciones que servirán para comprender desarrollos posteriores. Si se parte de la co-

respuesta en (A.9), se puede obtener

$$z^{-\rho} X_{\rho}^{(p)}(z^M) = \sum_{m=-\infty}^{\infty} x_{\rho}^{(p)}(n) z^{-n}. \quad (\text{A.22})$$

Los componentes polifásicos $x_{\rho}^{(p)}(n)$ se pueden expandir como en (A.5), utilizando la función de muestreo discreto $s_M(n-\lambda)$. Si se combina esta expansión con las ecuaciones (A.1), (A.3) y (A.22), reemplazando ν por k y operando matemáticamente, se obtiene la relación buscada:

$$z^{-\rho} X_{\rho}^{(p)}(z^M) = \frac{1}{M} \sum_{k=0}^{M-1} X_k^{(m)}(z) W_M^{\rho k}. \quad (\text{A.23})$$

Lo cual dice que los componentes polifásicos se pueden obtener a partir de los componentes de modulación utilizando la *transformada discreta de Fourier* (DFT) y luego dividiendo por el factor M .

A.3. Preliminares sobre sistemas multitasa

Un sistema multitasa se compone de elementos que trabajan a diferentes frecuencias de muestreo. Esta sección presentará las operaciones básicas y los componentes básicos de un sistema multitasa, y dará definiciones e información sobre la alteración de las tasas de muestreo para las señales de subbanda.

A.3.1. Operaciones básicas multitasa

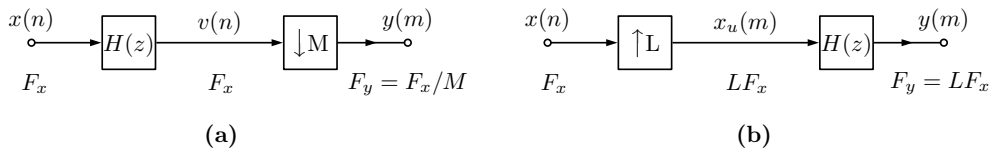


Figura A.3: Representación en diagrama de bloques de un (a) diezmador por M y (b) interpolador por L . Aquí el índice n corresponde a la tasa de muestreo original y m corresponde a la tasa de muestreo modificada. F_x es la frecuencia de la señal original y F_y es la nueva frecuencia, luego del procesamiento. $H(z)$ es el filtro encargado de remover las componentes no deseadas del espectro de las señales modificadas.

Las alteraciones de la frecuencia de muestreo que motivan el término sistema multitasa se realizan mediante dos operaciones principales, *diezmado* e *interpolación*, tal como se muestran en la Figura A.3. El proceso de disminución de la frecuencia de muestreo se denomina diezmado y el proceso de aumento de la frecuencia de muestreo se denomina interpolación. Dos dispositivos, el muestreador descendente o expansor

($\downarrow M$) y el muestreador ascendente o compresor ($\uparrow L$), son elementos que cambian la frecuencia de muestreo de la señal. El inconveniente del muestreo descendente es el efecto de alias, mientras que el muestreo ascendente produce espectros no deseados en la banda de frecuencias de interés, conocidos como espectros imágenes. El diezmado debe realizarse de tal manera que se eviten los efectos de alias, que ocurren cuando la frecuencia más alta en el espectro de una señal muestreada hacia abajo, excede el valor π/M . En la interpolación, las $L - 1$ imágenes causadas por la inserción de $L - 1$ ceros entre las muestras deben eliminarse.

Diezmado. Para poder reconstruir la señal original (de tiempo discreto), es necesario evitar la ocurrencia de alias durante el proceso de diezmado. Por lo tanto, antes del muestreo descendente por el factor M , la señal original tiene que estar limitada en frecuencia a π/M . Esto significa que la reducción por el factor M debe implementarse en dos pasos:

1. Limitación de banda de la señal original a π/M
2. Muestreo descendente por el factor M

Si una señal se alimenta a través de un diezmador como el de la Figura A.3(a), solo cada M -ésima muestra se retiene en la señal de salida $y(m)$,

$$y(m) = x(mM), \quad m = 0, \pm 1, \pm 2, \dots \quad (\text{A.24})$$

Aunque no son considerados en esta tesis, también son posibles valores fraccionales para M y estos conducen a un muestreo no uniforme [125], empleado en el contexto del filtrado adaptativo [126].

En el dominio de la frecuencia, la relación (A.24) se puede expresar por [75]

$$Y(z^M) = \frac{1}{M} \sum_{k=0}^{M-1} X(zW_M^k) \quad (\text{A.25})$$

donde $W_M = e^{-j2\pi/M}$ es el factor ya definido en la ecuación (A.2). Por lo tanto, el espectro $Y(e^{j\Omega})$ se ensambla superponiendo $X(e^{j\Omega})$ estirado por un factor M , con $M - 1$ versiones desplazadas por múltiplos de 2π . Esta superposición conduce a una superposición espectral (“aliasing”) si $x(n)$ no está limitada en banda adecuadamente.

Las especificaciones para el filtro pasabajas de diezmado vienen dadas por

$$|H(e^{j\omega})| = \begin{cases} 1, & |\omega| \leq \omega_c/M \\ 0, & \pi/M \leq |\omega| \leq \pi, \end{cases} \quad (\text{A.26})$$

donde ω_c es la máxima frecuencia que necesita ser preservada.

Interpolación. Para evitar la transferencia de potencia espectral desde bandas de baja frecuencia hacia bandas de frecuencia más alta, es necesario la eliminación de las imágenes espectrales. Esto significa que la interpolación por el factor L debe implementarse en dos pasos:

1. Muestreo ascendente de la señal original insertando $L - 1$ ceros entre dos muestras consecutivas
2. Eliminación de las $L - 1$ imágenes del espectro de la señal muestreada

La Figura A.3(b) muestra el diagrama de bloques de un interpolador implementado como una cascada de un muestreador ascendente por L y un filtro pasabajas, frecuentemente llamado filtro antiimagen. La frecuencia de corte del filtro es π/L .

En el dominio del tiempo, el expansor se puede describir como

$$y(m) = \begin{cases} x(m/L), & \text{para } m = 0, \pm L, \pm 2L, \dots \\ 0, & \text{en caso contrario,} \end{cases} \quad (\text{A.27})$$

que inserta $L - 1$ ceros entre cada muestra original².

En el dominio de la frecuencia, se puede expresar la expansión como

$$Y(z) = X(z^L) \quad (\text{A.28})$$

lo cual, para el espectro $Y(e^{j\Omega})$, significa un cambio de escala del eje de frecuencias con respecto a $X(e^{j\Omega})$ por un factor L . Un ejemplo para $M = L = 2$ está representado en la Figura A.4, donde en la fila central puede verse la aparición de alias e imágenes espectrales, respectivamente, si no se hace un correcto filtrado de la señal. Como en el caso de un diezmador, el desempeño de un interpolador está determinado principalmente por las características del filtro.

Un punto importante a notar aquí es que si la intención es interpolar la señal discreta de forma tal que los valores muestreados de la señal original permanezcan sin cambios, entonces el espectro de la señal interpolada, $y(m)$, debe tener un factor de escala L veces más grande que el factor de escala de la señal original, $x(n)$ [75]

$$Y(e^{j\Omega}) = LX(e^{j\Omega}). \quad (\text{A.29})$$

Ahora bien, debido a que el factor L no es provisto por la operación de muestreo ascendente, el filtro antiimagen es el que debe proveerlo, teniendo una ganancia L . Así,

²Esta operación no incluye el filtrado de interpolación, es decir, corresponde al procesamiento antes del filtro antiimagen.

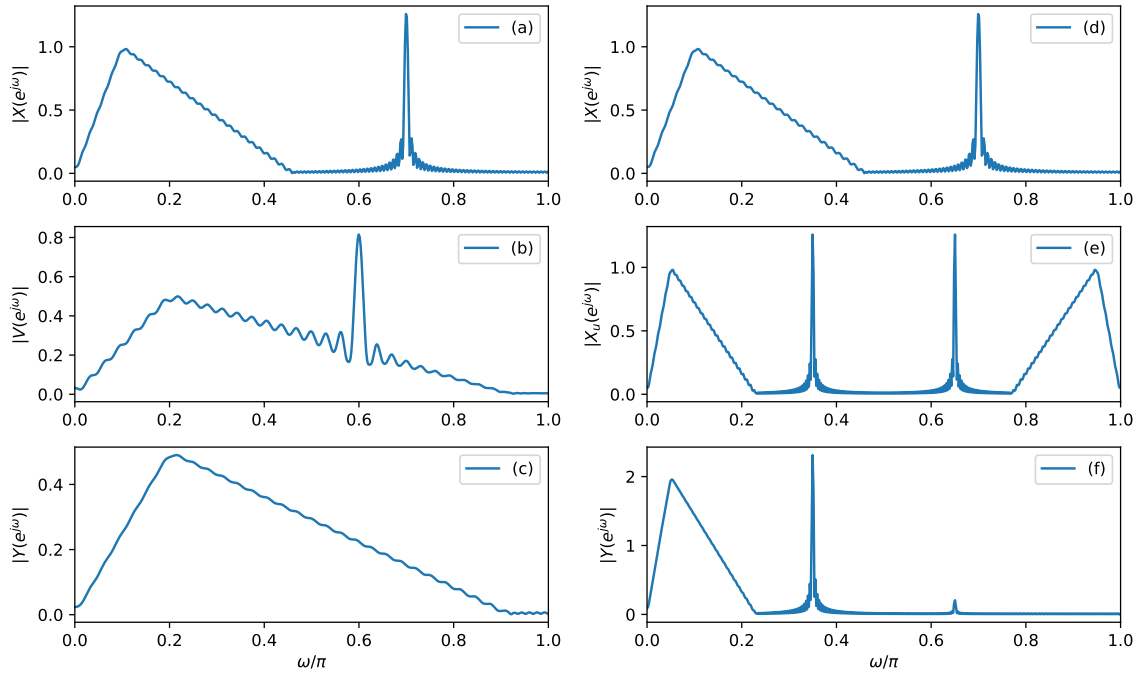


Figura A.4: Ilustración de muestreo descendente y diezmado en el dominio de frecuencia (columna izquierda): (a) espectro de la señal original; (b) espectro de la señal muestreada hacia abajo; (c) espectro de la señal diezmada. Ilustración de muestreo ascendente e interpolación en el dominio de la frecuencia (columna derecha): (d) espectro de la señal original; (e) espectro de la señal muestreada hacia arriba; (f) espectro de la señal interpolada. El factor de diezmado e interpolación es 2 en este caso.

la respuesta deseada para el filtro antiimagen es

$$|H(e^{j\omega})| = \begin{cases} L, & |\omega| \leq \omega_c/L \\ 0, & \pi/L \leq |\omega| \leq \pi, \end{cases} \quad (\text{A.30})$$

donde ω_c es la máxima frecuencia a ser preservada en la señal interpolada. Tal como en el caso del diezmado, este filtro generalmente se diseña como un filtro FIR [127].

A.4. Bancos de filtros digitales

Los sistemas multitasa generalmente aparecen en forma de bancos de filtros. El filtro digital se puede definir como una red selectiva de frecuencia que selecciona y ajusta cierto intervalo de frecuencias comparado con otras frecuencias, o atenúa todo el contenido de frecuencia fuera del intervalo previsto [128]. Fundamentalmente, la operación de filtrado se aplica para mejorar la calidad de una señal. De esta forma, la característica del filtrado está determinada por la respuesta en frecuencia del filtro.

Un banco de filtros asigna una serie temporal de muestras de entrada a una colección de filtros de subbanda, denotados $H_k(z)$ y $F_k(z)$ en la Figura A.5. Los filtros de subbandas definen lo que se denominan secciones de análisis y síntesis de un banco de

filtros. Por lo tanto, mediante la elección de una variedad adecuada de coeficientes del sistema se puede diseñar una red selectiva en frecuencia, apropiada para la aplicación dada [128]. Dos tipos clásicos de filtros digitales utilizados en este tipo de sistemas son los filtros de respuesta al impulso finito (FIR) y de respuesta al impulso infinito (IIR), entre los cuales los filtros digitales FIR son ampliamente utilizados como componentes de los sistemas de procesamiento de señales digitales debido a su facilidad de implementación, estabilidad y disponibilidad de algoritmos para diseño óptimo (algoritmo de Parks-McClellan) [129].

El banco de filtros de análisis consta de subfiltros, que se conocen como filtros de análisis y están basados en general en un filtro denominado *filtro prototipo*. Los filtros de análisis se usan para dividir la señal de entrada en un conjunto diferente de subbandas en el dominio de la frecuencia. Cada subbanda comprende cierta frecuencia compartida con la señal original.

Del mismo modo, el banco de filtros de síntesis comprende subfiltros llamados filtros de síntesis, que combinan las señales de subbanda y reconstruyen la señal. Para dar un ejemplo, la Figura A.5 muestra un banco de filtros de K canales. La señal de entrada se descompone en K subbandas aplicando K filtros de análisis con diferentes bandas de paso. Así, cada una de las señales subbanda transporta información sobre la señal de entrada en una banda de frecuencia particular. En el caso de $K = M$, se habla de submuestreo crítico, porque este es el factor de submuestreo máximo para el que se puede lograr una *reconstrucción perfecta*. La reconstrucción perfecta significa que la señal de salida es una copia de la señal de entrada, $\hat{x}(n) = x(n)$, sin más distorsión que un desplazamiento en el tiempo y alguna escala de amplitud.

El desempeño de un sistema multitasa en diferentes aplicaciones depende de las metodologías de optimización que se hayan utilizado en el diseño. Por lo tanto, siempre existe una fuerte motivación para desarrollar una técnica eficiente para diseñar un sistema multitasa que pueda mejorar el desempeño para determinadas aplicaciones específicas.

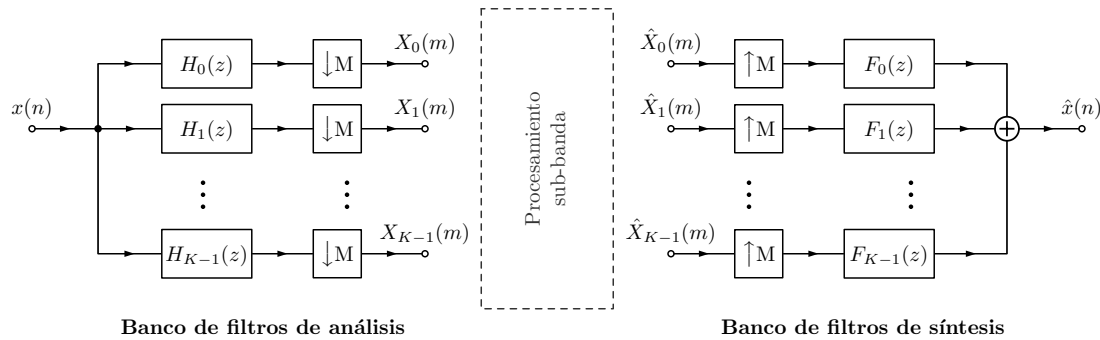


Figura A.5: Bancos de filtros digitales de K canales.

A.4.1. Definiciones y consideraciones generales

La Figura A.5 ilustra el marco básico para un banco de filtros de *análisis* y *síntesis* de K canales. En el banco de análisis, la señal de entrada $x(n)$ se divide en un conjunto de K canales donde $X_k(m)$, $k = 0, 1, \dots, K - 1$, denota las señales de los canales de análisis. En el banco de filtros de síntesis, $\hat{X}_k(m)$, $k = 0, 1, \dots, K - 1$, denotan las señales de los canales de entrada al sintetizador y $\hat{x}(n)$ denota la señal de salida. En este sistema, las tasas de muestreo para la señal de entrada ($x(n)$), las señales en cada canal ($X_k(m)$, $\hat{X}_k(m)$) y la señal de salida ($\hat{x}(n)$) serán, en general, diferentes.

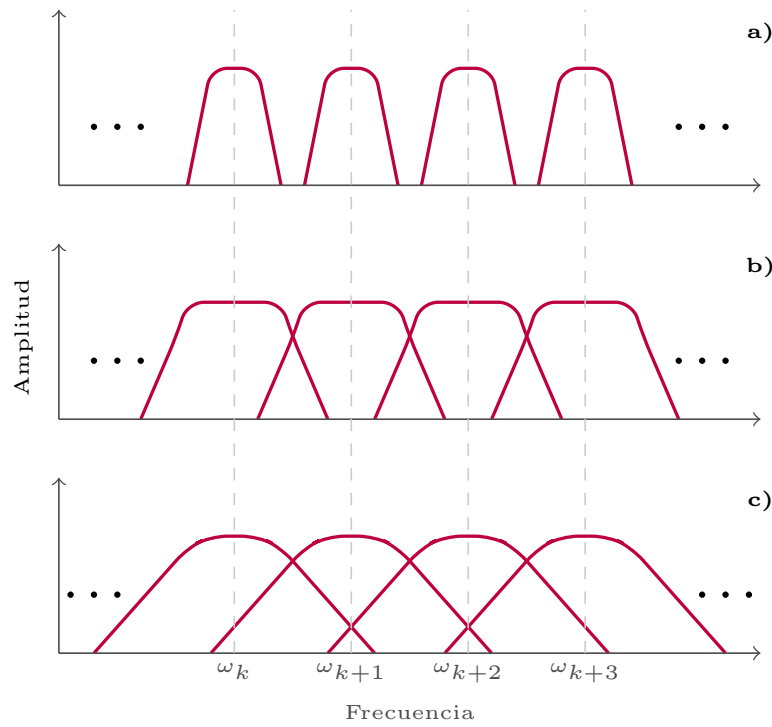


Figura A.6: Comparación de diseños de bancos de filtros: (a) sin superposición en las bandas de paso de los filtros, (b) pequeña superposición, que involucra a las bandas de rechazo de los filtros y (c) una superposición sustancial que puede involucrar las bandas de paso de los filtros.

Existen muchas formas de definir las señales del canal en la configuración anterior. Por ejemplo, una característica importante que distingue diferentes clases de bancos de filtros es la forma en que se modulan las señales del canal. Entre los tipos de modulación principales se encuentran la *modulación compleja* (o en cuadratura) y la *modulación de banda lateral única* (SSB) [72]. En esta tesis se considera únicamente la modulación compleja para los canales, ya que es el método preferido en sistemas como los analizadores de espectro, mientras que la modulación SSB generalmente se prefiere en los sistemas de comunicación y sistemas de codificación. Esta elección se justifica por la aplicación a la cual está orientada esta tesis, referida al análisis espectral de señales provenientes de detectores superconductores. Para la modulación compleja, las

señales de los canales de análisis y síntesis, $X_k(m)$ y $\hat{X}_k(m)$, estarán compuestas, en general, por valores complejos.

Otra característica importante de los sistemas multitasas se refiere al diseño de los filtros que constituyen los canales de análisis y síntesis. La Figura A.6 ilustra tres ejemplos de diseños de filtros que resultan en (a) la no superposición (es decir, bandas de frecuencia independientes), (b) pequeña superposición que involucra a las bandas de rechazo de los filtros y (c) una superposición sustancial que puede involucrar las bandas de paso de los filtros. En esta tesis se analizan las variantes (b) y (c), con el objetivo de optimizar el uso de recursos hardware a la hora de implementarlos en un dispositivo lógico programable (FPGA). La variante (a) es útil en sistemas de comunicación, donde se desea mantener las señales del canal completamente separadas con bandas de protección entre canales para evitar el efecto conocido como diafonía [130].

Una tercera consideración importante en el diseño de bancos de filtros es la tasa a la que se muestrean las señales de los canales de análisis $X_k(m)$ y síntesis $\hat{X}_k(m)$. Si los anchos de banda de los canales son ω_B , entonces, teóricamente, la tasa de muestreo de cada una de las señales del canal puede reducirse en un factor M , donde

$$M \leq \frac{2\pi}{\omega_B} \quad \text{para modulación compleja} \quad (\text{A.31a})$$

$$M \leq \frac{\pi}{\omega_B} \quad \text{para modulación SSB} \quad (\text{A.31b})$$

Si se satisface la igualdad expresada en las ecuaciones (A.31), se dice que las bandas están *muestreadas críticamente*, y si no se satisface, se dice que están *sobremuestreadas*. Por ejemplo, si las bandas en un banco de filtros complejos de K canales están espaciadas de manera uniforme y contigua, de manera tal que

$$\omega_B = \frac{2\pi}{K}, \quad (\text{A.32})$$

entonces,

$$M = K, \quad (\text{A.33})$$

y el banco de filtros se denomina *banco de filtros muestreado críticamente* o *uniforme*. En este caso, el número total de muestras en las señales del canal $X_k(m)$, $k = 0, 1, \dots, K-1$, es igual al número total de muestras en la señal $x(n)$. Como se analizó en la Sección A.3, cuando la tasa de muestreo de un canal se reduce por un factor M , los componentes de la señal fuera del ancho de banda π/M aparecen de nuevo como alias en la banda de la señal diezmada. Por lo tanto, cada uno de los canales contiene algunos componentes de alias de otros canales debido a la superposición o fuga espectral de los filtros. De manera similar, en el banco de filtros sintetizador, cada banda

impone algunas imágenes en otras bandas debido a la superposición o fuga espectral de los filtros de interpolación. En un sistema de análisis/síntesis diseñado adecuadamente, donde la salida de un analizador se aplica directamente a la entrada de un sintetizador, es posible elegir el diseño de manera que el alias que ocurre en el analizador se cancele exactamente por la imagen que ocurre en el sintetizador. El resultado neto es una señal reconstruida $\hat{x}(n)$ que no contiene alias ni imágenes debido al análisis/síntesis.

Desde el punto de vista de la implementación práctica, los bancos de filtros uniformes resultan muy atractivos porque pueden implementarse con la ayuda de algoritmos eficientes de procesamiento de señales, como la transformada rápida de Fourier (FFT).

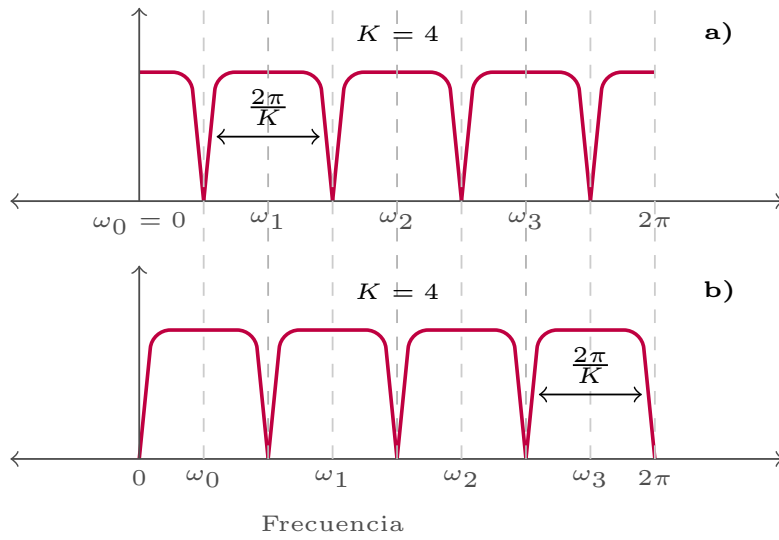


Figura A.7: Diferentes formas de apilamiento de filtros para bancos de filtros uniformes: (a) apilamiento par y (b) apilamiento impar. Se muestra el caso de un banco de filtros uniforme, con bandas contiguas y número de canales, $K = 4$.

Generalmente se consideran dos tipos de disposiciones para el *apilamiento de canales* en los bancos de filtros uniformes, el tipo de apilamiento *par* y el *impar* [131]. Para el tipo par, el canal $k = 0$ está centrado en $\omega = 0$ y los centros de las bandas están en las frecuencias

$$\omega_k = \frac{2\pi k}{K}, \quad k = 0, 1, \dots, K-1, \quad (\text{A.34})$$

como se ilustra en la Figura A.7(a). Para el tipo impar, el canal $k = 0$ está centrado en $\omega = \pi/K$ y las bandas están centradas en las frecuencias

$$\omega_k = \frac{2\pi k}{K} + \frac{\pi}{K}, \quad k = 0, 1, \dots, K-1, \quad (\text{A.35})$$

como se ilustra en la Figura A.7(b). Además de los tipos pares e impares, también hay tipos asimétricos. En el caso de bancos de filtros SSB uniformes, el apilamiento de canales de tipo par no es posible ya que los canales deben ocurrir en pares conjugados.

Además de los bancos de filtros uniformes, hay innumerables formas de definir

disposiciones de apilamiento de canales no uniformes. Para la mayoría de estas opciones, no existen técnicas de transformación eficientes para la implementación [72, 73, 75].

A.5. Bancos de filtros DFT uniformes

Una de las clases más importantes de bancos de filtros uniformes es el banco de filtros DFT, el cual pertenece a una clase más general denominada bancos de filtros modulados [75]. La ventaja principal del uso de bancos de filtros modulados uniformes radica en el hecho de que se pueden implementar utilizando filtros polifásicos y un algoritmo eficiente de procesamiento de señales como lo es la transformada rápida de Fourier (FFT), lo que resulta en una reducción significativa de la complejidad computacional [74]. El marco teórico para esta clase de bancos de filtros evolucionó en torno al uso de un arreglo de apilamiento de canal de tipo uniforme y una modulación compleja debido a la influencia del algoritmo FFT para implementar la DFT.

A.5.1. Modelo basado en el modulador complejo

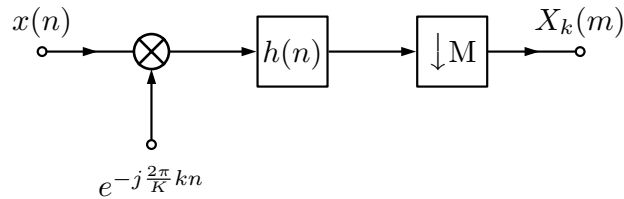


Figura A.8: Modelo de un canal único de un banco de filtros de análisis DFT. Este modelo está basado en la interpretación de que cada canal se modula en forma pasabanda por un modulador complejo.

Quizás la interpretación o el modelo más simple para el banco de filtros DFT es aquel en el que cada canal es modulado en forma independiente por un modulador complejo. Este modelo se ilustra en la Figura A.8 para el canal k de un banco de filtros de K canales. En lo que sigue, la Figura A.8 se utilizará para identificar los parámetros y elementos básicos del sistema.

En el canal del analizador de la Figura A.8 la señal de entrada $x(n)$ es modulada por la función $e^{-jw_k n}$ y filtrada por el filtro pasabajas $h(n)$. Luego se reduce la frecuencia de muestreo en un factor M , para producir la señal del canal $X_k(m)$. El filtro de análisis, $h(n)$, determina el ancho y la respuesta en frecuencia de cada uno de los canales. Se asume que se usa el mismo filtro en cada canal. En la Sección 3.3 se tratarán en profundidad las características y los problemas que se presentan al diseñar este filtro.

Dado que el banco de filtros DFT tiene filtros espaciados uniformemente con una

disposición de apilamiento de tipo par, las frecuencias centrales de los canales serán

$$\omega_k = \frac{2\pi k}{K}, \quad k = 0, 1, \dots, K-1. \quad (\text{A.36})$$

Las señales del canal se pueden expresar como

$$X_k(m) = \sum_{n=-\infty}^{\infty} h(mM - n)x(n)W_K^{kn}, \quad k = 0, 1, \dots, K-1 \quad (\text{A.37})$$

donde se ha usado la función de modulación compleja $e^{-j\omega_k n} = e^{-j(2\pi kn/K)} = W_K^{kn}$, relacionada con el parámetro definido en la ecuación (A.2). En el sintetizador, el banco de filtros interpola las señales del canal y las modula nuevamente a sus ubicaciones espectrales originales. Luego suma todas las señales del canal, denotadas como $\hat{x}_k(n)$, para producir una sola salida, es decir

$$\hat{x}(n) = \frac{1}{K} \sum_{k=0}^{K-1} \hat{x}_k(n). \quad (\text{A.38})$$

La señal de cada canal de síntesis se puede expresar como

$$\hat{x}_k(n) = W_K^{-kn} \sum_{m=-\infty}^{\infty} \hat{X}_k(m)f(n - mM), \quad k = 0, 1, \dots, K-1, \quad (\text{A.39})$$

donde $f(n)$ es la respuesta al impulso del filtro pasabajas antiimagen. Aplicando la ecuación (A.39) a la ecuación (A.38) e intercambiando sumas, se obtiene la expresión general para el sintetizador en la forma

$$\hat{x}_k(n) = \sum_{m=-\infty}^{\infty} f(n - mM) \frac{1}{K} \sum_{k=0}^{K-1} \hat{X}_k(m)W_K^{-kn} \quad (\text{A.40})$$

Las ecuaciones (A.37) y (A.40) forman la base matemática para todas las realizaciones del analizador y sintetizador de bancos de filtros DFT discutidos en esta sección.

Las propiedades de los bancos DFT de análisis y síntesis están determinadas por la elección del número de bandas K , la relación de diezmado M y el diseño de los filtros $h(n)$ y $f(n)$. Estos parámetros de diseño, sin embargo, no son completamente independientes. Por ejemplo, si se desea conectar las salidas $X_k(m)$ del analizador a las entradas $\hat{X}_k(m)$ del sintetizador para obtener el resultado $x(n) = \hat{x}(n)$, el diseño de los filtros $h(n)$ y $f(n)$ es inter-dependiente. En particular, para cumplir esta condición, se debe tener

$$\sum_{m=-\infty}^{\infty} f(n - mM)h(mM - n + sK) = u_0(s) = \begin{cases} 1, & s = 0 \\ 0, & \text{en caso contrario} \end{cases} \quad (\text{A.41})$$

para todo n .

A.5.2. Interpretación basada en el filtro pasabanda complejo

Se puede desarrollar una interpretación alternativa al banco de filtros DFT mediante una ligera modificación de las ecuaciones (A.37) y (A.40). Para el banco de análisis, esta modificación se obtiene multiplicando el lado derecho de la ecuación (A.37) por $W_K^{kmM}W_K^{-kmM} = 1$ y recomblando términos para obtener la forma

$$\begin{aligned} X_k(m) &= W_K^{kmM} \sum_{n=-\infty}^{\infty} [h(mM - n)W_K^{-k(mM-n)}]x(n) \\ &= W_K^{kmM} \tilde{X}_k(m), \quad k = 0, 1, \dots, K - 1 \end{aligned} \quad (\text{A.42})$$

donde

$$\tilde{X}_k(m) = \sum_{n=-\infty}^{\infty} h(mM - n)W_K^{-k(mM-n)}x(n) \quad (\text{A.43})$$

Esta forma sugiere la interpretación del banco de filtros pasabanda que se muestra

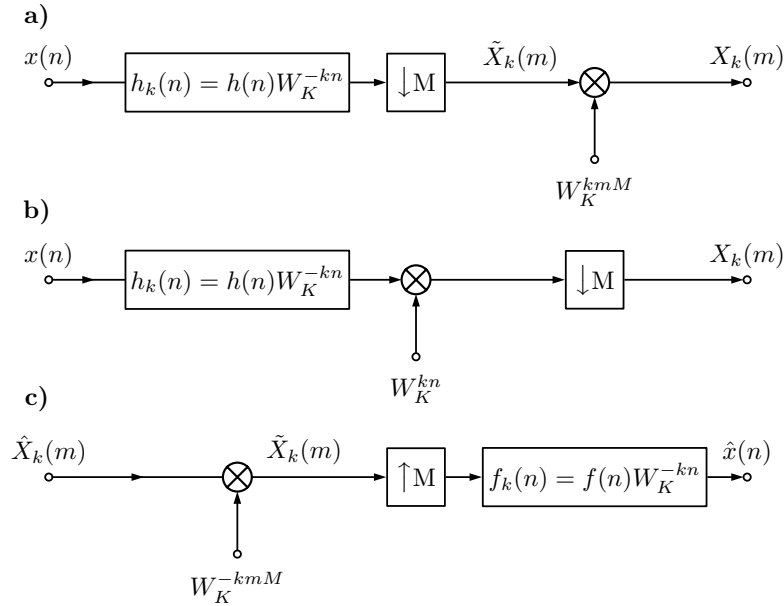


Figura A.9: (a) Interpretación basada en el filtro pasabanda complejo y modulador para el canal k del banco de filtros DFT de análisis, (b) analizador con modulador conmutado, (c) sintetizador.

en la Figura A.9(a) para un solo canal k . Cada filtro en el canal consiste en un filtro pasabanda complejo con frecuencia central $\omega_k = 2\pi k/K$ y respuesta al impulso que puede expresarse como el producto

$$h_k(n) = h(n)W_K^{-kn} = h(n)e^{j(2\pi kn/K)} \quad (\text{A.44})$$

La señal filtrada resultante es diezmada y modulada por la función W_K^{kmM} . La función de esta modulación es más clara si se aplica una de las identidades conmutativas desarrolladas en el Apéndice C para obtener la estructura en la Figura A.9(b). Aquí se ve más claramente que la función de esta modulación es la misma que para el banco de filtros pasabajas de la sección anterior (Figura A.8). Es decir, tiene la función de cambiar el centro de la banda de $\omega = \omega_k = 2\pi k/K$ a $\omega = 0$. La única diferencia entre las estructuras de la Figura A.8 y la Figura A.9(a) es que la modulación se está realizando a una velocidad de muestreo más baja, después del proceso de diezmado.

Se puede desarrollar una interpretación similar del filtro pasabanda para el sintetizador multiplicando el lado derecho de la ecuación (A.39) por $W_K^{kmM}W_K^{-kmM} = 1$ y recomblando términos para obtener

$$\hat{x}_k(n) = \sum_{m=-\infty}^{\infty} [\hat{X}_k(m)W_K^{-kmM}][f(n-mM)W_K^{-k(n-mM)}], \quad k = 0, 1, \dots, K-1 \quad (\text{A.45})$$

Esta forma de la ecuación sugiere la estructura de síntesis pasabanda que se muestra en la Figura A.9(c).

Un caso particular de interés es el caso críticamente muestreado, donde la relación de diezmado e interpolación M es igual al número de bandas, K . En este caso, se ve que las bandas de frecuencia están ubicadas en las frecuencias centrales.

$$\omega_k = \frac{2\pi k}{K} = \frac{2\pi k}{M}, \quad k = 0, 1, \dots, K-1, \quad K = M, \quad (\text{A.46})$$

y la operación de modulación se reduce a

$$W_K^{kmM}|_{M=K} = W_K^{-kmM}|_{M=K} = 1 \quad (\text{A.47})$$

Las estructuras en la Figura A.9 (a) y (c) luego se simplifican a las estructuras ilustradas en la Figura A.10. De manera similar, las ecuaciones (A.42) y (A.45) se simplifican a las ecuaciones respectivas

$$X_k(m) = \sum_{n=-\infty}^{\infty} h_k(mM-n)x(n)|_{M=K} \quad (\text{A.48a})$$

y

$$\hat{x}_k(n) = \sum_{m=-\infty}^{\infty} \hat{X}_k(m)f_k(n-mM)|_{M=K} \quad (\text{A.48b})$$

que implican las estructuras de la Figura A.10(a) y (b), respectivamente.

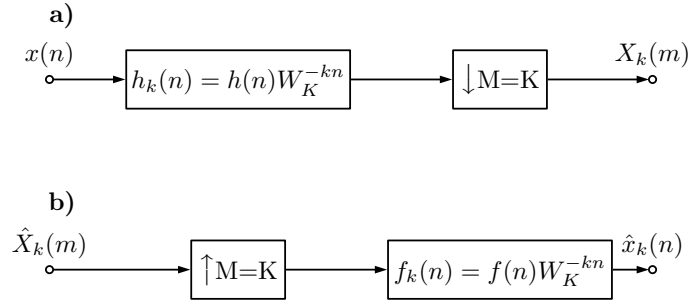


Figura A.10: Canal k -ésimo del banco de filtros DFT para el caso $K = M$. Modelo basado en el filtro de canal pasabanda complejo para (a) analizador y (b) sintetizador.

A.5.3. Modelo de conmutador para bancos de filtros

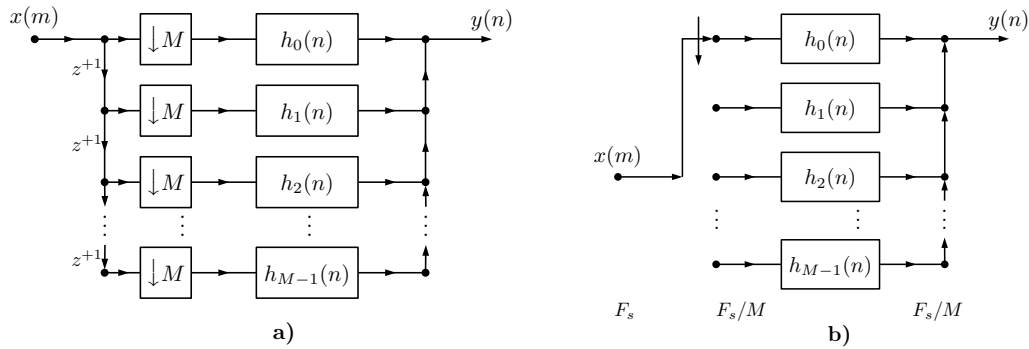


Figura A.11: (a) Estructura de un diezmador por M y (b) modelo de conmutador girando en sentido horario como estructura equivalente para una formulación alternativa de la red polifásica. Los filtros polifásicos están representados por cada uno de los bloques $h_k(n)$.

Desde un punto de vista práctico, resulta conveniente implementar las estructuras polifásicas en términos de un *modelo de conmutador*. Si se examina cuidadosamente la estructura del diezmador polifásico de la Figura A.11(a), se puede advertir que las entradas de las ramas polifásicas contribuyen con muestras de $x(m)$ para diferentes instantes de tiempo. El símbolo z^{-1} denota el desplazamiento a la izquierda en el proceso de descomposición polifásica (es decir, avance en una unidad del índice de tiempo discreto m). Reemplazando los elementos z^{-1} y los elementos de diezmador M con un conmutador se puede obtener la estructura mostrada en la Figura A.11(b). El conmutador gira en sentido horario comenzando con la rama polifásica correspondiente al cero de tiempo discreto ($m = 0$). De igual manera, se pueden desarrollar modelos de conmutador girando en sentido antihorario, dependiendo del tipo de representación polifásica elegida [72, 129]. Este tipo de representación alternativa es muy útil para cuando se analizan las diferentes estructuras de filtros a utilizar en el diezmadore

interpolación de señales.

A.6. Estructura polifásica para el banco de filtros DFT uniforme

Hasta ahora se han considerado dos interpretaciones o modelos de diagrama en bloques para los bancos de filtros DFT. Sin embargo, las estructuras sugeridas por los diagramas en bloques de las Figuras A.8 y A.10 son altamente ineficientes si se implementan directamente. En lo que sigue se discutirán las estructuras polifásicas, presentadas en la Sección A.2.2, las cuales son estructuras más eficientes para la implementación de estos bancos de filtros.

La estructura polifásica para implementar el banco de filtros DFT se basa en la aplicación del diezmador e interpolador polifásicos a los modelos de bancos de filtros mostrados en la Figura A.10 [122, 123]. Esta realización se ve más fácilmente para el caso de bancos de filtros muestreados críticamente, donde $M = K$. Los diseños para otras opciones de M (o K) no son tan directos como el caso muestreado críticamente [132, 133]. Los diseños para el caso $K = MI$, donde I es un entero, se consideran en la Sección A.6.1.

En la derivación del banco de filtros polifásicos es conveniente utilizar la estructura polifásica del conmutador en sentido horario (ver Sección A.5.3) para el analizador del banco de filtros y la estructura del conmutador en sentido antihorario para el sintetizador. Las razones para esto se harán evidentes en la siguiente discusión.

De la discusión en la Sección A.2.2 se pueden definir $\bar{p}_{\rho,k}(m)$, correspondientes a las respuestas al impulso unitario para las ramas polifásicas de los filtros pasabanda $h_k(n)$, como

$$\bar{p}_{\rho,k}(m) = h_k(mM - \rho), \quad \rho = 0, 1, \dots, M - 1 \quad (\text{A.49})$$

y las señales de entrada de la rama como

$$x_{\rho}(m) = x_k(mM + \rho), \quad \rho = 0, 1, \dots, M - 1 \quad (\text{A.50})$$

donde ρ se refiere a la rama ρ -ésima de la estructura polifásica y k se refiere al canal k -ésimo del banco de filtros (ver Figura A.12). Sustituyendo la ecuación (A.44), con $K = M$, en la ecuación (A.49) se obtiene,

$$\begin{aligned} \bar{p}_{\rho,k}(m) &= h(mM - \rho)W_M^{-k(mM - \rho)} \\ &= h(mM - \rho)W_M^{k\rho}. \end{aligned} \quad (\text{A.51})$$

Ahora se puede definir la rama ρ -ésima para el filtro pasabajas polifase de análisis $h(n)$

como

$$\bar{p}_\rho(m) = h(mM - \rho), \quad (\text{A.52})$$

y ver que la forma de los filtros pasabanda polifásicos, $\bar{p}_{\rho,k}(m)$, son separables como el producto

$$\bar{p}_{\rho,k}(m) = \bar{p}_\rho(m) W_M^{k\rho}, \quad \text{para } \rho, k = 0, 1, \dots, M-1. \quad (\text{A.53})$$

En el segundo miembro de la ecuación (A.53), el factor $\bar{p}_\rho(m)$ es sólo una función del índice de tiempo discreto m . El segundo factor, $W_M^{k\rho}$, es sólo una función de la rama polifásica ρ y el canal k . Esta propiedad de separación es extremadamente importante en el desarrollo de la estructura del banco de filtros polifásicos.

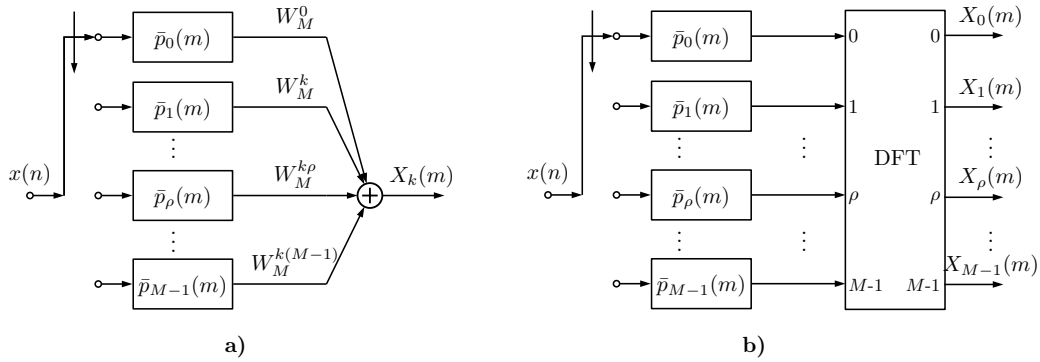


Figura A.12: (a) Estructura polifásica para el canal k de un banco de filtros DFT analizador, (b) estructura del banco de filtros polifásico con un modulador DFT, implementado a través del algoritmo FFT.

Aplicando las definiciones anteriores a la estructura del banco de filtros en la Figura A.10(a) o equivalente a la ecuación (A.48a) conduce a la estructura de la Figura A.12(a) y a la ecuación

$$\begin{aligned} X_k(m) &= \sum_{n=-\infty}^{\infty} h_k(mM - n)x(n) \\ &= \sum_{n=-\infty}^{\infty} h(mM - n)W_M^{-k(mM-n)}x(n). \end{aligned} \quad (\text{A.54})$$

A través de un cambio de variables, la ecuación (A.54) se puede expresar en la forma

$$X_k(m) = \sum_{n=-\infty}^{\infty} h(n)W_M^{-kn}x(mM - n). \quad (\text{A.55})$$

Además, dejando que n se exprese como

$$n = rM - \rho \quad (\text{A.56})$$

y sumando tanto en r como en ρ resulta

$$X_k(m) = \sum_{\rho=0}^{M-1} \sum_{r=-\infty}^{\infty} h(rM - \rho) W_M^{-k(rM - \rho)} x((m - r)M + \rho). \quad (\text{A.57})$$

Finalmente aplicando la definición polifásica en las ecuaciones (A.50), (A.52) y (A.53), conduce a la forma

$$\begin{aligned} X_k(m) &= \sum_{\rho=0}^{M-1} \sum_{r=-\infty}^{\infty} \bar{p}_\rho(r) W_M^{k\rho} x_\rho(m - r) \\ &= \sum_{\rho=0}^{M-1} W_M^{k\rho} [\bar{p}_\rho(m) * x_\rho(m)], \end{aligned} \quad (\text{A.58})$$

donde $*$ denota convolución lineal discreta. Esta forma sugiere la estructura de la Figura A.12(a) para un solo canal k del banco de filtros.

La ecuación (A.58) sugiere que $X_k(m)$ tiene la forma de una transformada discreta de Fourier (DFT) de las salidas convolucionadas $\bar{p}_\rho(m) * x_\rho(m)$ de las ramas polifásicas. De hecho, estas señales de salida son *independientes* del índice k (canal del banco de filtros) debido a la forma separable de la ecuación (A.53). Por lo tanto, está claro de la ecuación (A.58) o Figura A.12(a) que los cálculos que involucran los filtros polifásicos $\bar{p}_\rho(m)$ se pueden compartir entre todos los canales del banco de filtros, ahorrando un factor M en el cálculo total. El hecho de usar la estructura polifásica hace que se pueda ahorrar un factor M adicional. Finalmente, se puede reconocer que la DFT en la ecuación (A.58) se puede implementar con una complejidad computacional $M \log_2 M$ (en contraste a una complejidad computacional M^2) mediante el uso del algoritmo FFT para implementar la DFT de Fourier [134, 135]. Esto lleva a la estructura general del banco de filtros polifásicos de la Figura A.12(b), que es considerablemente más eficiente que la estructura implícita en la Figura A.10(a) para M grande. Es necesario notar que los índices de entrada a la DFT son con respecto al número de rama polifásico ρ y los índices de salida son con respecto al número de canal k del banco de filtros.

La estructura del banco de filtros polifásicos para el sintetizador se puede desarrollar de manera similar utilizando el modelo de conmutador en sentido antihorario de la estructura polifásica, tal como muestra la Figura A.13. Esta estructura polifásica se puede aplicar directamente al sistema de la Figura A.10(b) (o de manera equivalente a la ecuación (A.48b)).

A.6.1. Estructuras de bancos polifásicos para $K = MI$

En la sección anterior se vio cómo un banco de filtros DFT se puede realizar de manera eficiente combinando la estructura polifásica con la transformada DFT. La su-

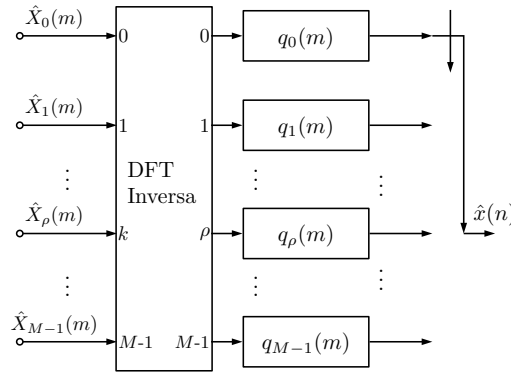


Figura A.13: Estructura del sintetizador para el banco de filtros polifásico DFT.

posición principal en esta derivación es que el banco de filtros se muestrea críticamente, es decir, $K = M$, de modo que la propiedad de separación en la ecuación (A.53) se puede aplicar para separar el cálculo de la estructura polifásica de la DFT. Sin embargo, en muchas aplicaciones, se desea tener un banco de filtros sobremuestreado donde $M < K$ de modo que las señales del banco de filtros $X_k(m)$ se muestreen a una tasa mayor [132, 133]. En esta sección se analiza cómo se puede lograr esto para el caso más general

$$K = MI, \quad (\text{A.59})$$

donde I es un número entero positivo, por ejemplo, $I = 1, 2, 3, \dots$. El parámetro de sistema I recibe el nombre de *relación de sobremuestreo* ya que determina la cantidad en la que se sobremuestrean las señales del banco de filtros desde su tasa mínima teórica (es decir, si $I = 1$ se muestrea críticamente y si $I = 2$ se sobremuestrea en un factor de dos). Los bancos de filtros sobremuestreados resuelven el problema de fuga espectral que puede no ser aceptable en un sistema, producto del uso de bancos de filtros DFT.

Para desarrollar la estructura correspondiente, se debe considerar nuevamente la forma matemática básica del analizador DFT proporcionada en la ecuación (A.37). Al hacer el cambio de variables

$$n = rK + \rho, \quad \rho = 0, 1, \dots, K - 1 \quad (\text{A.60})$$

se obtiene

$$X_k(m) = \sum_{r=-\infty}^{\infty} \sum_{\rho=0}^{K-1} h(mM - rK - \rho) x(rK + \rho) W_K^{k\rho} \quad (\text{A.61})$$

Como en el caso críticamente muestreado, la señal de entrada $x(n)$ puede considerarse como un conjunto intercalado de K señales polifásicas de la forma

$$x_\rho(r) = x(rK + \rho), \quad \rho = 0, 1, \dots, K - 1, \quad r = 0, \pm 1, \dots \quad (\text{A.62})$$

Al aplicar esta definición junto con la ecuación (A.59) a la ecuación (A.61) entonces se obtiene

$$X_k(m) = \sum_{r=-\infty}^{\infty} \sum_{\rho=0}^{K-1} h((m-rI)M - \rho)x_{\rho}(r)W_K^{k\rho} \quad (\text{A.63})$$

La forma de la ecuación (A.63) ahora se puede aclarar definiendo un conjunto modificado o *extendido* de filtros polifásicos de la forma

$$\bar{p}_{\rho}(m) = h(mM - \rho), \quad \rho = 0, 1, \dots, K-1. \quad (\text{A.64})$$

Se debe notar que esta definición polifásica es inherentemente diferente a la de la sección anterior (excepto cuando $M = K$) en que se extiende sobre un grupo de K muestras intercaladas de la respuesta al impulso $h(n)$ en lugar de M muestras (es decir, ρ toma K valores distintos en lugar de M valores distintos). Sin embargo, las muestras están separadas por M . Entonces, aplicando esta definición a la ecuación (A.63) se obtiene

$$X_k(m) = \sum_{\rho=0}^{K-1} W_K^{k\rho} \left[\sum_{r=-\infty}^{\infty} \bar{p}_{\rho}(m-rI)x_{\rho}(r) \right]. \quad (\text{A.65})$$

Aquí, el término entre corchetes en la ecuación (A.65) define un interpolador por I .

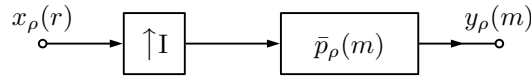


Figura A.14: Representación gráfica del modelo matemático básico presentado en la ecuación (A.65) para el interpolador por I .

Dejando que $y_{\rho}(m)$ sea la salida, el modelo matemático básico de este interpolador se da en la Figura A.14, donde el filtro polifásico $\bar{p}_{\rho}(m)$ actúa como filtro de interpolación. Aplicando este modelo al de la estructura polifásica básica en la ecuación (A.65) luego conduce a la estructura de la Figura A.15. Los interpoladores en esta estructura (mostrados en cuadros punteados) se pueden realizar por ejemplo, con subestructuras polifásicas. Entonces, se deben considerar las muestras de descomposiciones polifásicas de los filtros $\bar{p}_{\rho}(m)$, es decir, se tendrán filtros polifásicos conectados en cascada. También se puede observar que, dado que los filtros polifásicos $\bar{p}_{\rho}(m)$ en esta definición son un conjunto *extendido* de filtros, están relacionados dentro del conjunto. Es decir, si definimos ρ_0 como el subconjunto principal de descomposiciones de modo que $\rho_0 = 0, 1, \dots, M-1$, entonces se puede demostrar a partir de la ecuación (A.64) que para $\rho = \rho_0 + iM$, $i = 0, 1, \dots, I-1$, se tiene

$$\bar{p}_{\rho_0+iM}(m) = \bar{p}_{\rho_0}(m-i), \quad \rho_0 = 0, 1, \dots, M-1, \quad i = 0, 1, \dots, I-1. \quad (\text{A.66})$$

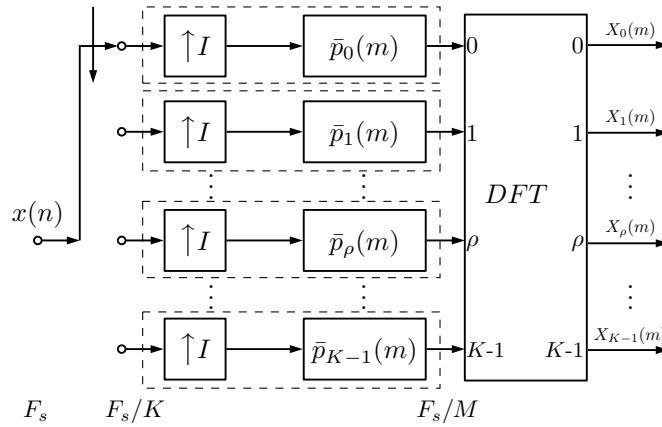


Figura A.15: Arreglo en el que se utilizaron los interpoladores básicos definidos en la ecuación (A.65) para construir un banco de filtros más general, para el caso $K = MI$.

Por lo tanto, hay I subconjuntos de filtros polifásicos $\bar{p}_\rho(m)$ (con M filtros únicos en cada subconjunto) de modo que difieren solo por un retraso de i muestras de subconjunto a subconjunto.

De manera similar, se puede hacer un análisis de la estructura del sintetizador para el caso $K = MI$, donde se utilizan filtros extendidos polifásicos para el diezmado.

Si bien las estructuras desarrolladas en esta sección son algunas de las formas más eficientes en cuanto al uso de recursos hardware que existen para la implementación práctica de bancos de filtros; la forma en la que se agrupan los coeficientes de los filtros polifásicos no representan la forma óptima, si la idea es implementar el banco de filtros en una FPGA, como es el caso de esta tesis. En la sección siguiente se tratará una clase más general de bancos de filtros que se ajustan mejor a la optimización de hardware requerida por la aplicación que motiva esta tesis.

A.7. Banco de filtros DFT generalizado (BF-DFTG)

La transformada discreta de Fourier (DFT) puede considerarse un caso especial de la DFT generalizada (DFTG) en la que las frecuencias y fases centrales de las subbandas pueden controlarse más explícitamente [72]. En esta sección se considera una definición más general de la DFT basada en orígenes de frecuencia y tiempo arbitrarios y se muestra cómo esta definición conduce a una clase más amplia de diseños de bancos de filtros. En consecuencia, se define el par de transformadas DFT generalizadas como

$$Y_k^{(\text{DFTG})} = \sum_{n=0}^{K-1} y(n) W_K^{(k+k_0)(n+n_0)}, \quad k = 0, 1, \dots, K-1 \quad (\text{A.67a})$$

y

$$y(n) = \frac{1}{K} \sum_{k=0}^{K-1} Y_k^{(\text{DFTG})} W_K^{-(k+k_0)(n+n_0)}, \quad n = 0, 1, \dots, K-1 \quad (\text{A.67b})$$

donde n_0 corresponde a la nueva referencia para el origen de tiempo y k_0 corresponde a la nueva referencia para el origen de frecuencia discreta. El banco de filtros DFT generalizado (BF-DFTG) ofrece configuraciones flexibles para el cambio de fase y apilamiento de los canales, de modo que en algunas aplicaciones es preferible el uso de un BF-DFTG en lugar de uno menos flexible BF-DFT. Una de las razones importantes es que el BF-DFTG puede admitir la asignación de canales apilados pares e impares, tal como se discutió en la Sección A.4.1, mientras que el BF-DFT solo admite canales apilados pares, así como un arreglo de apilamiento de canales sin solapamientos en su estructura.

El parámetro n_0 para los bancos de filtros implementados en esta tesis siempre es igual a 0, es decir, no se modifica la referencia de tiempo. La modificación del origen de frecuencia, por otro lado, conduce a diseños con diferentes disposiciones de apilamiento de canales. Por ejemplo, al elegir el origen de frecuencia $\omega = \pi/K$ para un banco de filtros de K canales, se produce una disposición de apilamiento de canal impar de tal manera que las frecuencias centrales de los canales se ubican en las frecuencias

$$\omega_k = \frac{2\pi k}{K} + \frac{\pi}{K} = \frac{2\pi}{K} \left(k + \frac{1}{2} \right), \quad k = 0, 1, \dots, K-1. \quad (\text{A.68})$$

El beneficio de los canales apilados de manera impar es que la distribución de las señales de subbanda en la señal de banda ancha se desplazará a la derecha la mitad de un ancho de banda de subbanda. Por lo tanto, eliminará las dos medias subbandas en cualquier extremo del espectro de banda ancha correspondiente a la asignación de canales par, tal como puede verse en el panel a) de la Figura A.7, en la Sección A.4.1. Si se deben usar todas las subbandas, esto logra un uso más eficiente del espectro.

Ahora bien, siguiendo un procedimiento similar al de la Sección A.5, es posible definir un marco de análisis/síntesis de banco de filtros basado en la definición de las ecuaciones (A.67). Esto lleva a la ecuación del banco de filtros de análisis

$$X_k^{(\text{DFTG})}(m) = \sum_{n=-\infty}^{\infty} h(mM - n)x(n)W_K^{(k+k_0)(n+n_0)}, \quad k = 0, 1, \dots, K-1 \quad (\text{A.69})$$

y la ecuación de síntesis

$$\hat{x}(n) = \sum_{m=-\infty}^{\infty} f(n - mM) \frac{1}{K} \sum_{k=0}^{K-1} \hat{X}_k^{(\text{DFTG})}(m) W_K^{-(k+k_0)(n+n_0)}, \quad (\text{A.70})$$

donde K es el número de canales, M es la relación de diezmado de las señales de canal $X_k^{(\text{DFTG})}(m)$, y $h(n)$ y $f(n)$ son los filtros de análisis y síntesis, respectivamente. Las frecuencias centrales de los canales de este banco de filtros se encuentran en las frecuencias

$$\omega_k = \frac{2\pi}{K} (k + k_0), \quad k = 0, 1, \dots, K - 1. \quad (\text{A.71})$$

Se puede derivar una interpretación basada en los filtros pasabanda, tal como se hizo

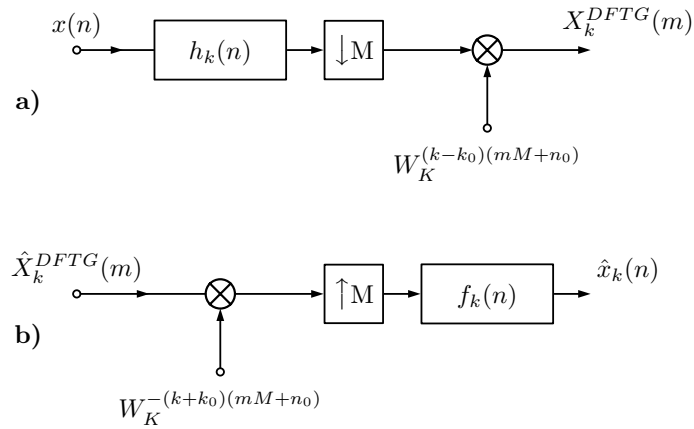


Figura A.16: Modelos basados en los filtros pasabanda para el canal k de (a) un analizador y (b) un sintetizador de un banco de filtros DFT generalizado.

con el banco de filtros DFT. Esto conduce a los modelos de analizador y sintetizador que se muestran en la Figura A.16 para un solo canal k . Definiendo los filtros pasabanda complejos

$$h_k(n) = h(n)W_K^{-(k+k_0)n} \quad (\text{A.72})$$

y

$$f_k(n) = f(n)W_K^{-(k+k_0)n} \quad (\text{A.73})$$

Las ecuaciones (A.69) y (A.70) se pueden expresar en la forma

$$X_k^{(\text{DFTG})}(m) = W_K^{(k+k_0)(mM+n_0)} \sum_{n=-\infty}^{\infty} h_k(n)x(mM - n), \quad k = 0, 1, \dots, K - 1 \quad (\text{A.74})$$

y la ecuación de síntesis

$$\hat{x}(n) = \frac{1}{K} \sum_{k=0}^{K-1} \sum_{m=-\infty}^{\infty} f_k(n - mM) \hat{X}_k^{(\text{DFTG})}(m) W_K^{-(k+k_0)(mM+n_0)}. \quad (\text{A.75})$$

A.7.1. Implementación eficiente de bancos de filtros DFTG sobremuestreados

Al igual que en el banco de filtros DFT, el banco de filtros DFTG puede realizarse de manera más eficiente por medio de estructuras polifásicas que permiten compartir la carga computacional entre los canales del banco de filtros. Estas estructuras toman una forma similar a las de las estructuras DFT discutidas en la Sección A.5. Sin embargo, las ecuaciones que describen estos sistemas se ven modificadas con nuevos términos de modulación, debido a la inclusión de los parámetros k_0 y n_0 en el banco DFTG.

Si se parte de la definición de los filtros de rama polifásicos para las estructuras polifásicas

$$\bar{p}_\rho(m) = h_k(mM - \rho), \quad \rho = 0, 1, \dots, M-1 \quad (\text{A.76})$$

y

$$q_\rho(m) = f_k(mM + \rho), \quad \rho = 0, 1, \dots, M-1 \quad (\text{A.77})$$

donde se ha utilizado el modelo de conmutador girando en sentido horario para el analizador y el modelo de conmutador girando en sentido antihorario para el sintetizador. De acuerdo con este marco, las señales de ramificación polifásicas para las entradas y salidas de las ramificaciones en el analizador y sintetizador, respectivamente, son

$$x_\rho(m) = x_k(mM + \rho), \quad \rho = 0, 1, \dots, M-1 \quad (\text{A.78})$$

y

$$\hat{x}_\rho(m) = \hat{x}_k(mM + \rho), \quad \rho = 0, 1, \dots, M-1. \quad (\text{A.79})$$

Ahora, si se aplican estas definiciones a la ecuación A.69, para el caso $K = M$ y haciendo el cambio de variables $n = rM + \rho$, se obtienen las señales de entrada de la rama como

$$\begin{aligned} X_k^{(\text{DFTG})}(m)|_{K=M} &= \sum_{\rho=0}^{M-1} W_M^{(k+k_0)(\rho+n_0)} \sum_{r=-\infty}^{\infty} h((m-r)M - \rho) x(rM + \rho) W_M^{(k+k_0)rM} \\ &= W_M^{k_0mM} \sum_{\rho=0}^{M-1} W_M^{(k+k_0)(\rho+n_0)} \sum_{r=-\infty}^{\infty} \bar{p}_\rho(m-r) W_M^{-k_0(m-r)M} x_\rho(r) \\ &= W_M^{k_0mM} \sum_{\rho=0}^{M-1} W_M^{(k+k_0)(\rho+n_0)} [x_\rho(m) * (\bar{p}_\rho(m) W_M^{-k_0mM})], \\ k &= 0, 1, \dots, M-1, \end{aligned} \quad (\text{A.80})$$

y la ecuación de síntesis

$$\hat{x}_\rho^{(\text{DFTG})}(m)|_{K=M} = [q_\rho(m)W_M^{-k_0mM}] * \left[\frac{1}{M} \sum_{k=0}^{M-1} [\hat{X}_k^{(\text{DFTG})}(m)W_M^{-k_0mM}]W_M^{-(k+k_0)(\rho+n_0)} \right],$$

$$\rho = 0, 1, \dots, M-1,$$
(A.81)

donde $*$ denota convolución discreta.

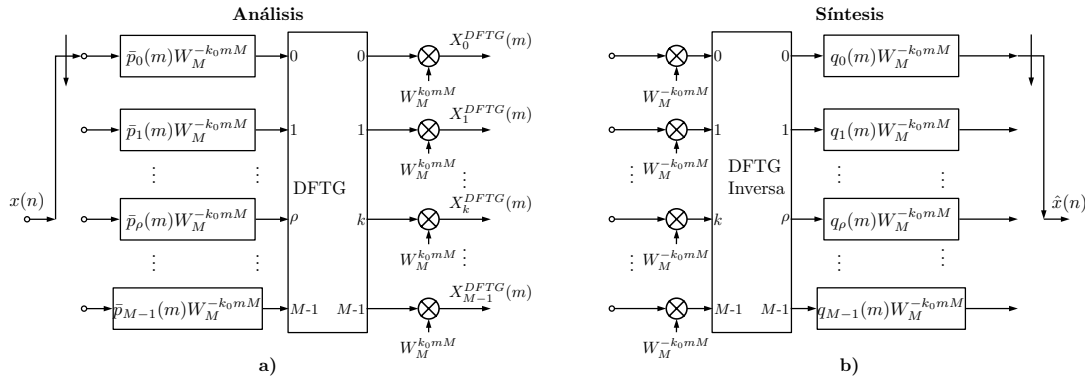


Figura A.17: Estructuras polifásicas de análisis (a) y síntesis (b) para el banco de filtros DFTG.

La Figura A.17 muestra las estructuras polifásicas resultantes para el analizador y sintetizador DFTG basados en las interpretaciones de las ecuaciones A.80 y A.81, respectivamente. En comparación con la estructura polifásica para el banco de filtros DFT de la Sección A.6, se observa que los desplazamientos de tiempo y frecuencia agregan tres modificaciones a la estructura. Primero, los filtros polifásicos $\bar{p}_\rho(m)$ y $q_\rho(m)$ son modificados por el término multiplicativo $W_M^{-k_0mM}$. Así, los filtros polifásicos, en general, se convierten en filtros complejos. En segundo lugar, cada salida del banco de filtros del analizador está modulada por el factor $W_M^{k_0mM}$ y cada entrada al sintetizador del banco de filtros está modulada por el factor $W_M^{-k_0mM}$. Finalmente, el DFT es reemplazado por el DFTG. En una implementación real, los términos de modificación anteriores se pueden reorganizar y, a veces, combinar para formar variaciones más simples de la estructura. Además, cuando $k_0 = 0$ y $n_0 = 0$ se puede verificar fácilmente que la estructura polifásica vuelve a la estructura polifásica DFT más simple.

Ahora bien, se puede encontrar una expresión más conveniente para ser aplicada a los filtros FIR en las FPGA. Si se hace $n_0 = 0$ y se reordena la ecuación (A.80), se obtiene

$$X_k^{(\text{DFTG})}(m)|_{K=M} = W_M^{k_0mM} \sum_{\rho=0}^{M-1} W_M^{k\rho} [x_\rho(m) * (\bar{p}_\rho(m)W_M^{k_0(\rho-mM)})],$$

$$k = 0, 1, \dots, M-1.$$
(A.82)

Es decir, los filtros polifásicos en este caso son

$$\bar{p}_\rho^{(DFTG)}(m) = \bar{p}_\rho(m)W_M^{k_0(\rho-mM)} \quad (\text{A.83})$$

y

$$q_\rho^{(DFTG)}(m) = q_\rho(m)W_M^{-k_0(\rho+mM)} \quad (\text{A.84})$$

Finalmente, al hacer $K = MI$ y seguir cuidadosamente las matemáticas, se deriva una forma más general de la estructura del banco de filtros polifásicos DFTG, el banco de filtros DFTG sobremuestreado (BF-DFTG-SM). Si se parte nuevamente de la definición de los filtros de rama polifásicos dados en las ecuaciones (A.76) y (A.77) y se utiliza el cambio de variables $n = rK + \rho$, tal como se hizo en la Sección A.6.1, se puede encontrar la ecuación que describe la señal de entrada al canal k en el analizador sobremuestreado como

$$X_k^{(DFTG-SM)}|_{K \neq M}(m) = W_K^{k_0mM} \sum_{\rho=0}^{K-1} W_K^{(k+k_0)(\rho+n_0)} \sum_{r=-\infty}^{\infty} \bar{p}_\rho(m-rI)W_K^{-k_0(m-rI)M} x_\rho(r),$$

$$k = 0, 1, \dots, K-1, \quad (\text{A.85})$$

que se puede escribir de forma más compacta como

$$X_k^{(DFTG-SM)}|_{K \neq M}(m) = W_K^{k_0mM} \sum_{\rho=0}^{K-1} W_K^{(k+k_0)(\rho+n_0)} [x_\rho(m) * (\bar{p}_\rho(m)W_K^{-k_0mM})],$$

$$k = 0, 1, \dots, K-1 \quad (\text{A.86})$$

También aquí se puede encontrar una expresión más conveniente para ser aplicada a los filtros FIR en las FPGA. Si se hace $n_0 = 0$ y se reordena la ecuación (A.86), se obtiene

$$X_k^{(DFTG-SM)}(m)|_{K \neq M} = W_K^{k_0mM} \sum_{\rho=0}^{K-1} W_K^{k\rho} [x_\rho(m) * (\bar{p}_\rho(m)W_K^{k_0(\rho-mM)})],$$

$$k = 0, 1, \dots, K-1. \quad (\text{A.87})$$

Es decir, los filtros polifásicos en este caso son

$$\bar{p}_\rho^{(DFTG-SM)}(m) = \bar{p}_\rho(m)W_K^{k_0(\rho-mM)} \quad (\text{A.88})$$

y

$$q_\rho^{(DFTG-SM)}(m) = q_\rho(m)W_K^{-k_0(\rho+mM)} \quad (\text{A.89})$$

Tal como se había comentado anteriormente, todo este desarrollo sirve para entender

la implementación de los bancos de filtros sobremuestreados en los dispositivos FPGA, tema que se analiza en profundidad en el Capítulo 3.

A.8. Criterios de diseño de filtros para bancos de filtros

En la Sección A.3 se ha considerado el papel del filtrado en la conversión de la frecuencia de muestreo. La importancia del filtrado surge del hecho de que el teorema de muestreo debe respetarse para todas las tasas de muestreo del sistema en cuestión. Se requieren filtros para limitar el espectro de la señal al ancho de banda prescrito de acuerdo con la frecuencia de muestreo utilizada. En los sistemas de conversión de frecuencia de muestreo, los filtros se usan en diezmado para suprimir los alias y en la interpolación para eliminar las imágenes. Tal como se mencionó anteriormente, el desempeño del sistema para la conversión de la frecuencia de muestreo está determinado principalmente por las características del filtro. Un filtro apropiado debería permitir la conversión de la frecuencia de muestreo con una distorsión de señal mínima. Así, las propiedades del banco de filtros o del analizador/sintetizador espectral dependen en gran medida de la elección del número de bandas K , la relación de diezmado M y los diseños de los filtros de análisis y síntesis $h(n)$ y $f(n)$. Estas opciones están a su vez fuertemente afectadas por el propósito previsto del banco de filtros.

La principal ventaja de un sistema multitasa es la eficiencia computacional y, por lo tanto, en general no resulta adecuado un diezmador o interpolador que implemente un filtro digital de orden elevado. El papel específico de un filtro digital en la conversión de la frecuencia de muestreo exige un filtrado de alto rendimiento con la menor complejidad posible. Para alcanzar este objetivo, uno debe concentrarse primero en la elección de las especificaciones de diseño apropiadas para proporcionar una distorsión de señal mínima. En segundo lugar, el filtro multitasa debe diseñarse de manera que satisfaga las características prescritas y proporcione una estructura de implementación de baja complejidad.

En esta sección se consideran las cuestiones involucradas en estos diseños y, en particular, se analizan los requisitos de diseño en los filtros $h(n)$ y $f(n)$ para el control de los términos de alias e imagen en el banco de filtros. Interesa el caso de conexión directa entre analizador/sintetizador tratando de obtener la condición $x(n) = \hat{x}(n)$, ya que la aplicación involucrada en esta tesis requiere que las señales sean aplicadas a un detector superconductor como lo es el MKID y se pretende que se pueda detectar cualquier modificación a la señal original.

A.8.1. Caso no solapado

Este análisis aplica a un banco de filtros con un arreglo espectral de subbandas tal como el mostrado en la Figura A.6(a). Para iniciar este análisis, primero se expresan las variables de señal en términos de sus transformadas de Fourier. Esto es, $X(e^{j\omega})$ es la transformada de $x(n)$, $X_k(e^{j\omega'}) = \hat{X}_k(e^{j\omega'})$ son las transformadas de las señales de canal diezmadas $X_k(m) = \hat{X}_k(m)$, y $\hat{X}_{PBk}(e^{j\omega})$ es la transformada de la k -ésima señal de canal interpolada $\hat{x}_k(m)$. Entonces, se puede demostrar que

$$X_k(e^{j\omega}) = \frac{1}{M} \sum_{l=0}^{M-1} H(e^{j(\omega' - 2\pi l)/M}) X(e^{j(\omega_k + (\omega' - 2\pi l)/M)}) \quad (\text{A.90})$$

donde $\omega_k = 2\pi k/M$ es la frecuencia central de la banda y ω' denota la frecuencia con respecto a la tasa de muestreo diezmada. Debido a que el término $l = 0$ en la ecuación (A.90) representa el término deseado y los términos para $l = 1, 2, \dots, M-1$ representan los términos no deseados, resulta claro que para evitar alias de las señales de canal en el dominio de la frecuencia el filtro de análisis $H(e^{j\omega})$ debe satisfacer el requerimiento usual para el diezmado por M , esto es,

$$|H(e^{j\omega})| = \begin{cases} 1, & 0 \leq |\omega| \leq \frac{\pi}{M} \\ 0, & \text{en caso contrario,} \end{cases} \quad (\text{A.91})$$

o equivalentemente, su frecuencia de corte para la banda de atenuación, ω_{ch} , debe satisfacer

$$\omega_{ch} \leq \frac{\pi}{M}. \quad (\text{A.92})$$

De manera similar, se puede expresar la salida interpolada del k -ésimo canal del sintetizador como

$$\hat{X}_{PBk}(e^{j\omega}) = MF(e^{j(\omega - \omega_k)}) \hat{X}_k(e^{j(\omega - \omega_k)M}) \quad (\text{A.93})$$

donde el factor de escala M se usa para normalizar los niveles de señal de entrada y salida en el proceso de interpolación de 1-a- M . Dado que $\hat{X}_k(e^{j\omega})$ es periódico con el período 2π y el factor $e^{j(\omega - \omega_k)M}$ en la ecuación (A.93) posee M períodos a medida que ω va de 0 a 2π , está claro que hay M imágenes de $\hat{X}_k(e^{j\omega})$ en la salida del canal $\hat{X}_{PBk}(e^{j\omega})$, de las cuales solo se desea una. Estas imágenes se pueden eliminar aplicando la condición habitual en el filtro de interpolación

$$|F(e^{j\omega})| = \begin{cases} 1, & 0 \leq |\omega| \leq \frac{\pi}{M} \\ 0, & \text{en caso contrario,} \end{cases} \quad (\text{A.94})$$

o equivalentemente, su frecuencia de corte para la banda de atenuación, ω_{cf} , debe

satisfacer

$$\omega_{cf} \leq \frac{\pi}{M}. \quad (\text{A.95})$$

A.8.2. Caso solapado

Al aplicar el análisis anterior a un diseño de banco de filtros superpuesto como los mostrados en las Figuras A.6(b) o (c), se imponen una serie de restricciones adicionales en el diseño del filtro. En tales casos, generalmente se desea que el sistema de análisis/síntesis sea un sistema identidad para no realizar modificaciones en las señales del canal. Por lo tanto, las regiones de superposición deben diseñarse cuidadosamente para satisfacer esta restricción.

Si se considera un sistema de análisis/síntesis de este tipo para un banco de filtros de K canales, entonces se puede expresar la salida del banco de filtros como la transformada de Fourier de la ecuación (A.38),

$$\hat{X}(e^{j\omega}) = \frac{1}{K} \sum_{k=0}^{K-1} \hat{X}_{PBk}(e^{j\omega}) \quad (\text{A.96})$$

Entonces, aplicando las ecuaciones (A.90) y (A.93) se obtiene la relación entrada-salida en el dominio de la frecuencia para el sistema

$$\hat{X}(e^{j\omega}) = \frac{1}{K} \sum_{k=0}^{K-1} \sum_{l=0}^{M-1} F(e^{j(\omega-\omega_k)}) H(e^{j(\omega-\omega_k-(2\pi l/M))}) X(e^{j(\omega-(2\pi l/M))}). \quad (\text{A.97})$$

La ecuación (A.97) se puede simplificar aplicando la interpretación del filtro pasabanda discutida en la Sección A.5.2. A partir de esta restricción y con el fin de conseguir un sistema identidad, tal que $\hat{X}(e^{j\omega}) = X(e^{j\omega})$, los filtros deben cumplir

$$\frac{1}{K} \sum_{k=0}^{K-1} F_k(e^{j\omega}) H_k(e^{j\omega}) = 1 \quad \text{para todo } \omega \quad (\text{A.98})$$

El requisito anterior implica una restricción no solo en las regiones de banda de paso y de banda de atenuación de los filtros, sino también una restricción en el comportamiento de sus bandas de transición.

Si solamente se superponen dos filtros adyacentes, como se muestra en la Figura A.6(b), entonces solo dos términos en la ecuación (A.98) interactúan a cualquier frecuencia y la condición puede simplificarse a

$$\frac{1}{K} \sum_{k=0}^1 F_k(e^{j\omega}) H_k(e^{j\omega}) = 1 \quad \text{para } 0 \leq \omega \leq \frac{2\pi}{K}. \quad (\text{A.99})$$

Esto sugiere que la banda de transición neta del producto $F_k(e^{j\omega})H_k(e^{j\omega})$ debe ser antisimétrica con respecto a la frecuencia de cruce $\omega = \pi/K$. A esta frecuencia

$$\frac{1}{K} \sum_{k=0}^1 F(e^{j\pi/K})H(e^{j\pi/K}) = \frac{1}{2}. \quad (\text{A.100})$$

En algunos casos, si los requisitos de tolerancia (ripple) en el sistema identidad no son demasiado estrictos, puede ser suficiente el diseño de los filtros solamente para cumplir con la condición de cruce en la ecuación (A.100). Además, si los filtros $F(e^{j\omega})$ y $H(e^{j\omega})$ son idénticos, esto se convierte en

$$\frac{1}{\sqrt{K}} F(e^{j\pi/K}) = \frac{1}{\sqrt{K}} H(e^{j\pi/K}) = \frac{1}{\sqrt{2}} \quad (\text{A.101})$$

donde

$$F(e^{j0}) = H(e^{j0}) = \sqrt{K}. \quad (\text{A.102})$$

Si más de dos canales del banco de filtros se superponen espectralmente, tal como se ve en la Figura A.6(c), los requerimientos de diseño se vuelven considerablemente más dificultosos [72]. Este último caso no será tratado en esta tesis ya que, en general, el agregado de canales solapados agregará interferencia y/o señales no deseadas a la lectura de cada canal del detector superconductor; sin mencionar el aumento de la complejidad en la computación e implementación hardware del sistema de procesamiento de señales.

Apéndice B

Definiciones generales

B.1. Factor de cresta

El factor de cresta (FC) es la relación del valor absoluto del pico en los datos dividido por el valor de la raíz cuadrática media (RMS) de los mismos datos. Esta es una cantidad bien definida para un proceso determinista. Sin embargo, en el caso de la forma de onda de una variable aleatoria, no se puede definir con certeza. En cambio, se especifica comúnmente en función del porcentaje de veces que el valor máximo es mayor (o menor) que un valor especificado. Por ejemplo, si un voltaje v tiene un factor de cresta que es mayor que 2.576 solo el 1 % del tiempo. Esto significa, por ejemplo, que si observamos la forma de onda de v en un osciloscopio durante 100 segundos, el tiempo total en que el valor máximo excede $2.576v_{\text{rms}}$ es sólo 1 segundo de cada 100.

Ahora bien, para una señal periódica u , de período T , las normas L^∞ y L^2 están definidas por

$$\|u\|_\infty \triangleq \sup_t |u(t)| \quad (\text{B.1})$$

y

$$\|u\|_2 \triangleq \left(\frac{1}{T} \int_0^T (u(t))^2 dt \right)^{1/2}. \quad (\text{B.2})$$

En términos de ingeniería, $\|u\|_\infty$ no es otra cosa que el pico de la señal u y $\|u\|_2$ es su valor eficaz. Se define el *factor de cresta* de una señal distinta de cero como la relación de su valor pico a valor eficaz

$$FC(u) \triangleq \frac{\|u\|_\infty}{\|u\|_2}. \quad (\text{B.3})$$

Normalmente el factor de cresta se expresa en decibelios, es decir,

$$FC_{dB}(u) = 20 \log_{10}(FC(u)). \quad (\text{B.4})$$

Una característica importante es que el factor de cresta es siempre al menos uno.

Esto se puede ver de la siguiente manera: $u(t)^2 \leq \|u\|_\infty^2$ para todo t , por lo tanto

$$\frac{1}{T} \int_0^T (u(t))^2 dt \leq \|u\|_\infty^2. \quad (\text{B.5})$$

Tomando raíces cuadradas y dividiendo se obtiene $FC(u) \geq 1$.

B.2. Eficiencia computacional de un sistema multitasa

Se ha visto que la eficiencia de los filtros FIR para la conversión de la tasa de muestreo se mejora significativamente utilizando la realización polifásica. Esto indica que el ahorro en el número de multiplicaciones por un factor M (L) y el ahorro en el número de elementos de memoria son posibles en las estructuras que incorporan el cambio de la tasa de muestreo en el proceso de filtrado. En la literatura especializada [72, 73, 75], uno de los parámetros más utilizados para indicar eficiencia es la tasa de multiplicación de los sistemas multitasa. En esta sección se consideran los ahorros de cálculo con más detalle, intentando tener una métrica de las mejoras obtenidas en el proceso de optimización de las estructuras digitales implementadas.

B.2.1. Tasa de multiplicación

La eficiencia computacional viene determinada por el número de multiplicaciones por muestra de entrada (MPME) para el diezmador, y por el número de multiplicaciones por muestra de salida (MPMS) para el interpolador. Alternativamente, la eficiencia computacional se puede expresar como el número de multiplicaciones por segundo (MPS).

En un filtro FIR de tasa de muestreo única con N coeficientes distintos de cero, se necesitan N multiplicaciones para calcular una muestra de salida. Sin embargo, se puede demostrar que con el empleo de técnicas multitasa en la implementación de un diezmador por M (o interpolador por L) se llega a un factor de ahorro de M (L) en la complejidad computacional [72, 73, 75].

Un filtro FIR diezmador se puede implementar de manera eficiente mediante el uso de las estructuras polifásica, tal como se comentó en la Sección A.2.2. Los requisitos computacionales para un diezmador por M , expresado en MPME vienen dados por

$$\text{MPME} = \frac{N}{M}, \quad (\text{B.6})$$

donde N es la longitud del filtro. Estos requisitos se pueden reducir a la mitad en el caso de un filtro FIR de fase lineal. Al explotar la simetría de coeficientes, el número

de multiplicaciones se reduce a

$$\text{MPME}_{\text{fase lineal}} = \frac{N}{2M}. \quad (\text{B.7})$$

El número de retardos (elementos de memoria) es igual al orden del filtro, $N_{\text{ord}} = N - 1$.

En la descomposición polifásica, la simetría de coeficientes en los filtros polifásicos individuales generalmente no existe. Así, cuando el diezmador se implementa utilizando la configuración polifásica, el MPME es aproximadamente el mismo que se da para la estructura de implementación directa. La configuración polifásica es más adecuada para el ahorro en memoria. El número mínimo requerido de elementos de retardo en el diezmador general es igual al número de retardos en el subfiltro polifásico de orden más alto.

La complejidad computacional de un interpolador puede considerarse de manera similar. Por lo tanto, para la implementación directa de un interpolador por L , la complejidad computacional expresada por medio del número de multiplicaciones por muestra de salida MPMS viene dada por

$$\text{MPMS} = \frac{N}{L}. \quad (\text{B.8})$$

Como en el caso del diezmador, los requisitos computacionales se pueden reducir a la mitad en el caso de un filtro FIR de fase lineal. Para el interpolador de fase lineal, el MPMS se reduce a

$$\text{MPMS}_{\text{fase lineal}} = \frac{N}{2L}, \quad (\text{B.9})$$

y el número de retardos es igual al orden del filtro, $N_{\text{ord}} = N - 1$.

Cuando el interpolador se implementa de acuerdo con la configuración polifásica, el MPMS es aproximadamente el mismo que se da para la estructura de implementación directa. El número mínimo requerido de elementos de memoria en el interpolador general es igual al número de retardos en el subfiltro polifásico de orden más alto.

Otra forma de especificar los requisitos computacionales es a través del número de multiplicaciones por segundo, también llamada *tasa de multiplicación*. Por lo tanto, un filtro FIR de tasa única, con N coeficientes distintos de cero, que funciona a la frecuencia de muestreo F_x , requiere $\text{MPS} = N \times F_x$ multiplicaciones por segundo, o $\text{MPS} = N \times F_x/2$ cuando se explota la simetría de coeficientes. Para filtros multitasa, el número de MPS puede reducirse mediante un factor de conversión de frecuencia de muestreo. En el caso de un diezmador por M , despreciando la simetría de coeficientes, se tiene

$$\text{MPS}_{\text{Diezmador}} = \frac{N \times F_x}{M} = N \times F_y, \quad (\text{B.10})$$

donde F_x y F_y denotan las tasas de muestreo de entrada y de salida, respectivamente.

Para un interpolador por L , el número de multiplicaciones por segundo puede computarse de manera similar, es decir

$$\text{MPS}_{\text{Interpolador}} = \frac{N \times F_y}{L} = N \times F_x. \quad (\text{B.11})$$

Todos los ahorros computacionales analizados hasta aquí pueden incrementarse aún más si el diseño del sistema de diezmado/interpolación se realiza en múltiples etapas, tal como se analiza en las siguientes secciones de este capítulo.

B.3. Ruido de frecuencia

El término *ruido de frecuencia* se refiere a las fluctuaciones aleatorias de la frecuencia instantánea de una señal oscilante. La frecuencia instantánea se define como

$$f(t) = \frac{1}{2\pi} \frac{d\phi(t)}{dt}, \quad (\text{B.12})$$

es decir, esencialmente como la derivada temporal de la fase de oscilación ϕ . Cualquier desviación aleatoria de una evolución de fase puramente lineal se considera ruido de frecuencia.

La densidad espectral de potencia del ruido de frecuencia (con unidades de Hz^2/Hz) está directamente relacionada con la del ruido de fase:

$$S_f(f) = f^2 S_\phi(f), \quad (\text{B.13})$$

donde f es la frecuencia del ruido. Por ejemplo, el ruido blanco de frecuencia ($S_f(f) = \text{const}$) corresponde al ruido de fase con una densidad espectral de potencia proporcional a f^{-2} . En ese caso, el ancho de línea espectral es π veces la densidad espectral de potencia unilateral del ruido de frecuencia (o 2π veces la densidad espectral de potencia bilateral).

El ruido de fase o el ruido de frecuencia son solo formas diferentes de describir el mismo fenómeno. Sin embargo, el procesamiento numérico del ruido de frecuencia en lugar del ruido de fase puede tener ventajas técnicas en determinadas situaciones.

B.4. Relación señal a ruido

Para una señal ruidosa $x(t) = s(t) + An(t)$ con una componente de señal $s(t)$ y una componente de ruido $An(t)$ (con amplitud de ruido A), la razón o relación señal a ruido (SNR) es la razón entre la potencia de la señal σ_s^2 y la potencia del ruido $A^2\sigma_n^2$

y suele definirse en decibels (dB) como

$$\text{SNR} = 10 \log_{10} \left(\frac{\sigma_s^2}{A^2 \sigma_n^2} \right) \quad \text{dB}, \quad (\text{B.14})$$

donde σ_s y σ_n son la desviación estándar de la señal y del ruido, respectivamente.

Apéndice C

Las identidades nobles

Cuando se construyen sistemas multitasa, es deseable formar una estructura de implementación eficiente que permita evaluar la operación aritmética a la tasa de muestreo más baja posible. Observando las estructuras de los convertidores de frecuencia de muestreo, se concluye que el filtrado debe realizarse a la frecuencia de muestreo más alta. Es decir, en un diezmador, el filtrado debe evitar el alias y, por lo tanto, debe realizarse antes del muestreo descendente. Por otra parte, en un interpolador, la función del filtrado es eliminar las frecuencias imágenes producidas por la operación de muestreo ascendente, es decir, en un interpolador, el filtrado sigue al muestreo ascendente. La eficiencia de los convertidores de frecuencia de muestreo puede mejorarse si se incorporan operaciones de muestreo descendente (muestreo ascendente) en la estructura del filtro. Para lograr eso, la estructura del diezmador (interpolador) tiene que modificarse. La nueva estructura debe tener dos propiedades: las operaciones aritméticas deben evaluarse a la tasa de muestreo más baja, y la modificación de la estructura no debe afectar el desempeño general del diezmador (interpolador).

Hay seis identidades básicas, denominadas *identidades nobles*, relacionadas con el procesamiento de señales multitasa que, cuando se usan correctamente, mejoran en gran medida la eficiencia del sistema, ya que tales reglas permiten mover el muestreo ascendente y descendente en posiciones más deseables en el sistema [72, 73, 136].

C.1. Primera identidad

La primera identidad, esquematizada en la Figura C.1, indica que el escalado de las señales en las ramas, su adición en el nodo y el muestreo descendente es equivalente a reducir el muestreo de las señales antes del escalado y la adición. La transformación de la estructura de la Figura C.1(a) a la de la Figura C.1(b) conduce a que las operaciones aritméticas de multiplicación y suma se evalúen a una velocidad de muestreo M veces menor.

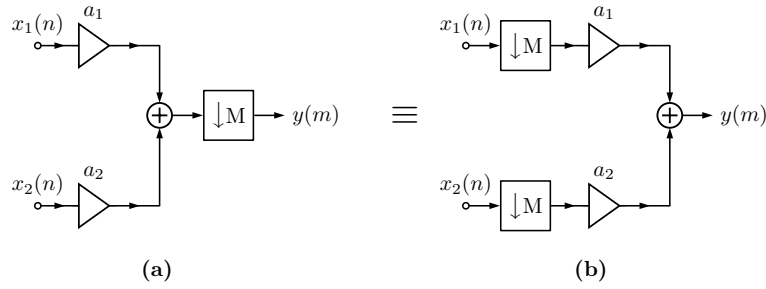


Figura C.1: Primera identidad

C.2. Segunda identidad

La segunda identidad establece que el retardo de las señales por M seguido de un muestreo descendente por M es equivalente al muestreo descendente por M , seguido por un retardo por uno. La Figura C.2 ilustra el intercambio adecuado en la conexión en cascada.



Figura C.2: Segunda identidad

C.3. Tercera identidad

La Figura C.3 muestra la tercera identidad. Esta identidad está relacionada con la conexión en cascada de un sistema lineal invariante en el tiempo $H(z)$ y un muestreo descendente. El filtrado con $H(z^M)$ y el muestreo descendente por M es equivalente al muestreo descendente por M y el filtrado con $H(z)$. La tercera identidad puede considerarse como una versión más general de la segunda identidad.



Figura C.3: Tercera identidad

C.4. Cuarta identidad

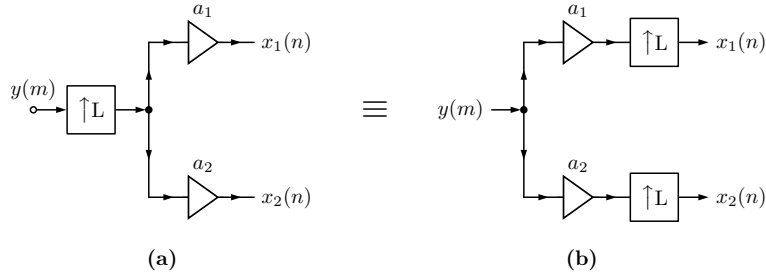


Figura C.4: Cuarta identidad

La cuarta identidad se indica mediante los diagramas de la Figura C.4. El muestreo ascendente antes de la ramificación y escalado es equivalente a la ramificación y escalado antes del muestreo ascendente. La transformación de la estructura de la Figura C.4(a) a la de la Figura C.4(b) conduce a que las operaciones aritméticas de multiplicación y suma se evalúen a la tasa de muestreo L veces menor.

C.5. Quinta identidad

La quinta identidad establece que la señal retrasada por 1 y muestreada por L es equivalente a la señal muestreada por L y retrasada por L . La Figura C.5 indica el intercambio adecuado del retardo y el muestreo ascendente en la conexión en cascada.



Figura C.5: Quinta identidad

C.6. Sexta identidad



Figura C.6: Sexta identidad

La Figura C.6 muestra la sexta identidad. Esta identidad está relacionada con la conexión en cascada de un sistema lineal invariante en el tiempo y un muestreo ascendente. El filtrado con $H(z)$ y el muestreo ascendente por L es equivalente al muestreo ascendente por L y el filtrado con $H(z^L)$. La sexta identidad puede considerarse como una versión más general de la quinta identidad.

Bibliografía

- [1] Arnaldi, L. H., Dellavale, H. D. Oversampled filter bank channelizer for cryogenic detectors. *Rev. Sci. Instrum.*, **92** (2), 023304, feb 2021. URL <https://aip.scitation.org/doi/10.1063/5.0035449>.
- [2] Arnaldi, L. H. Implementation of a Polyphase Filter Bank Channelizer on a Zynq FPGA. En: 2020 Argentine Conference on Electronics (CAE), 978, págs. 57–62. IEEE, 2020. URL <https://ieeexplore.ieee.org/document/9046377/>.
- [3] Day, P. K., LeDuc, H. G., Mazin, B. A., Vayonakis, A., Zmuidzinas, J. A broadband superconducting detector suitable for use in large arrays. *Nature*, **425** (6960), 817–821, oct 2003. URL <http://www.nature.com/articles/nature02037>.
- [4] Andreas Wallraff, David I Schuster, Alexandre Blais, Luigi Frunzio, R-S Huang, Johannes Majer, *et al.* Strong coupling of a single photon to a superconducting qubit using circuit quantum electrodynamics. *Nature*, **431** (7005), 0–5, 2004.
- [5] Verhoeve, P., den Hartog, R. H., Martin, D. D. E., Rando, N., Peacock, A. J., Goldie, D. J. Development of distributed readout imaging detectors based on superconducting tunnel junctions for UV/optical astronomy. *Opt. IR Telesc. Instrum. Detect.*, **4008**, 683, 2000.
- [6] Stevenson, T. R., Pellerano, F. A., Stahle, C. M., Aidala, K., Schoelkopf, R. J. Multiplexing of radio-frequency single-electron transistors. *Appl. Phys. Lett.*, **80** (16), 3012–3014, apr 2002. URL <http://aip.scitation.org/doi/10.1063/1.1472472>.
- [7] Irwin, K. D. SQUID multiplexers for transition-edge sensors. *Phys. C Supercond. its Appl.*, **368** (1-4), 203–210, 2002.
- [8] Lee, A. T. SQUID readout multiplexers for transition-edge sensor arrays. *Nucl. Instruments Methods Phys. Res. Sect. A Accel. Spectrometers, Detect. Assoc. Equip.*, **559** (2), 786–789, 2006.

- [9] Taylor, A., Challinor, A., Goldie, D., Grainge, K., Jones, M., Lasenby, A., *et al.* CLOVER - A new instrument for measuring the B-mode polarization of the CMB. *ArXiv Astrophys. e-prints*, 2004.
- [10] Holland, W., MacIntosh, M., Fairley, A., Kelly, D., Montgomery, D., Gostick, D., *et al.* SCUBA-2: a 10,000-pixel submillimeter camera for the James Clerk Maxwell Telescope. *Millim. Submillim. Detect. Instrum. Astron. III*, **6275**, 62751E, 2006.
- [11] Piat, M., Battistelli, E., Baù, A., Bennett, D., Bergé, L., Bernard, J.-P., *et al.* QUBIC: the Q&U Bolometric Interferometer for Cosmology. *J. Low Temp. Phys.*, **167** (5-6), 872–878, jun 2012. URL <http://link.springer.com/10.1007/s10909-012-0522-x>.
- [12] Aumont, J., Banfi, S., Battaglia, P., Battistelli, E. S., Baù, A., Bélier, B., *et al.* QUBIC Technical Design Report, 2016. URL <http://arxiv.org/abs/1609.04372>.
- [13] Abitbol, M. H., Ahmed, Z., Barron, D., Thakur, R. B., Bender, A. N., Benson, B. A., *et al.* CMB-S4 Technology Book, First Edition, 2017. URL <http://arxiv.org/abs/1706.02464>.
- [14] NASA/WMAP Science Team. 9-years WMAP image (2012) of the CMB, 2012. URL http://map.gsfc.nasa.gov/media/121238/ilc_9yr_moll4096.png.
- [15] Fixsen, D. J. The temperature of the cosmic microwave background. *Astrophys. J.*, **707** (2), 916–920, 2009.
- [16] Planck Collaboration. Astrophysics Special feature Planck 2015 results. *Astron. Astrophys.*, **13**, 1–39, 2016. URL <http://arxiv.org/abs/1502.01589>
<http://dx.doi.org/10.1051/0004-6361/201525830>.
- [17] Mattis, D. C., Bardeen, J. Theory of the anomalous skin effect in normal and superconducting metals. *Phys. Rev.*, **111** (2), 412–417, jul 1958. URL <http://link.aps.org/doi/10.1103/PhysRev.111.412>.
- [18] Zmuidzinas, J. Superconducting Microresonators: Physics and Applications. *Annu. Rev. Condens. Matter Phys.*, **3** (1), 169–214, mar 2012. URL <http://www.annualreviews.org/doi/abs/10.1146/annurev-conmatphys-020911-125022>
<http://www.annualreviews.org/doi/10.1146/annurev-conmatphys-020911-125022>.

- [19] Sergeev, A. V., Mitin, V. V., Karasik, B. S. Ultrasensitive hot-electron kinetic-inductance detectors operating well below the superconducting transition. *Appl. Phys. Lett.*, 2002.
- [20] Mazin, B. A. Microwave kinetic inductance detectors. PhD thesis. *California Institute of Technology*, 2004.
- [21] Gao, J. The physics of superconducting microwave resonators. PhD thesis. *California Institute of Technology*, 2008.
- [22] Zmuidzinas, J., Richards, P. L. L. Superconducting detectors and mixers for millimeter and submillimeter astrophysics. *Proc. IEEE*, **92** (10), 1597–1616, 2004. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=1335551>.
- [23] Kozorezov, a. G., Volkov, a. F., Wigmore, J. K., Peacock, a., Poelaert, a., den Hartog, R., *et al.* Quasiparticle-phonon downconversion in nonequilibrium superconductors. *Phys. Rev. B*, **61** (17), 11807–11819, 2000.
- [24] Kozorezov, A. G., Wigmore, J. K., Martin, D., Verhoeve, P., Peacock, A. Electron energy down-conversion in thin superconducting films. *Phys. Rev. B*, **75** (9), 094513, mar 2007. URL <https://link.aps.org/doi/10.1103/PhysRevB.75.094513>.
- [25] De Visser, P. J., Yates, S. J., Guruswamy, T., Goldie, D. J., Withington, S., Neto, A., *et al.* The non-equilibrium response of a superconductor to pair-breaking radiation measured over a broad frequency band. *Appl. Phys. Lett.*, **106** (25), 2015.
- [26] Guruswamy, T., Goldie, D. J., Withington, S. Quasiparticle generation efficiency in superconducting thin films. *Supercond. Sci. Technol.*, **27** (5), 055012, may 2014. URL <http://stacks.iop.org/0953-2048/27/i=5/a=055012?key=crossref.4f1b820c9c47e398c5588d6d96479cf8>.
- [27] Doyle, S., Mauskopf, P., Naylor, J., Porch, A., Duncombe, C. Lumped Element Kinetic Inductance Detectors. *Journal of Low Temperature Physics*, **151** (1-2), 530–536, apr 2008. URL <http://link.springer.com/10.1007/s10909-007-9685-2>.
- [28] Mazin, B. A., Young, B., Cabrera, B., Miller, A. Microwave Kinetic Inductance Detectors: The First Decade. En: AIP Conf. Proc., tomo 1185, págs. 135–142. 2009. URL <http://aip.scitation.org/doi/abs/10.1063/1.3292300>.

- [29] Gao, J., Zmuidzinas, J., Mazin, B. a., Day, P. K., Leduc, H. G., Press, A. I. N. Experimental study of the kinetic inductance fraction of superconducting coplanar waveguide. *Nucl. Instruments Methods Phys. Res. Sect. A Accel. Spectrometers, Detect. Assoc. Equip.*, **559** (2), 585–587, 2006.
- [30] Porch, A., Mauskopf, P., Doyle, S., Dunscombe, C. Calculation of the characteristics of coplanar resonators for kinetic inductance detectors. *IEEE Transactions on Applied Superconductivity*, **15** (2 PART I), 552–555, 2005.
- [31] Baselmans, J. Kinetic Inductance Detectors. *Low Temp Phys*, **167** (January), 292–304, 2012.
- [32] Baselmans, J. J., Barends, R., Yates, S. J., Hovenier, J. N., Gao, J. R., Hoevers, H., *et al.* Development of high-q superconducting resonators for use as kinetic inductance detectors. *17th Int. Symp. Sp. Terahertz Technol. 2006, ISSTT 2006*, **40** (5), 228–231, 2006. URL <http://dx.doi.org/10.1016/j.asr.2007.06.041>.
- [33] Dominjon, A., Sekine, M., Karatsu, K., Noguchi, T., Sekimoto, Y., Shu, S., *et al.* Study of Superconducting Bilayer for Microwave Kinetic Inductance Detectors for Astrophysics. *IEEE Trans. Appl. Supercond.*, **26** (3), 1–6, 2016.
- [34] Doyle, S. Lumped element kinetic inductance detectors. PhD thesis. *Cardiff University*, 2008.
- [35] Noroozian, O., Gao, J., Zmuidzinas, J., LeDuc, H. G., Mazin, B. a., Young, B., *et al.* Two-level system noise reduction for Microwave Kinetic Inductance Detectors. *En: Jet Propuls.*, págs. 148–151. 2009. URL <http://aip.scitation.org/doi/abs/10.1063/1.3292302http://link.aip.org/link/APCPCS/v1185/i1/p148/s1%7B%25%7D7B%7B%7D%7B%25%7D7DAg=doi>.
- [36] Czakon, N. G., Vayonakis, A., Schlaerth, J., Hollister, M. I., Golwala, S., Day, P. K., *et al.* Microwave kinetic inductance detector (MKID) camera testing for submillimeter astronomy. *AIP Conf. Proc.*, **1185**, 172–175, 2009.
- [37] Texas Instruments. SLAA652 - Signal Chain Noise Figure Analysis. *Application Note 652*, **1**, Oct 2014.
- [38] Shirokoff, E., Barry, P. S., Bradford, C. M., Chattopadhyay, G., Day, P., Doyle, S., *et al.* MKID development for SuperSpec: an on-chip, mm-wave, filter-bank spectrometer. pág. 84520R. 2012. URL <http://proceedings.spiedigitallibrary.org/proceeding.aspx?doi=10.1117/12.927070>.
- [39] McHugh, S., Mazin, B. a., Serfass, B., Meeker, S., O'Brien, K., Duan, R., *et al.* A readout for large arrays of microwave kinetic inductance detectors. *Review of*

- Scientific Instruments*, **83** (4), 044702, apr 2012. URL <http://aip.scitation.org/doi/10.1063/1.3700812>.
- [40] Van Rantwijk, J., Grim, M., Van Loon, D., Yates, S., Baryshev, A., Baselmans, J. Multiplexed Readout for 1000-Pixel Arrays of Microwave Kinetic Inductance Detectors. *IEEE Trans. Microw. Theory Tech.*, **64** (6), 1876–1883, 2016.
- [41] Boyd, S. Multitone Signals with Low Crest Factor. *IEEE Transactions on Circuits and Systems*, **33** (10), 1018–1022, 1986.
- [42] Gersho, A., Gopinath, B., Odlyzko, A. M. Coefficient Inaccuracy in Transversal Filtering. *Bell System Technical Journal*, **58** (10), 2301–2316, 1979.
- [43] Lindeman, M. A., Hijmering, R., Khosropanah, P., De Korte, P. A., Den Hartog, R., Gottardi, L., *et al.* Carrier phase optimization for frequency division multiplexing of low temperature detectors. *Journal of Low Temperature Physics*, **167** (5-6), 701–706, 2012.
- [44] Rudin, W. Some Theorems on Fourier Coefficients. *Proceedings of the American Mathematical Society*, **10** (6), 855, 1959.
- [45] Shapiro, H. S. External problems for polinomials and power series. PhD thesis. *Massachusetts Institute os Technology*, 1952.
- [46] Newman, D. J. An L 1 Extremal Problem for Polynomials. *Proceedings of the American Mathematical Society*, **16** (6), 1287, 1965.
- [47] Gao, J., Daal, M., Vayonakis, A., Kumar, S., Zmuidzinas, J., Sadoulet, B., *et al.* Experimental evidence for a surface distribution of two-level systems in superconducting lithographed microwave resonators. *Appl. Phys. Lett.*, **92** (15), 2008.
- [48] Szypryt, P., Mazin, B. A., Bumble, B., Leduc, H. G., Baker, L. Ultraviolet, optical, and near-IR microwave kinetic inductance detector materials developments. *IEEE Trans. Appl. Supercond.*, **25** (3), 2–5, 2015.
- [49] Szypryt, P., Meeker, S. R., Coiffard, G., Fruitwala, N., Bumble, B., Ulbricht, G., *et al.* Large-format platinum silicide microwave kinetic inductance detectors for optical to near-IR astronomy. *Opt. Express*, **25** (21), 25894, 2017.
- [50] Duan, R., Golwala, S., Zmunidzinas, J. Open Source Readout for Kinetic Inductance Detectors. **X** (X), 1–17, 2012.
- [51] Xilinx Inc. ZCU111 Evaluation Board User Guide (UG1271) v1.2, Jun 2018. URL https://www.xilinx.com/support/documentation/boards_and_kits/zcu111/ug1271-zcu111-eval-bd.pdf.

- [52] RedPitaya STEMLab 125-14 Specifications (Accedido el 24/03/2020). RedPitaya Open Source Instrument. URL <https://redpitaya.readthedocs.io/en/latest/>.
- [53] Linear Technology. LTC2145-14 Datasheet. **July**, 2020. URL <https://www.analog.com/media/en/technical-documentation/data-sheets/21454314fa.pdf>.
- [54] Parks, T., McClellan, J. Chebyshev Approximation for Nonrecursive Digital Filters with Linear Phase. *IEEE Transactions on Circuit Theory*, **19** (2), 189–194, 1972. URL <http://ieeexplore.ieee.org/document/1083419/>.
- [55] Rabiner, L., McClellan, J., Parks, T. FIR digital filter design techniques using weighted Chebyshev approximation. *Proc. IEEE*, **63** (4), 595–610, 1975. URL <http://ieeexplore.ieee.org/document/1451724/>.
- [56] Cristi, R. Modern Digital Signal Processing. Cengage Learning, 2003.
- [57] Proakis, J. G., Manolakis, D. G. Digital Signal Processing. Pearson, 2006.
- [58] Xilinx Inc. LogiCORE IP FIR Compiler Product Guide (PG149), v7.1. **April**, 2014. URL https://www.xilinx.com/support/documentation/ip_documentation/fir_compiler/v7_1/pg149-fir-compiler.pdf.
- [59] Xilinx Inc. AXI Reference Guide (UG761), v14.3. **November**, 2012. URL http://www.xilinx.com/support/documentation/ip_documentation/axi_ref_guide/latest/ug761-axi-reference-guide.pdf.
- [60] Berner, S., Leon, P. L. D. FPGA-Based Filterbank Implementation for Parallel Digital Signal Processing. *Proc. NASA Sym. VLSI Des.*, 1999. URL [http://www.ece.nmsu.edu/~sim\\$pdleon/Research/Publications/NASA_VLSI_Symposium_1999.pdf](http://www.ece.nmsu.edu/~sim$pdleon/Research/Publications/NASA_VLSI_Symposium_1999.pdf).
- [61] Satorius, E., Wu, Y. W., LaRocca, B., Kosinski, J. Implementation of polyp-hase channelizers for multirate signal analysis. *Conference Record - Asilomar Conference on Signals, Systems and Computers*, págs. 1170–1174, 2006.
- [62] De Leon, P. L. On the Use of Filter Banks for Parallel Digital Signal Processing. *Proc. NASA Sym. on VLSI Design*, (December), 1998. URL <http://www.ece.nmsu.edu/{~}pdleon/Research/Publications/NASA{ }VLSI{ }Symposium{ }1998.pdf>.

- [63] Herrmann, O., Rabiner, L. R., Chan, D. S. K. Practical Design Rules for Optimum Finite Impulse Response Low-Pass Digital Filters. *Bell System Technical Journal*, **52** (6), 769–799, jul 1973. URL <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=6773985>.
- [64] Crochiere, R., Rabiner, L. Optimum FIR digital filter implementations for decimation, interpolation, and narrow-band filtering. *IEEE Transactions on Acoustics, Speech, and Signal Processing*, **23** (5), 444–456, oct 1975. URL <http://ieeexplore.ieee.org/document/1162719/>.
- [65] Rabiner, L. Approximate design relationships for low-pass FIR digital filters. *IEEE Trans. Audio Electroacoust.*, **21** (5), 456–460, oct 1973. URL <http://ieeexplore.ieee.org/document/1162510/>.
- [66] Coffey, M. Optimizing multistage decimation and interpolation processing. *IEEE Signal Processing Letters*, **10** (4), 107–110, apr 2003. URL <http://ieeexplore.ieee.org/document/1186766/>.
- [67] Coffey, M. W. Optimizing Multistage Decimation and Interpolation Processing—Part II. *IEEE Signal Processing Letters*, **14** (1), 24–26, jan 2007. URL <http://ieeexplore.ieee.org/document/4035694/>.
- [68] Der-Feng Huang. The direct integer factorization approach to the Crochiere and Rabiner multistage FIR designs for multirate systems. En: 3rd International Symposium on Image and Signal Processing and Analysis, 2003. IS-PA 2003. Proceedings of the, tomo 2, págs. 1060–1065. IEEE, 2004. URL <http://ieeexplore.ieee.org/document/1296453/>.
- [69] Huang, D.-F., Hung, S.-R. The Optimum Design of Multistage Multirate FIR Filter for Audio Signal Sampling Rate Conversion via a Genetic Algorithm Approach. En: 2009 2nd International Congress on Image and Signal Processing, tomo 2, págs. 1–5. IEEE, 2009. URL <http://ieeexplore.ieee.org/document/5301331/>.
- [70] Zhu, X., Wang, Y., Hu, W., Reiss, J. D. Practical considerations on optimising multistage decimation and interpolation processes. En: 2016 IEEE International Conference on Digital Signal Processing (DSP), tomo 0, págs. 370–374. IEEE, 2016. URL <http://ieeexplore.ieee.org/document/7868581/>.
- [71] Crochiere, R., Rabiner, L. Interpolation and decimation of digital signals—A tutorial review. *Proceedings of the IEEE*, **69** (3), 300–331, 1981. URL <http://ieeexplore.ieee.org/document/1456237/>.

- [72] Crochiere, R. E., Rabiner, L. R. Multirate Digital Signal Processing. Pearson, 1983.
- [73] Vaidyanathan, P. P. Multirate Systems and Filter Banks. Prentice Hall, 1993.
- [74] Lyons, R. G. Understanding Digital Signal Processing. Addison Wesley Publishing Company, 1997.
- [75] Fliege, N. Multirate Digital Signal Processing: Multirate Systems, Filter Banks, Wavelets. Wiley, 1994.
- [76] Esteban, D., Galand, C. Application of quadrature mirror filters to split band voice coding schemes. En: ICASSP '77. IEEE International Conference on Acoustics, Speech, and Signal Processing, tomo 2, págs. 191–195. Institute of Electrical and Electronics Engineers, 1977. URL <http://ieeexplore.ieee.org/document/1170341/>.
- [77] Regalia, P. A., Mitra, S. K., Vaidyanathan, P. P., Renfors, M. K., Neuvo, Y. Tree-Structured Complementary Filter Banks Using All Pass Sections. *IEEE Transactions on Circuits and Systems*, **34** (12), 1470–1484, 1987.
- [78] Vetterli, M. Tree structures for orthogonal transforms and application to the Hadamard transform. *Signal Processing*, **5** (6), 473–484, nov 1983. URL <https://linkinghub.elsevier.com/retrieve/pii/0165168483900798>.
- [79] Ahmed, N., Rao, K. R. Orthogonal Transforms for Digital Signal Processing. Springer, 2012.
- [80] Mitra, S. K., Mahalanobis, A., Saramäki, T. A Generalized Structural Subband Decomposition of FIR Filters and Its Application in Efficient FIR Filter Design and Implementation. *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, **40** (6), 363–374, 1993.
- [81] Petraglia, M. R., Mitra, S. K. Adaptive FIR Filter Structure Based on the Generalized Subband Decomposition of FIR Filters. *IEEE Transactions on Circuits and Systems II: Analog and Digital Signal Processing*, 1993.
- [82] Nguyen, T. Near-perfect-reconstruction pseudo-QMF banks. *IEEE Transactions on Signal Processing*, **42** (1), 65–76, 1994. URL <http://ieeexplore.ieee.org/document/258122/>.
- [83] Vaidyanathan, P. P. Multirate Digital Filters, Filter Banks, Polyphase Networks, and Applications: A Tutorial. *Proc. IEEE*, **78** (1), 56–93, 1990.

- [84] Akpa, M., Steenaart, W. N-parallel filter bank equivalent to tree structure. *En: Canadian Conference on Electrical and Computer Engineering*, tomo 2, págs. 494–496. IEEE, 1994. URL <http://ieeexplore.ieee.org/document/405796/>.
- [85] Mazin, B. A., Meeker, S. R., Strader, M. J., Szypryt, P., Marsden, D., van Eyken, J. C., *et al.* ARCONS: A 2024 Pixel Optical through Near-IR Cryogenic Imaging Spectrophotometer. *Publ. Astron. Soc. Pacific*, **125** (933), 1348–1361, 2013.
- [86] Marsden, D., Mazin, B. A., Bumble, B., Meeker, S., O'Brien, K., McHugh, S., *et al.* Optical lumped element microwave kinetic inductance detectors. *High Energy, Optical, and Infrared Detectors for Astronomy V*, **8453** (805), 84530B, 2012.
- [87] Leduc, H. G., Bumble, B., Day, P. K., Eom, B. H., Gao, J., Golwala, S., *et al.* Titanium nitride films for ultrasensitive microresonator detectors. *Applied Physics Letters*, **97** (10), 2012–2015, 2010.
- [88] Mazin, B. a., Bumble, B., Meeker, S. R., Mchugh, S., Langman, E., O'Brien, K., *et al.* A superconducting focal plane array for ultraviolet, optical, and near-infrared astrophysics. *Opt. Express*, **20** (2), 1503, jan 2012. URL <https://www.osapublishing.org/oe/abstract.cfm?uri=oe-20-2-1503><http://arxiv.org/abs/1112.0004><http://dx.doi.org/10.1364/OE.20.001503>.
- [89] Vissers, M. R., Gao, J., Kline, J. S., Sandberg, M. Characterization and In-situ Monitoring of Sub-stoichiometric Adjustable T. págs. 1–14, 2012.
- [90] O'Brien, K., Mazin, B., McHugh, S., Meeker, S., Bumble, B. ARCONS: A highly multiplexed superconducting UV-to-Near-IR camera. *Proc. Int. Astron. Union*, **7** (S285), 385–388, sep 2011. URL http://www.journals.cambridge.org/abstract_S1743921312001159.
- [91] Cryostat Model 103 Rainier (Accedido el 20/07/2020). High Precision Devices, Inc. (HPD). URL http://calibremd.com/103_cryostat.php.
- [92] SIM900 Mainframe (Accedido el 20/07/2020). Stanford Research Systems. URL <https://www.thinksrs.com/products/sim900.html>.
- [93] CITCRYO1-12A Low Noise Amplifier (Accedido el 20/07/2020). Cryogenic HEMT Low Noise Amplifier. URL <http://www.physike.com/pdf/cryogenic%20low%20noise%20amplifier/CITCRYO1-12A-CN.pdf>.
- [94] Noguchi, T., Dominjon, A., Sekimoto, Y. Analysis of Characteristics of Al MKID Resonators. *IEEE Trans. Appl. Supercond.*, **28** (4), 1–6, 2018.

- [95] Johnson, R. W., Hultqvist, A., Bent, S. F. A brief review of atomic layer deposition: From fundamentals to applications. *Materials Today*, **17** (5), 236–246, 2014. URL <http://dx.doi.org/10.1016/j.mattod.2014.04.026>.
- [96] Jaim, H. M., Aguilar, J. A., Sarabi, B., Rosen, Y. J., Ramanayaka, A. N., Lock, E. H., *et al.* Superconducting TiN films sputtered over a large range of substrate DC bias. *IEEE Trans. Appl. Supercond.*, **25** (3), 1–5, 2015.
- [97] Spengler, W., Kaiser, R., Christensen, A. N., Müller-Vogt, G. Raman scattering, superconductivity, and phonon density of states of stoichiometric and nonstoichiometric TiN. *Physical Review B*, **17** (3), 1095–1101, 1978.
- [98] Sacépé, B., Chapelier, C., Baturina, T. I., Vinokur, V. M., Baklanov, M. R., Sanquer, M. Disorder-induced inhomogeneities of the superconducting state close to the superconductor-insulator transition. *Physical Review Letters*, **101** (15), 1–4, 2008.
- [99] Tsai, W., Delfino, M., Fair, J. A., Hodul, D. Temperature dependence of the electrical resistivity of reactively sputtered TiN films. *Journal of Applied Physics*, **73** (9), 4462–4467, 1993.
- [100] Thorpe, T. P., Qadri, S. B., Wolf, S. A., Claassen, J. H. Electrical and optical properties of sputtered TiN_x films as a function of substrate deposition temperature. *Applied Physics Letters*, **49** (19), 1239–1241, 1986.
- [101] Toth, L., Wang, C., Yen, G. Superconducting critical temperatures of nonstoichiometric transition metal carbides and nitrides. *Acta Metallurgica*, **14** (11), 1403–1408, nov 1966. URL <https://linkinghub.elsevier.com/retrieve/pii/000161606690160X>.
- [102] Turneure, J. P., Halbritter, J., Schwettman, H. A. The surface impedance of superconductors and normal conductors: The Mattis-Bardeen theory. *J. Supercond.*, **4** (5), 341–355, 1991.
- [103] Bertrand, J. Memory requirements for the hardware implementation of decimators. *IEEE Transactions on Circuits and Systems*, **30** (4), 247–248, apr 1983. URL <http://ieeexplore.ieee.org/document/1085346/>.
- [104] Narasimha, M., Peterson, A. On using the symmetry of FIR filters for digital interpolation. *IEEE Transactions on Acoustics, Speech, and Signal Processing*, **26** (3), 267–268, jun 1978. URL <http://ieeexplore.ieee.org/document/1163094/>.

- [105] Mou, Z.-J. Novel use of symmetries in linear phase digital filters. En: [Proceedings] ICASSP-92: 1992 IEEE International Conference on Acoustics, Speech, and Signal Processing, tomo 5, págs. 105–108 vol.5. IEEE, 1992. URL <http://ieeexplore.ieee.org/document/226647/>.
- [106] Mou, Z. J. Minimal Structures for Symmetric FIR Filters of Arbitrary Length. *IEEE Transactions on Signal Processing*, **41** (5), 1790–1808, 1993.
- [107] Zhi-Jian Mou. Symmetry exploitation in digital interpolators/decimators. *IEEE Trans. Signal Process.*, **44** (10), 2611–2615, 1996. URL <http://ieeexplore.ieee.org/document/539044/>.
- [108] Tuthill, J., Hampson, G., Bunton, J. D., Harris, F. J., Brown, A., Ferris, R., *et al.* Compensating for oversampling effects in polyphase channelizers: A radio astronomy application. *2015 IEEE Signal Process. Signal Process. Educ. Work. SP/SPE 2015*, (September 2017), 255–260, 2015.
- [109] Price, D. C. Spectrometers and Polyphase Filterbanks in Radio Astronomy. (1), 1–21, jul 2016. URL <http://arxiv.org/abs/1607.03579>.
- [110] Siemion, A. P. V., Cobb, J., Chen, H., Cordes, J., Filiba, T., Foster, G., *et al.* Current and Nascent SETI Instruments, 2011. URL <http://arxiv.org/abs/1109.1136>.
- [111] Goertzel, G. An Algorithm for the Evaluation of Finite Trigonometric Series. *The American Mathematical Monthly*, **65** (1), 34, jan 1958. URL <https://www.jstor.org/stable/2310304?origin=crossref>.
- [112] Milic, L. Multirate Filtering for Digital Signal Processing: MATLAB Applications. Information Science Reference, 2008.
- [113] Saramäki, T., Yli-Kaakinen, J. Design of digital filters and filter banks by optimization: Applications. En: European Signal Processing Conference, tomo 2015-March. 2000. URL <https://ieeexplore.ieee.org/document/7075835>.
- [114] Chan, S. C., Mao, J. S., Ho, K. L. New design method for two-channel perfect reconstruction IIR filter banks. *IEEE Signal Processing Letters*, **7** (8), 221–223, 2000.
- [115] See-May Phoong, Kim, C., Vaidyanathan, P., Ansari, R. A new class of two-channel biorthogonal filter banks and wavelet bases. *IEEE Transactions on Signal Processing*, **43** (3), 649–665, mar 1995. URL <http://ieeexplore.ieee.org/document/370620/>.

- [116] Zhang, X., Yoshikawa, T. Design of two channel stable IIR perfect reconstruction filter banks. *IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences*, **E81-A** (8), 1592–1597, 1998.
- [117] Gabor, D. Theory of communication. Part 1: The analysis of information. *Journal of the Institution of Electrical Engineers - Part III: Radio and Communication Engineering*, **93** (26), 429–441, 1946.
- [118] Rabiner, L. R., Schafer, R. W. Digital Processing of Speech Signals. Pearson, 1978.
- [119] Malvar, H. S. Modulated QMF filter banks with perfect reconstruction. *Electron. Lett.*, **26** (13), 906–907, 1990.
- [120] Misiti, M., Misiti, Y., Oppenheim, G., Poggi, J.-M. Wavelets and Their Applications. Wiley-ISTE, 2007.
- [121] Vetterli, M., Kovacevic, J., Goyal, V. K. Foundations of Signal Processing. Cambridge University Press, 2014.
- [122] Bellanger, M. G., Daguet, J. L. TDM-FDM Transmultiplexer: Digital Polyphase and FFT. *IEEE Trans. Commun.*, **22** (9), 1199–1205, 1974.
- [123] Bellanger, M. G., Bonnerot, G., Coudreuse, M. Digital Filtering by Polyphase Network: Application to Sample-Rate Alteration and Filter Banks. *IEEE Trans. Acoust.*, **24** (2), 109–114, 1976.
- [124] Vaidyanathan, P. P., Mitra, S. K. Polyphase Networks, Block Digital Filtering, LPTV Systems, and Alias-Free QMF Banks: A Unified Approach Based on Pseudocirculants. *IEEE Trans. Acoust.*, 1988.
- [125] Coulson, A. J. A Generalization of Nonuniform Bandpass Sampling. *IEEE Transactions on Signal Processing*, **43** (3), 694–704, 1995.
- [126] Slock, D. T. Fractionally-spaced subband and multiresolution adaptive filters. En: Proceedings - ICASSP, IEEE International Conference on Acoustics, Speech and Signal Processing, tomo 5, págs. 3693–3696. 1991.
- [127] Mitra, S. K. Digital Signal Processing: A Computer-Based Approach With DSP Laboratory Using MATLAB. McGraw-Hill Higher Education, 2001.
- [128] Schlichthärle, D. Digital Filters: Basics and Design. Springer, 2011.
- [129] Jovanovic-Dolecek, G. Multirate Systems: Design and Applications. IGI Global, 2001.

-
- [130] Mazda, F. F. The Communication Engineer's Reference Book. Butterworth-Heinemann Ltd, 1993.
- [131] Narasimha, M., Peterson, A. Design and applications of uniform digital band-pass filter banks. En: ICASSP '78. IEEE International Conference on Acoustics, Speech, and Signal Processing, tomo 3, págs. 499–503. Institute of Electrical and Electronics Engineers. URL <http://ieeexplore.ieee.org/document/1170443/>.
- [132] Vary, P., Heute, U. A short-time spectrum analyzer with polyphase-network and DFT. *Signal Processing*, **2** (1), 55–65, jan 1980. URL <https://linkinghub.elsevier.com/retrieve/pii/0165168480900626>.
- [133] Heute, U., Vary, P. A digital filter bank with polyphase network and FFT hardware: Measurements and applications. *Signal Processing*, **3** (4), 307–319, oct 1981. URL <https://linkinghub.elsevier.com/retrieve/pii/0165168481900013>.
- [134] Rabiner, L. R., Gold, B. Theory and Application of Digital Signal Processing. Prentice-Hall, 1975.
- [135] Oppenheim, A. V., Schafer, R. W., Buck, J. R. Tratamiento de señales en tiempo discreto. Pearson Educación, 2000.
- [136] Harris, F. J. Multirate Signal Processing for Communication Systems. Prentice Hall, 2004.

Publicaciones asociadas

Publicaciones en revistas con refereto

1. Arnaldi L. H. and Dellavale D., Oversampled filter bank channelizer for cryogenic detectors. *Rev. Sci. Instrum.*, 92 (2), 023304, 2021.

Publicaciones en congresos

1. Arnaldi, L. H. Implementation of a Polyphase Filter Bank Channelizer on a Zynq FPGA. En: *2020 Argentine Conference on Electronics (CAE)*, 978, 57-62. IEEE, 2020.

Otras publicaciones relacionadas

1. Murphy, J. D., Burke, D., Gamboa Lerena, M. M., Hamilton, J., Arnaldi, L. H., et al. Calibration of QUBIC: The Q and U bolometric interferometer for cosmology, *Proceedings of SPIE - The International Society for Optical Engineering*, Vol. 11453, 2020.
2. Stankowiak, G., Piat, M., Battistelli, E. S., D'Alessandro, G., Arnaldi, L. H., et al. Detection chain and electronic readout of the QUBIC instrument, *Proceedings of SPIE - The International Society for Optical Engineering*, Vol. 11453, 2020.
3. Battistelli, E. S., Ade, P., Alberro, J. G., Almela, A., Amico, G., Arnaldi, L. H., et al. QUBIC: The Q & U Bolometric Interferometer for Cosmology. *Journal of Low Temperature Physics*, 199 (1-2), 482-490, 2020.
4. Marnieros, S., Ade, P., Alberro, J. G., Almela, A., Amico, G., Arnaldi, L. H., et al. TES Bolometer Arrays for the QUBIC B-Mode CMB Experiment. *Journal of Low Temperature Physics*, 2020. URL <http://link.springer.com/10.1007/s10909-019-02304-5>.
5. Piat, M., Bélier, B., Bergé, L., Bleurvacq, N., Chapron, C., Dheilily, S., et al. QUBIC: using NbSi TESs with a bolometric interferometer to characterize the CMB. págs. 1-9, 2019. URL <http://arxiv.org/abs/1911.12418>.

6. Arnaldi, L. H. Implementation of an AXI-compliant lock-in amplifier on the red-pitaya open source instrument. En: 2017 *Eight Argentine Symp. Conf. Embed. Syst.*, págs. 1-6. IEEE, 2017.

Agradecimientos

Quiero empezar agradeciendo a todo el grupo de personas que componen el Laboratorio Detección de Partículas y Radiación del Centro Atómico Bariloche.

Agradezco a mis directores por las discusiones y contribuciones invaluable durante la elaboración de mi tesis. A José, por haber estado siempre atento cuando necesité ayuda, tanto para la elaboración de mis artículos, como para el desarrollo de la tesis. A Damián, porque siempre contribuyó en orientarme sobre los siguientes pasos a tomar en el transcurso de la tesis. A los dos por sus orientaciones y consejos.

Agradezco a Xavier Bertou por haberme ayudado en todo lo referente a mi tesis, por las discusiones e ideas sobre los posibles pasos a seguir. Porque, si bien no era su obligación, siempre estuvo dispuesto a ayudarme para que pudiera terminar mi tesis. Pero por sobre todo, por ser un amigo incondicional, con una calidad humana única.

Quiero agradecer muy especialmente a Gustavo Cancelo, por haberme permitido la maravillosa experiencia de crecer profesionalmente, porque siempre estuvo dispuesto a ayudarme en el transcurso de mi tesis y porque me abrió las puertas al Fermilab. Por ser un excelente profesional y mejor persona.

A Leo Stefanazzi, por brindarme apoyo en el trabajo durante mi segunda estadía en Fermilab y por sobre todo, por ser una excelente persona.

A Juan Estrada, por permitirme realizar las caracterizaciones de los detectores de bajas temperaturas en el Fermilab.

A Israel Hernández, por haberme ayudado en la caracterización de los MKIDs y por haberme enseñado los procedimientos para las mediciones.

